

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»

Кафедра вычислительной техники
Кафедра автоматизированных систем управления

“УТВЕРЖДАЮ”
ДЕКАН АВТФ

к.т.н. Рева И. Л.

“ ____ ” _____ г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ
Архитектура средств вычислительной техники

Образовательная программа: 09.03.01 Информатика и вычислительная техника, профиль:
Программное обеспечение компьютерных систем и сетей

Курс: 3, семестр : 5

Факультет автоматики и вычислительной техники,

		Семестр
№	Вид деятельности	5
1	Всего зачетных единиц (кредитов)	4
2	Всего часов	144
3	Всего занятий в контактной форме, час.	64
4	Лекции, час.	36
5	Практические занятия, час.	0
6	Лабораторные занятия, час.	18
7	из них в активной и интерактивной форме, час.	8
8	Аттестация, час.	2
9	Консультации, час.	8
10	Самостоятельная работа, час.	80
11	Виды самостоятельной работы (курсовой проект, курсовая работа, РГЗ, подготовка к контрольной работе)	КР
12	Вид аттестации	Э

Рабочая программа составлена на основании федерального государственного образовательного стандарта высшего образования по направлению (специальности): 09.03.01 Информатика и вычислительная техника

ФГОС введен в действие приказом №5 от 12.01.2016 г. , дата утверждения: 09.02.2016 г.

Место дисциплины в структуре учебного плана: Блок 1, вариативная

Рабочая программа разработана на основе компетентностной модели выпускника по направлению (специальности): 09.03.01 Информатика и вычислительная техника

Рабочая программа обсуждена на заседании кафедры

ВТ, протокол заседания кафедры №6 от 20.06.2017
АСУ, протокол заседания кафедры №7 от 20.06.2017

Утверждена на совете факультета автоматизации и вычислительной техники, протокол № 6 от 21.06.2017

Программу разработал:

доцент, к.т.н. Овчеренко В. А.

Заведующий кафедрой:

доцент, к.т.н. Якименко А. А.
профессор, д.т.н. Гриф М. Г.

Ответственный за образовательную программу:

доцент Романов Е. Л.

1. Внешние требования

Таблица 1.1

Компетенция ФГОС: ОПК.4 способность участвовать в настройке и наладке программно-аппаратных комплексов; в части следующих результатов обучения:	
31. знать основы построения и архитектуры вычислительной техники	
Компетенция ФГОС: ОПК.5 способность решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности; в части следующих результатов обучения:	
34. знать современные технические и программные средства взаимодействия с вычислительной техникой, технологию разработки алгоритмов и программ, методы отладки и решения задач на вычислительной технике в различных режимах	
у5. уметь применять основные методы, способы и средства получения, хранения и переработки информации с помощью компьютеров и компьютерных средств	
Компетенция ФГОС: ПК.3 способность обосновывать принимаемые проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности; в части следующих результатов обучения:	
33. знать принципы построения, параметры и характеристики цифровых и аналоговых элементов вычислительной техники	
у4. уметь обосновывать принимаемые проектные решения	
Компетенция НГТУ: ПК.10.В/ПТ готовность к разработке компонентов аппаратно-программных комплексов и баз данных с использованием современных инструментальных средств и технологий программирования; в части следующих результатов обучения:	
у2. уметь выбирать, комплексировать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах	
Компетенция НГТУ: ПК.9.В/ПК готовность к разработке моделей компонентов информационных систем, включая модели баз данных и модели интерфейсов "человек - электронно-вычислительная машина"; в части следующих результатов обучения:	
33. знать теоретические основы архитектурной и системотехнической организации вычислительных сетей, построения сетевых протоколов	
у3. уметь ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к параметрам (временным, мощностным, габаритным, надежностным)	

2. Требования НГТУ к результатам освоения дисциплины

Таблица 2.1

Результаты изучения дисциплины по уровням освоения (иметь представление, знать, уметь, владеть)	Формы организации занятий
<i>Архитектура средств вычислительной техники</i>	
ПК.3.33 знать принципы построения, параметры и характеристики цифровых и аналоговых элементов вычислительной техники	
1. знать принципы построения, параметры и характеристики цифровых и аналоговых элементов вычислительной техники	Лекции; Лабораторные работы; Самостоятельная работа
ПК.3.у4 уметь обосновывать принимаемые проектные решения	
2. уметь обосновывать принимаемые проектные решения	Лекции; Лабораторные работы; Самостоятельная работа
ОПК.4.31 знать основы построения и архитектуры вычислительной техники	
3. знать основы построения и архитектуры вычислительной техники	Лекции; Лабораторные работы; Самостоятельная работа
ОПК.5.34 знать современные технические и программные средства взаимодействия с вычислительной техникой, технологию разработки алгоритмов и программ, методы отладки и решения задач на вычислительной технике в различных режимах	

4.знать современные технические и программные средства взаимодействия с вычислительной техникой, технологию разработки алгоритмов и программ, методы отладки и решения задач на вычислительной технике в различных режимах	Лекции; Лабораторные работы; Самостоятельная работа
ОПК.5.у5 уметь применять основные методы, способы и средства получения, хранения и переработки информации с помощью компьютеров и компьютерных средств	
5.уметь применять основные методы, способы и средства получения, хранения и переработки информации с помощью компьютеров и компьютерных средств	Лекции; Лабораторные работы; Самостоятельная работа
ПК.10.В/ПТ.у2 уметь выбирать, комплексировать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах	
6.уметь выбирать, комплексировать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах	Лекции; Лабораторные работы; Самостоятельная работа
ПК.9.В/ПК.з3 знать теоретические основы архитектурной и системотехнической организации вычислительных сетей, построения сетевых протоколов	
7.знать теоретические основы архитектурной и системотехнической организации вычислительных сетей, построения сетевых протоколов	Лекции; Лабораторные работы; Самостоятельная работа
ПК.9.В/ПК.у3 уметь ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к параметрам (временным, мощностным, габаритным, надежностным)	
8.уметь ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к параметрам (временным, мощностным, габаритным, надежностным)	Лекции; Лабораторные работы; Самостоятельная работа

3. Содержание и структура учебной дисциплины

Таблица 3.1

Темы лекций	Активные формы, час.	Часы	Ссылки на результаты обучения	Учебная деятельность
Семестр: 5				
Дидактическая единица: Общие сведения об ЭВМ				
1. Классификация ЭВМ; супер-ЭВМ, универсальные, мини- микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Процессоры				
2. : Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпоточковая технология. Параллельная обработка. Матричные процессоры.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций

3. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Операционные устройства				
4. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов..	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Устройства управления				
5. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Схемно - логические и микропрограммные УУ				

6. Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ.	0	3	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Запоминающие устройства ЭВМ				
7. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
8. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Организация оперативной памяти ЭВМ				
9. Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Режимы работы и формы эксплуатации многопрограммных ЭВМ				

10. Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов.	0	1	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Оперативная память многопрограммных ЭВМ				
11. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Организация ввода-вывода в ЭВМ				
12. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Ввод-вывод в персональных компьютерах				
13. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Ввод-вывод в ЭВМ широкого применения				
14. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей.	0	1	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Классификация интерфейсов				
15. Сравнительные характеристики наиболее распространенных интерфейсов	0	1	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Системы контроля ЭВМ				
16. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций

Дидактическая единица: : Контроль хранения и передачи информации				
17. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования.	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Периферийные устройства				
18. Массивы жестких дисков. Способы организации Типы массивов ЖД	0	2	1, 2, 3, 4, 5, 6, 7, 8	Посещение лекций
Дидактическая единица: Аналоговые сигналы				
19. Частота квантования. Структуры ЦАП и их характеристики. Алгоритмы преобразования аналоговых сигналов в код. Статические и динамические характеристики АЦП.	0	2		Посещение лекций

Таблица 3.2

Темы лабораторных работ	Активные формы, час.	Часы	Ссылки на результаты обучения	Учебная деятельность
Семестр: 5				
Дидактическая единица: Операционные устройства				
20. Изучение лабораторного стенда	2	4	1, 2, 3, 4, 5, 6, 7, 8	Выполнение лабораторных работ
21. Изучение алгоритмов умножения двоичных чисел	2	4	1, 2, 3, 4, 5, 6, 7, 8	Выполнение лабораторных работ
22. Изучение алгоритмов умножения двоичных чисел	2	4	1, 2, 3, 4, 5, 6, 7, 8	Выполнение лабораторных работ
23. Изучение алгоритмов деления двоичных чисел	2	4	1, 2, 3, 4, 5, 6, 7, 8	Выполнение лабораторных работ
24. Защита результатов выполнения лабораторных работ	0	2	1, 2, 3, 4, 5, 6, 7, 8	Защита лабораторных работ

4. Самостоятельная работа обучающегося

№	Виды самостоятельной работы	Ссылки на результаты обучения	Часы на выполнение	Часы на консультации
Семестр: 5				
1	Курсовая работа	1, 2, 3, 4, 5, 6, 7, 8	41	4
Изучение литературы. Консультации с руководителем.: Гребенников В. Ф. Организация ЭВМ [Электронный ресурс] : учебно-методическое пособие / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: ftp://tkvt.cs.nstu.ru/teacher/grb/lmac12new.doc . - Загл. с экрана. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000163958				

2	Подготовка к занятиям	1, 2, 3, 4, 5, 6, 7, 8	10	0
Консультации с лектором.: Гребенников В. Ф. Организация ЭВМ [Электронный ресурс] : учебно-методическое пособие / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: ftp://tkvt.cs.nstu.ru/teacher/grb/lmac12new.doc . - Загл. с экрана. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000163958				
3	Подготовка к аттестации	1, 2, 3, 4, 5, 6, 7, 8	29	4
Изучение литературы. Консультации с лектором.: Гребенников В. Ф. Организация ЭВМ [Электронный ресурс] : учебно-методическое пособие / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: ftp://tkvt.cs.nstu.ru/teacher/grb/lmac12new.doc . - Загл. с экрана. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000163958				

5. Технология обучения

Для организации и контроля самостоятельной работы обучающихся, а также проведения консультаций применяются информационно-коммуникационные технологии (табл. 5.1).

Таблица 5.1

Деятельность	Информационно-коммуникационные технологии
Информирование	Среда электронного обучения НГТУ
Консультирование	e-mail: grb@vt.cs.nstu.ru ; Среда электронного обучения НГТУ
Контроль	Среда электронного обучения НГТУ
Размещение учебных материалов	Среда электронного обучения НГТУ; ЭБС

Таблица 5.2

Активные и интерактивные формы проведения занятий

№	Наименование активных форм
1	Метод проектов
Краткое описание применения: Комплексное выполнение проекта	

6. Правила аттестации обучающихся по учебной дисциплине

Для аттестации обучающихся по дисциплине используется балльно-рейтинговая система (БРС), позволяющая выставять оценки по традиционной шкале и 15-уровневой ECTS.

Краткая информация о БРС приведена в табл. 6.1.

Таблица 6.1

Оцениваемые виды деятельности обучающихся	Максимальный балл
Семестр: 5	
<i>Подготовка к занятиям:</i>	20
<i>Лабораторная:</i>	50
Контролирующие материалы приводятся в "Гребенников В. Ф. Организация ЭВМ [Электронный ресурс] : учебно-методическое пособие / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: ftp://tkvt.cs.nstu.ru/teacher/grb/lmac12new.doc . - Загл. с экрана. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000163958 "	
<i>Экзамен:</i>	30
Контролирующие материалы приводятся в "Гребенников В. Ф. Организация ЭВМ и систем [Электронный ресурс] : электронный учебно-методический комплекс / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: http://courses.edu.nstu.ru/index.php?show=155&curs=776 . - Загл. с экрана."	

В таблице 6.2 представлено соответствие форм контроля заявляемым требованиям к результатам освоения дисциплины.

Таблица 6.2

Коды компетенций ФГОС	Результаты обучения	Формы контроля		
		Защита Л/Р	Защита КП/КР	Экзамен
ОПК.4	з1. знать основы построения и архитектуры вычислительной техники	+	+	+
ОПК.5	з4. знать современные технические и программные средства взаимодействия с вычислительной техникой, технологию разработки алгоритмов и программ, методы отладки и решения задач на вычислительной технике в различных режимах	+	+	+
	у5. уметь применять основные методы, способы и средства получения, хранения и переработки информации с помощью компьютеров и компьютерных средств	+	+	+
ПК.3	з3. знать принципы построения, параметры и характеристики цифровых и аналоговых элементов вычислительной техники	+	+	+
	у4. уметь обосновывать принимаемые проектные решения	+	+	+
	ПК.10.В/ПТ у2. уметь выбирать, комплексировать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах	+	+	+
	ПК.9.В/ПК з3. знать теоретические основы архитектурной и системотехнической организации вычислительных сетей, построения сетевых протоколов	+	+	+
	ПК.9.В/ПК у3. уметь ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к параметрам (временным, мощностным, габаритным, надежностным)	+	+	+

Фонд оценочных средств по дисциплине представлен в приложении № 1 к рабочей программе.

7. Литература

Основная литература

1. Таненбаум Э. С. Архитектура компьютера / Э. Таненбаум ; [пер. с англ. Ю. Гороховский, Д. Шинтяков]. - Санкт-Петербург [и др.], 2009. - 843 с. : ил. - Парал. тит. л. англ.
2. Орлов С. А. Организация ЭВМ и систем : [учебник для вузов] / С. А. Орлов, Б. Я. Цилькер. - СПб. [и др.], 2011. - 686 с. : ил., табл.
3. Горнец Н. Н. Организация ЭВМ и систем : учебное пособие для вузов по направлению подготовки 230100 "Информатика и вычислительная техника" / Н. Н. Горнец, А. Г. Рошин, В. В. Соломенцев. - М., 2006. - 315, [1] с. : ил.
4. Гребенников В. Ф. Организация ЭВМ и систем [Электронный ресурс] : электронный учебно-методический комплекс / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: <http://courses.edu.nstu.ru/index.php?show=155&curs=776>. - Загл. с экрана.

Дополнительная литература

1. Мик Д. Проектирование микропроцессорных устройств с разрядно-модульной организацией. В 2 кн.. Кн. 1 : пер. с англ. / Дж. Мик. - М., 1984. - 253 с. : ил.

2. Мик Д. Проектирование микропроцессорных устройств с разрядно-модульной организацией. В 2 кн.. Кн. 2 : пер. с англ. / Дж. Мик, Дж. Брик. - М., 1984. - 480 с. : ил.
3. Проектирование цифровых систем на комплектах микропрограммируемых БИС / [С. С. Булгаков и др.] ; под ред. В. Г. Колесникова. - М., 1984. - 238, [1] с. : ил., схемы, табл.
4. Каган Б. М. Электронные вычислительные машины и системы : учебное пособие для вузов по специальностям "Вычислительные машины, комплексы, системы и сети", "Автоматизированные системы обработки информации и управления", "Программное обеспечение вычислительной техники и автоматизированных систем" / Б. М. Каган. - М., 1991. - 592 с. : ил.

Интернет-ресурсы

1. ЭБС НГТУ : <http://elibrary.nstu.ru/>
2. ЭБС «Издательство Лань» : <https://e.lanbook.com/>
3. ЭБС IPRbooks : <http://www.iprbookshop.ru/>
4. ЭБС "Znaniy.com" : <http://znaniy.com/>
5. :

8. Методическое и программное обеспечение

8.1 Методическое обеспечение

1. Гребенников В. Ф. Организация ЭВМ [Электронный ресурс] : учебно-методическое пособие / В. Ф. Гребенников ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: <ftp://tkvt.cs.nstu.ru/teacher/grb/lmac12new.doc>. - Загл. с экрана. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000163958

8.2 Специализированное программное обеспечение

1 Microsoft Windows

9. Материально-техническое обеспечение

Компьютерный класс

№	Наименование	Назначение
1	Компьютерный класс (Компьютеры объединены в локальную сеть с выходом в Internet)	Компьютеры объединены в локальную сеть с выходом в Internet

1. Обобщенная структура фонда оценочных средств учебной дисциплины

Обобщенная структура фонда оценочных средств по дисциплине Архитектура средств вычислительной техники приведена в Таблице.

Таблица

Формируемые компетенции	Показатели сформированности компетенций (знания, умения, навыки)	Темы	Этапы оценки компетенций	
			Мероприятия текущего контроля (курсовой проект, РГЗ(Р) и др.)	Промежуточная аттестация (экзамен, зачет)
ОПК.4 способность участвовать в настройке и наладке программно-аппаратных комплексов	31. знать основы построения и архитектуры вычислительной техники	Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпотокковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с	Курсовая работа Отчет по лабораторным работам 1-4.	Экзамен, вопросы1-36.

		проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП).		
--	--	---	--	--

		Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и		
--	--	--	--	--

		оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
ОПК.5 способность решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности	34. знать современные технические и программные средства взаимодействия с вычислительной техникой, технологию разработки алгоритмов и программ, методы отладки и решения задач на вычислительной технике в различных режимах	Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпотокковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация	Курсовая работа	Экзамен, вопросы.-1-36.

		программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные),		
--	--	--	--	--

		многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Алгоритмы свопинга. Замещение информации в		
--	--	--	--	--

		Кэш-памяти.		
ОПК.5	у5. уметь применять основные методы, способы и средства получения, хранения и переработки информации с помощью компьютеров и компьютерных средств	: Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпотоковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие	Курсовая работа Отчет по лабораторным работам 1-4.	Экзамен, вопросы.1 - 36.

		систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений.		
--	--	---	--	--

		Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
--	--	---	--	--

ПК.10.В/ПТ готовность к разработке компонентов аппаратно- программных комплексов и баз данных с использованием современных инструментальных средств и технологий программирования	у2. уметь выбирать, комплексировать и эксплуатировать программно- аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах	: Скалярные, суперскалярные и векторные процессоры; многооблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпоточковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично- сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер- ЭВМ, универсальные, мини- микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры,	Курсовая работа Отчет по лабораторным работам 1-4.	Экзамен, вопросы.1 - 36.
--	--	--	---	-------------------------------------

		основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации		
--	--	---	--	--

		интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
ПК.3/НИ готовность обосновывать принимаемые проектные решения,	з1. знать принципы построения, параметры и характеристики цифровых и аналоговых	: Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпоточковая технология. Параллельная	Курсовая работа Отчет по лабораторным работам 12-4.,	Экзамен, вопросы.1-36.

осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности	элементов вычислительной техники	обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация. Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики		
---	---	--	--	--

		АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЗВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов		
--	--	---	--	--

		сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
ПК.3/НИ	у4. уметь обосновывать принимаемые проектные решения	: Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпотокная технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация	Курсовая работа	Экзамен, вопросы.1-36.

		Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для		
--	--	--	--	--

		обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие		
--	--	---	--	--

		прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.			
ПК.9.В/ПК готовность к разработке моделей компонентов информационных систем, включая модели баз данных и модели интерфейсов "человек - электронно-вычислительная машина"	з3. знать теоретические основы архитектурной и системотехнической организации вычислительных сетей, построения сетевых протоколов	: Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпоточковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации	Курсовая работа	Экзамен, вопросы 1-36	

		памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов.		
--	--	---	--	--

		Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЭВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы		
--	--	---	--	--

		определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами, приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов Стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
ПК.9.В/ПК	у3. уметь ставить и решать схемотехнические задачи, связанные с выбором системы элементов при заданных требованиях к параметрам (временным, мощностным, габаритным, надежностным)	: Скалярные, суперскалярные и векторные процессоры; многоблочные архитектуры. RISC, CISC, VLWI, MISC процессоры. Гиперпотокковая технология. Параллельная обработка. Матричные процессоры. Ввод-вывод в ЭВМ с разделяемой оперативной памятью. Каналы (сопроцессоры) ввода-вывода, их назначение, классификация Динамическое распределение памяти. Понятие виртуальной памяти. Страничная организация памяти. Формирование адресов при страничной организации памяти. Аппаратное обеспечение страничной организации памяти. Обмен страницами между оперативной и внешней памятью. Странично-	Курсовая работа Отчет по лабораторным работам 1-4.	Экзамен, вопросы.1-36.

		сегментная организация памяти, формирование адресов. Защита информации в многопрограммных ЭВМ. Способы защиты оперативной памяти. Программные методы защиты; пароли и их классификация. Классификация УУ. Понятие операции, микрооперации; цикла, такта. Структуры команд, система адресации ЭВМ. Этапы исполнения команд, рабочий цикл процессора. Конвейер команд. Блок формирования адресов.. Классификация ЭВМ; супер-ЭВМ, универсальные, мини-микро ЭВМ, параллельные системы. Основные характеристики ЭВМ. Проектирование ЭВМ. Архитектурные принципы фон Неймана. Другие виды архитектур. Принцип программного управления. Иерархический принцип организации технических средств ЭВМ. Код с проверкой четности (нечетности), самокорректирующиеся коды, код Хемминга. Контроль арифметических и логических операций, числовой контроль по модулю. Организация программного контроля. Алгоритмы программного контроля. Взаимодействие систем автоматического контроля, восстановления вычислительного процесса и диагностирования. Назначение, структуры, основные характеристики операционных устройств. Арифметико-логические устройства (АЛУ), назначение, классификация. Основные характеристики АЛУ. Структурные схемы АЛУ и машинные алгоритмы выполнения арифметических операций над двоичными числами с фиксированной точкой. Структура АЛУ для обработки двоичных чисел с плавающей точкой. Методы повышения производительности АЛУ. АЛУ с конвейерной обработкой операндов. Обобщенная структурная схема схемно-логических УУ; принципы проектирования. Макро- и микро- уровни управления. Структуры микрокоманд, методы		
--	--	--	--	--

		кодирования микрокоманд и минимизация объема управляющей памяти. Методы адресации микрокоманд. Организация дву- и многонаправленных переходов, циклов, обращений к микроподпрограммам. Методы повышения быстродействия МУУ: параллельная выборка микрокоманд, конвейеризация. Сравнительная оценка схемно-логических и микропрограммных УУ. Микропрограммное управление блоком синхронизации. Переменная длительность такта. Организация ввода-вывода в ЭВМ с различной архитектурой. Способы организации адресного пространства ввода-вывода. Виды обмена: программно-управляемый (условный), по прерываниям, с прямым доступом к памяти (ПДП). Режимы прямого доступа к памяти. Структура, основные функции контроллера ПДП. Технология plug and play. Организация и управление оперативной памятью ЗВМ. Блочные, (секционированные), многопортовые ЗУ, оперативная память с расслоением обращений. Способы расширения объема оперативной памяти. Основные понятия, классификация интерфейсов. Принципы организации интерфейсов. Структура связей, функциональная организация интерфейсов. Эталонная модель "Взаимосвязь открытых систем", иерархия протоколов сетей. Основные характеристики запоминающих устройств. Иерархическая структура памяти ЭВМ. Перспективы развития ЗУ Понятие прерывания программ, внутренние и внешние прерывания. Характеристики систем прерывания. Структуры систем прерывания. Методы определения допустимого момента прерывания. Способы возврата из прерываний. Приоритетное обслуживание прерываний, управление приоритетами,		
--	--	---	--	--

		приоритеты между запросами (источниками) и программами. Понятие слова состояния программы (ССП) и его структура. Запоминание и восстановление ССП. Распознавание причин прерывания и организация вхождения в прерывающую программу. Технические средства обработки прерываний. Примеры структур контроллеров прерываний. Примеры обработки прерываний в ЭВМ. Принципы организации контроля. Функции систем контроля и диагностики. Классификация методов контроля. Сравнительные характеристики наиболее распространенных интерфейсов стек; аппаратная и программная реализации. Ассоциативные ЗУ. Логическая организация, особенности ассоциативных ЗУ. Согласование пропускной способности процессора и оперативной памяти. Кэш-память; назначение, структурная организация. Основные элементы Кэш-памяти и ее эффективность. Разделение буфера. Алгоритмы свопинга. Замещение информации в Кэш-памяти.		
--	--	--	--	--

2. Методика оценки этапов формирования компетенций в рамках дисциплины.

Промежуточная аттестация по дисциплине проводится в 5 семестре - в форме экзамена, который направлен на оценку сформированности компетенций ОПК.4, ОПК.5, ПК.10.В/ПТ, ПК.3/НИ, ПК.9.В/ПК.

Кроме того, сформированность компетенций проверяется при проведении мероприятий текущего контроля, указанных в таблице раздела 1.

В 5 семестре обязательным этапом текущей аттестации является курсовая работа. Требования к выполнению курсовой работы, состав и правила оценки сформулированы в паспорте курсовой работы.

Общие правила выставления оценки по дисциплине определяются бально –рейтинговой системой, приведенной в рабочей программе учебной дисциплины.

На основании приведенных далее критериев можно сделать общий вывод о сформированности компетенций ОПК.4, ОПК.5, ПК.10.В/ПТ, ПК.3/НИ, ПК.9.В/ПК, за которые отвечает дисциплина, на разных уровнях.

Общая характеристика уровней освоения компетенций.

Ниже порогового. Уровень выполнения работ не отвечает большинству основных требований, теоретическое содержание курса освоено частично, пробелы могут носить существенный характер, необходимые практические навыки работы с освоенным материалом сформированы не достаточно, большинство предусмотренных программой обучения учебных заданий не выполнены или

выполнены с существенными ошибками.

Пороговый. Уровень выполнения работ отвечает большинству основных требований, теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые виды заданий выполнены с ошибками.

Базовый. Уровень выполнения работ отвечает всем основным требованиям, теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки работы с освоенным материалом сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые из выполненных заданий, возможно, содержат ошибки.

Продвинутый. Уровень выполнения работ отвечает всем требованиям, теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному.

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»
Кафедра вычислительной техники

Паспорт экзамена

по дисциплине «Архитектура средств вычислительной техники», 5 семестр

1. Методика оценки

Экзамен проводится в устной форме, по билетам. Билет формируется по следующему правилу: оба вопроса выбираются из диапазона вопросов 1-36 (список вопросов приведен ниже). В ходе экзамена преподаватель вправе задавать студенту дополнительные вопросы из общего перечня (п. 4).

Форма экзаменационного билета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет АВТФ

Билет № _____

к экзамену по дисциплине «Архитектура средств вычислительной техники»

1. Вопрос 1
2. Вопрос 2.

Утверждаю: зав. кафедрой _____ должность, ФИО
(подпись)
(дата)

2. Критерии оценки

- Ответ на экзаменационный билет считается **неудовлетворительным**, если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки, оценка составляет 36-40 *баллов*.
- Ответ на экзаменационный билет засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает не принципиальные ошибки, например, вычислительные, оценка составляет 30-35 *баллов*.
- Ответ на экзаменационный билет засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, законы, дает характеристику процессов, явлений, проводит анализ причин, условий, может представить

качественные характеристики процессов, не допускает ошибок при решении задачи, оценка составляет 20-29 *баллов*.

- Ответ на экзаменационный билет засчитывается на **продвинутом** уровне, если студент при ответе на вопросы проводит сравнительный анализ подходов, проводит комплексный анализ, выявляет проблемы, предлагает механизмы решения, способен представить количественные характеристики определенных процессов, приводит конкретные примеры из практики, не допускает ошибок и способен обосновать выбор метода решения задачи, оценка составляет 19-0 *баллов*.

3. Шкала оценки

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами бально –рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Вопросы к экзамену по дисциплине «Архитектура средств вычислительной техники»

1. Основные принципы построения ЭВМ.
2. Архитектуры процессоров и их сравнительная оценка. Процессоры CISC, RISC, VLIW, MISC и их особенности.
3. Основные характеристики ЭВМ.
4. Способы организации работы процессоров (последовательный, параллельный, конвейерный и т.д.).
5. Конвейерные структуры процессоров. Конвейер команд.
6. Факторы, снижающие производительность конвейерных структур и методы борьбы с ними.
7. Предсказание переходов в процессорах с конвейерной структурой.
8. Суперконвейерные, суперскалярные процессоры. Гиперпоточковая технология.
9. Классификация, структуры, функции устройств управления ЭВМ.
10. Структуры команд ЭВМ. Адресность ЭВМ. Место адресного сопроцессора в структуре ЭВМ.
11. Схемно-логические устройства управления, принципы построения.
12. Структура, функционирование микропрограммных устройств управления. Виды микропрограммного управления (МПУ) и их сравнительная оценка.
13. Понятие прерывания программ. Типы прерываний. Характеристики, структуры систем прерываний и их сравнительная оценка.
14. Способы обнаружения запросов, распознавания причин прерывания и способы формирования начального адреса прерывающей программы.
15. Понятие допустимого момента прерывания. Обработка прерываний на уровне команд и на уровне микрокоманд. Схемы. Способы возврата из прерываний.
16. Организация вхождения в прерывающую программу. Таблица векторов прерываний.
17. Прерывания в IA – 32, IA – 64.
18. Приоритетное обслуживание прерываний.
19. Понятие слова состояния программы (ССП), структура ССП. Методы запоминания и восстановления ССП.
20. Назначение, функции структуры контроллеров прерываний. Примеры.
21. Классификация, характеристики запоминающих устройств. Структура памяти ЭВМ.
22. Способы организации оперативной памяти ЭВМ.
23. Назначение, структурная организация КЭШ-памяти. Место КЭШа в структуре процессора.
24. Алгоритмы свопинга и замещения информации в КЭШе.

25. Страничная организация памяти. Организация, хранение, использование страничных таблиц. Стратегия замещения страниц.
26. Странично-сегментная организация памяти. Формирование физических адресов. Особенности сегментно-страничной организации памяти в архитектуре IA – 32.
27. Модель памяти в IA–64.
28. Защита информации в ЭВМ. Защита оперативной памяти.
29. Архитектура и виды ввода-вывода в ЭВМ. Способы организации адресного пространства ввода-вывода. Технология plug & play.
30. Программно – управляемый ввод-вывод. Ввод-вывод по прерываниям.
31. Ввод-вывод с прямым доступом к памяти.
32. Структура и функции контроллера ПДП.
33. Сопроцессоры (каналы) ввода-вывода: назначение режимы работы. Основное отличие сопроцессора ввода-вывода и контроллера ПДП.
34. Принципы организации контроля функционирования ЭВМ. Классификация методов контроля.
35. Контроль оперативной памяти. Код Хемминга.
36. Аппаратные методы контроля арифметических и операций.

Паспорт курсовой работы

по дисциплине «Архитектура средств вычислительной техники», 5 семестр

1. Методика оценки.

Целью выполнения курсовой работы является углубление и закрепление теоретических знаний студентов, приобретение навыков разработки узлов ЭВМ на структурном, функциональном и алгоритмическом уровнях.

Курсовая работа посвящена разработке схемы для реализации указанного в задании алгоритма и составлению микропрограммы.

Последовательность выполнения работы

Курсовую работу можно выполнять в следующей последовательности.

Выбрать алгоритм формирования результата.

Разработать структурную схему устройства, реализующего алгоритм, с учетом особенностей индивидуального задания на работу.

Последовательно преобразовывая выбранный алгоритм разработать микропрограмму с учетом особенностей структуры устройства и задания.

На любом этапе выполнения работы необходимо оценивать и сопоставлять как

Задание: Разработать блок-схему заданного алгоритма, адаптировать базовую схему устройства, разработать микропрограмму с учётом дополнительных требований (тип процессорного элемента, наличие конвейерных регистров).

Структура: Словесное описание алгоритма, его блок-схема. Адаптированная функциональная схема. Микропрограмма.

Этапы выполнения и защиты:

1 Выбор приемлемого для реализации алгоритма

2 Адаптация схема

3 Разработка микропрограммы.

4 Сдача на проверку, защита.

Процесс выполнения курсовой работы является итерационным.

Оцениваемые позиции: затраты оборудования, так и затраты времени на реализацию алгоритма. Затраты времени следует оценивать по количеству микрокоманд в микропрограмме.

2. Критерии оценки.

- работа считается **не выполненной**, если задание выполнено менее чем на 50%.. Студент получает новое задание на курсовую работу, если после двух доработок к защите предъявляется неработоспособная курсовая работа.
- работа считается выполненной **на пороговом** уровне, если потребовалась повторная переработка работы; студент слабо разбирается в представленном на защиту материале; в курсовой работ реализованы не все требования, изложенные в исходных данных. Оценка составляет 50-72 баллов.
- работа считается выполненной **на базовом** уровне, если после проверки потребовалась переработка курсовой работы; при защите обнаружены не принципиальные ошибки: во время защиты студент не смог аргументировать принятые решения. Оценка составляет 73-87 баллов.
- работа считается выполненной **на продвинутом** уровне, если сдана на проверку в срок, успешно выполнены все пункты задания и при соответствующей защите. Оценка

составляет 88-100 баллов.

3. Шкала оценки.

В общей оценке по дисциплине баллы за работы учитываются в соответствии с правилами бально –рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Примерный перечень тем курсовой работы.

- Сложение 2-х чисел с плавающей точкой. ПЭ–ВС2.
- Умножение целых двоичных чисел в доп. коде со знаком. ПЭ–ВС2.
- Крестообразный медианный фильтр размером 5x5. Изображение 128x128x256 градаций серого.
- Сложение и вычитание 2-х чисел с фиксированной. точкой, в прямом коде, со знаком.
- Умножение двоично-десятичных чисел без знака. (код 8421).
- Умножение двоичных чисел с фиксированной точкой в прямом. коде со знаком. ПЭ–ВС1.
- Деление двоичных чисел с фиксированной. точкой, в прямом коде, со знаком. ПЭ–ВС1.
- Умножение дробных двоичных чисел в доп. коде со знаком. ПЭ–ВС2.
- Вычисление яркостного центра монохромного изображения. Размер изображения 128x128x256 градаций серого.
- Деление двоичных чисел с фиксированной точкой, в прямом коде, со знаком. ПЭ–ВС2.
- Нормализация чисел одинарной и двойной длины. ПЭ–ВС2.
- Сложение 2-х чисел с плавающей точкой. ПЭ–ВС2.
- Умножение двоично-десятичных чисел без знака. (код 8421).
- Преобразование 2-х чисел в двоично–десятичные (код 8421).
- Преобразование двоично–десятичных чисел (код 8421) в двоичные.
- Умножение двоичных чисел с фиксированной точкой в прямом. коде со знаком. ПЭ–ВС1.
- Преобразование двоично–десятичных чисел (код 8421) в двоичные.
- Нормализация чисел одинарной и двойной длины. ПЭ–ВС2.
- Умножение двоичных чисел с фиксированной точкой в прямом. коде со знаком. ПЭ–ВС1.
- Нахождение min или max значения таблично заданной функции в диапазоне ± 127 . Количество экстремумов – не более двух.
- Умножение целых двоичных чисел в доп. коде со знаком. ПЭ–ВС2.
- Медианный фильтр размером 5x1. Изображение 256x256x256.
- Сложение и вычитание 2-х чисел с фиксированной. точкой, в прямом коде, со знаком.
- Вычисление яркостного центра монохромного изображения. Размер изображения 128x128x256 градаций серого.
- Деление двоичных чисел с фиксированной. точкой, в прямом коде, со знаком. ПЭ–ВС1.
- Крестообразный медианный фильтр размером 5x5. Изображение 128x128x256 градаций серого.
- Нормализация чисел одинарной и двойной длины. ПЭ–ВС2.
- Умножение двоично-десятичных чисел без знака. (код 8421).
- Сложение 2-х чисел с плавающей точкой. ПЭ–ВС2.
- Нахождение min или max значения таблично заданной функции в диапазоне ± 127 . Количество экстремумов – не более двух.
- Медианный фильтр размером 1x3. Изображение 256x256x256. градаций серого. ПЭ–ВС1.
- Деление двоичных чисел с фиксированной точкой, в прямом коде, со знаком. ПЭ–ВС2.

5. Перечень вопросов к защите курсового проекта (работы).

Вопросы зависят от темы работы и качества её выполнения.

6.