

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»

Кафедра систем сбора и обработки данных

“УТВЕРЖДАЮ”

ДЕКАН АВТФ

к.т.н. Рева И. Л.

“ ____ ” _____ г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ
Сигнальные процессоры

Образовательная программа: 12.03.04 Биотехнические системы и технологии, профиль:
Биотехнические и робототехнические системы

Курс: 4, семестры : 7 8

Факультет автоматики и вычислительной техники,

		Семестр	
№	Вид деятельности	7	8
1	Всего зачетных единиц (кредитов)	4	4
2	Всего часов	144	144
3	Всего занятий в контактной форме, час.	83	33
4	Лекции, час.	36	6
5	Практические занятия, час.	0	0
6	Лабораторные занятия, час.	36	14
7	из них в активной и интерактивной форме, час.	12	6
8	Аттестация, час.	2	2
9	Консультации, час.	9	11
10	Самостоятельная работа, час.	61	111
11	Виды самостоятельной работы (курсовой проект, курсовая работа, РГЗ, подготовка к контрольной работе)	РГЗ	
12	Вид аттестации	Э	Э

Рабочая программа составлена на основании федерального государственного образовательного стандарта высшего образования по направлению (специальности): 12.03.04 Биотехнические системы и технологии

ФГОС введен в действие приказом №216 от 12.03.2015 г. , дата утверждения: 08.04.2015 г.

Место дисциплины в структуре учебного плана: Блок 1, вариативная, по выбору студента

Рабочая программа разработана на основе компетентностной модели выпускника по направлению (специальности): 12.03.04 Биотехнические системы и технологии

Рабочая программа обсуждена на заседании кафедры

ССОД, протокол заседания кафедры №2/1 от 20.06.2017

Утверждена на совете факультета автоматике и вычислительной техники, протокол № 6 от 21.06.2017

Программу разработал:

ассистент, Орлов И. С.

Заведующий кафедрой:

доцент, к.т.н. Прохоренко Е. В.

Ответственный за образовательную программу:

заведующий кафедрой Прохоренко Е. В.

1. Внешние требования

Таблица 1.1

Компетенция ФГОС: ПК.4 готовность внедрять результаты разработок в производство биомедицинской и экологической техники; в части следующих результатов обучения:
35. знать принципы построения измерительных приборов и систем с микропроцессорным управлением
Компетенция ФГОС: ПК.5 способность выполнять работы по технологической подготовке производства приборов, изделий и устройств медицинского и экологического назначения; в части следующих результатов обучения:
32. знать элементную базу электротехники, электроники и микропроцессорной техники, направление ее совершенствования и развития
Компетенция ФГОС: ПК.9 готовность к практическому применению основных правил выполнения ремонта и обслуживания медицинской техники, основ технологии обслуживания медицинской техники; в части следующих результатов обучения:
33. знать теоретические основы технологии приборостроения

2. Требования НГТУ к результатам освоения дисциплины

Таблица 2.1

Результаты изучения дисциплины по уровням освоения (иметь представление, знать, уметь, владеть)	Формы организации занятий
<i>Сигнальные процессоры</i>	
ПК.4.35 знать принципы построения измерительных приборов и систем с микропроцессорным управлением	
1. знать принципы построения измерительных приборов и систем с микропроцессорным управлением	Лекции; Лабораторные работы; Самостоятельная работа
ПК.5.32 знать элементную базу электротехники, электроники и микропроцессорной техники, направление ее совершенствования и развития	
2. знать элементную базу электротехники, электроники и микропроцессорной техники, направление ее совершенствования и развития	Лекции; Лабораторные работы; Самостоятельная работа
ПК.9.33 знать теоретические основы технологии приборостроения	
3. знать теоретические основы технологии приборостроения	Лекции; Лабораторные работы; Самостоятельная работа

3. Содержание и структура учебной дисциплины

Таблица 3.1

Темы лекций	Активные формы, час.	Часы	Ссылки на результаты обучения	Учебная деятельность
Семестр: 7				
Дидактическая единица: Общий обзор и классификация микропроцессорной техники				
1. 1. История развития микропроцессорной техники и классификация современных МП.	2	6	1, 2, 3	Посещение
Дидактическая единица: Регистровая архитектура МП				
2. 1. Пользовательские регистры МП семейства X86. 2. Системные регистры.	2	6	1, 2, 3	Посещение
Дидактическая единица: Система управления памятью.				

3. 1. Линейная и сегментированная модели памяти и структуры дескрипторов сегментов. 2. Формирование физического адреса в реальном и защищённом режиме работы МП.	2	6	1, 2, 3	Посещение
Дидактическая единица: Кэш-память и принципы её организации.				
4. 1. Основные принципы, заложенные в кэш-память, которые определяют её эффективность. 2. Принципы организации кэш-памяти с прямым отображением. 3. Полностью ассоциативная кэш-память. 4. Множественно-ассоциативная кэш-память. 5. Принцип пакетного режима обмена информацией с кэш-памятью и блок-схемы алгоритмов её функционирования.	2	6	1, 2, 3	Посещение
Дидактическая единица: Система прерывания в МП семейства X86.				
5. 1. Источники запросов прерывания. 2. Организация системы прерывания в реальном режиме работы МП. 3. Организация систем прерывания в защищенном режиме работы МП.	2	6	1, 2, 3	Посещение
Дидактическая единица: Методы защиты в микропроцессорах семейства X86.				
6. 1. Базовая защита. 2. Защита по привилегиям сегментов. 3. Защита по привилегиям команд.	2	6	1, 2, 3	Посещение
Семестр: 8				
Дидактическая единица: Организация мультизадачности в МП семейства X86.				
7. 1. Значение мультизадачности и организация переключения задач. 2. Сегмент состояния задачи, его дескриптор и селектор.	2	2	1, 2, 3	Посещение
Дидактическая единица: Принципы конвейерной обработки команд и режимы работы МП семейства X86.				

8. 1.Шинные циклы и конвейерная обработка команд. 2. Режимы работы МП семейства X86	2	2	1, 2, 3	Посещение
Дидактическая единица: Особенности микроархитектуры современных МП корпорации Intel.				
9. 1. Особенности микроархитектуры МП Intel Core/ 2. Особенности микроархитектур МП Nehalem и Sandy Bridge.	2	1	1, 2, 3	Посещение
Дидактическая единица: Формат машинных команд МП семейства X86 и введение в программирование на языке ассемблера.				
10. . Формат машинных команд МП семейства X86 и элементы программирования на языке ассемблера.	0	1	1, 2, 3	Посещение

Таблица 3.2

Темы лабораторных работ	Активные формы, час.	Часы	Ссылки на результаты обучения	Учебная деятельность
Семестр: 7				
Дидактическая единица: Общий обзор и классификация микропроцессорной техники				
1. 1. История развития микропроцессорной техники и классификация современных МП.	0	6	1, 2, 3	Посещение
Дидактическая единица: Регистровая архитектура МП				
2. 1. Пользовательские регистры МП семейства X86. 2. Системные регистры.	0	6	1, 2, 3	Посещение
Дидактическая единица: Система управления памятью.				
3. 1.Линейная и сегментированная модели памяти и структуры дескрипторов сегментов. 2. Формирование физического адреса в реальном и защищённом режиме работы МП.	0	6	1, 2, 3	Посещение
Дидактическая единица: Кэш-память и принципы её организации.				

4. 1. Основные принципы, заложенные в кэш-память, которые определяют её эффективность. 2. Принципы организации кэш-памяти с прямым отображением. 3. Полностью ассоциативная кэш-память. 4. Множественно-ассоциативная кэш-память. 5. Принцип пакетного режима обмена информацией с кэш-памятью и блок-схемы алгоритмов её функционирования.	0	6	1, 2, 3	Посещение
Дидактическая единица: Система прерывания в МП семейства X86.				
5. 1. Источники запросов прерывания. 2. Организация системы прерывания в реальном режиме работы МП. 3. Организация систем прерывания в защищенном режиме работы МП.	0	6	1, 2, 3	Посещение
Дидактическая единица: Методы защиты в микропроцессорах семейства X86.				
6. 1. Базовая защита. 2. Защита по привилегиям сегментов. 3. Защита по привилегиям команд.	0	6	1, 2, 3	Посещение
Семестр: 8				
Дидактическая единица: Организация мультизадачности в МП семейства X86.				
7. 1. Значение мультизадачности и организация переключения задач. 2. Сегмент состояния задачи, его дескриптор и селектор.	0	2	1, 2, 3	Посещение
Дидактическая единица: Принципы конвейерной обработки команд и режимы работы МП семейства X86.				
8. 1.Шинные циклы и конвейерная обработка команд. 2. Режимы работы МП семейства X86	0	2	1, 2, 3	Посещение
12.	0	2	1, 2, 3	Посещение
Дидактическая единица: Особенности микроархитектуры современных МП корпорации Intel.				

9. 1. Особенности микроархитектуры МП Intel Core/ 2. Особенности микроархитектур МП Nehalem и Sandy Bridge.	0	2	1, 2, 3	Посещение
Дидактическая единица: Система управления памятью.				
13.	0	2	1, 2, 3	Посещение
Дидактическая единица: Формат машинных команд МП семейства X86 и введение в программирование на языке ассемблера.				
10. . Формат машинных команд МП семейства X86 и элементы программирования на языке ассемблера.	0	2	1, 2, 3	Посещение
Дидактическая единица: Кэш-память и принципы её организации.				
11.	0	2	1, 2, 3	Посещение

4. Самостоятельная работа обучающегося

№	Виды самостоятельной работы	Ссылки на результаты обучения	Часы на выполнение	Часы на консультации
Семестр: 7				
1	РГЗ	1, 2, 3	20	4
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
2	Подготовка к занятиям	1, 2, 3	14	1
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
3	Дополнительная учебная деятельность	2, 3	14	2
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
4	Подготовка к аттестации	2, 3	13	2
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
Семестр: 8				
1	Подготовка к занятиям	1, 2, 3	51	1
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
2	Дополнительная учебная деятельность	1, 2	20	2
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				
3	Подготовка к аттестации	1, 3	40	8
: Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.				

5. Технология обучения

Для организации и контроля самостоятельной работы обучающихся, а также проведения консультаций применяются информационно-коммуникационные технологии (табл. 5.1).

Таблица 5.1

Деятельность	Информационно-коммуникационные технологии
Информирование	e-mail; Личный типовой сайт
Консультирование	e-mail; Личный типовой сайт
Контроль	Личный типовой сайт; Портал НГТУ; Чат; ЭБС
Размещение учебных материалов	e-mail; Личный типовой сайт; Социальные сети; Среда электронного обучения НГТУ; Чат

Таблица 5.2

Активные и интерактивные формы проведения занятий

№	Наименование активных форм
1	Дискуссия
Краткое описание применения: беседа в виде дискуссии	

6. Правила аттестации обучающихся по учебной дисциплине

Для аттестации обучающихся по дисциплине используется балльно-рейтинговая система (БРС), позволяющая выставять оценки по традиционной шкале и 15-уровневой ECTS. Краткая информация о БРС приведена в табл. 6.1.

Таблица 6.1

Оцениваемые виды деятельности обучающихся	Мин. балл	Максимальный балл
Семестр: 7		
<i>Подготовка к занятиям:</i>	5	10
<i>Лекция:</i>	5	10
<i>Лабораторная:</i>	10	20
<i>РГЗ:</i>	10	20
<i>Экзамен:</i>	20	40
Семестр: 8		
<i>Подготовка к занятиям:</i>	5	10
<i>Лекция:</i>	5	10
<i>Лабораторная:</i>	20	40
<i>Экзамен:</i>	20	40

В таблице 6.2 представлено соответствие форм контроля заявляемым требованиям к результатам освоения дисциплины.

Таблица 6.2

Коды компетенций ФГОС	Результаты обучения	Формы контроля	
		Защита РГЗ	Экзамен
ПК.4	35. знать принципы построения измерительных приборов и систем с микропроцессорным управлением	+	+
ПК.5	32. знать элементную базу электротехники, электроники и микропроцессорной техники, направление ее совершенствования и развития	+	+
ПК.9	33. знать теоретические основы технологии приборостроения	+	+

Фонд оценочных средств по дисциплине представлен в приложении № 1 к рабочей программе.

7. Литература

Основная литература

1. Новожилов О. П. Основы микропроцессорной техники. В 2 т.. Т. 1 : учебное пособие / О. П. Новожилов. - М., 2011. - 431 с. : ил., схемы, табл.
2. Интеллектуальные сенсорные системы / [Джерард К. М. Мейджер и др.] ; под ред. Дж. К. М. Мейджера ; пер.с англ. Ю. А. Платонова ; под ред. В. А. Шубарева. - Москва, 2011. - 461 с. : ил., табл.. - Авт. указаны на 19-22-й с..
3. Новожилов О. П. Основы микропроцессорной техники. В 2 т.. Т. 2 : учебное пособие / О. П. Новожилов. - М., 2011. - 333 с. : ил., схемы, табл.
4. Таненбаум Э. С. Архитектура компьютера / Э. Таненбаум ; [пер. с англ. Ю. Гороховский, Д. Шинтяков]. - Санкт-Петербург [и др.], 2010. - 843 с. : ил. + 1 CD-ROM.. - Парал. тит. л. англ..

Дополнительная литература

1. Васюков В. Н. Цифровая обработка сигналов и сигнальные процессы в системах подвижной радиосвязи : [учебник] / В. Н. Васюков. - Новосибирск, 2006. - 288, [3] с. : ил.. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000062388

Интернет-ресурсы

1. ЭБС НГТУ : <http://elibrary.nstu.ru/>
2. ЭБС «Издательство Лань» : <https://e.lanbook.com/>
3. ЭБС IPRbooks : <http://www.iprbookshop.ru/>
4. ЭБС "Znaniy.com" : <http://znaniy.com/>
5. :

8. Методическое и программное обеспечение

8.1 Методическое обеспечение

1. Новожилов О. П. Основы микропроцессорной техники. Т. 1 : учебное пособие в двух томах / О. П. Новожилов. - М., 2008. - 431 с. : ил., табл.. - На обл.: Основы микропроцессорной техники. Книга 1.

8.2 Специализированное программное обеспечение

- 1 Microsoft Windows

9. Материально-техническое обеспечение

Компьютерный класс

№	Наименование	Назначение
1	Компьютерный класс (Компьютеры объединены в локальную сеть с выходом в Internet)	Компьютеры объединены в локальную сеть с выходом в Internet

1. Обобщенная структура фонда оценочных средств учебной дисциплины

Обобщенная структура фонда оценочных средств по дисциплине Сигнальные процессоры приведена в Таблице.

Таблица

Формируемые компетенции	Показатели сформированности компетенций (знания, умения, навыки)	Темы	Этапы оценки компетенций	
			Мероприятия текущего контроля (курсовой проект, РГЗ(Р) и др.)	Промежуточная аттестация (экзамен, зачет)
ПК.4/ПТ готовность внедрять результаты разработок в производство биомедицинской и экологической техники	з5. знать принципы построения измерительных приборов и систем с микропроцессорным управлением	. Формат машинных команд МП семейства X86 и элементы программирования на языке ассемблера. 1. Основные принципы, заложенные в кэш-память, которые определяют её эффективность. 2. Принципы организации кэш-памяти с прямым отображением. 3. Полностью ассоциативная кэш-память. 4. Множественно-ассоциативная кэш-память. 5. Принцип пакетного режима обмена информацией с кэш-памятью и блок-схемы алгоритмов её функционирования. 1. Базовая защита. 2. Защита по привилегиям сегментов. 3. Защита по привилегиям команд. 1. Значение мультизадачности и организация переключения задач. 2. Сегмент состояния задачи, его дескриптор и селектор. 1. История развития микропроцессорной техники и классификация современных МП. 1. Источники запросов прерывания. 2. Организация системы прерывания в реальном режиме работы МП. 3. Организация систем прерывания в защищенном режиме работы МП. 1. Особенности микроархитектуры МП Intel Core/ 2. Особенности микроархитектур МП Nehalem и Sandy Bridge. 1. Пользовательские регистры МП семейства X86. 2. Системные регистры. 1. Линейная и сегментированная модели памяти и структуры дескрипторов сегментов. 2. Формирование физического адреса в реальном и защищенном режиме работы МП. 1. Шинные циклы и конвейерная обработка команд. 2. Режимы работы	РГЗ	Экзамен

		МП семейства X86		
ПК.5/ПТ способность выполнять работы по технологической подготовке производства приборов, изделий и устройств медицинского и экологического назначения	з2. знать элементную базу электротехники, электроники и микропроцессорной техники, направление ее совершенствования и развития	. Формат машинных команд МП семейства X86 и элементы программирования на языке ассемблера. 1. Основные принципы, заложенные в кэш- память, которые определяют ее эффективность. 2. Принципы организации кэш- памяти с прямым отображением. 3. Полностью ассоциативная кэш-память. 4. Множественно-ассоциативная кэш-память. 5. Принцип пакетного режима обмена информацией с кэш-памятью и блок-схемы алгоритмов ее функционирования. 1. Базовая защита. 2. Защита по привилегиям сегментов. 3. Защита по привилегиям команд. 1. Значение мультизадачности и организация переключения задач. 2. Сегмент состояния задачи, его дескриптор и селектор. 1. История развития микропроцессорной техники и классификация современных МП. 1. Источники запросов прерывания. 2. Организация системы прерывания в реальном режиме работы МП. 3. Организация систем прерывания в защищенном режиме работы МП. 1. Особенности микроархитектуры МП Intel Core/ 2. Особенности микроархитектур МП Nehalem и Sandy Bridge. 1. Пользовательские регистры МП семейства X86. 2. Системные регистры. 1. Линейная и сегментированная модели памяти и структуры дескрипторов сегментов. 2. Формирование физического адреса в реальном и защищенном режиме работы МП. 1. Шинные циклы и конвейерная обработка команд. 2. Режимы работы МП семейства X86	РГЗ, разделы...	Экзамен, вопросы...
ПК.9/ПТ готовность к практическому применению основных правил выполнения ремонта и обслуживания медицинской техники, основ	з3. знать теоретические основы технологии приборостроения	. Формат машинных команд МП семейства X86 и элементы программирования на языке ассемблера. 1. Основные принципы, заложенные в кэш- память, которые определяют ее эффективность. 2. Принципы организации кэш- памяти с прямым	РГЗ, разделы...	Экзамен, вопросы...

технологии обслуживания медицинской техники		отображением. 3. Полностью ассоциативная кэш-память. 4. Множественно-ассоциативная кэш-память. 5. Принцип пакетного режима обмена информацией с кэш-памятью и блок-схемы алгоритмов её функционирования. 1. Базовая защита. 2. Защита по привилегиям сегментов. 3. Защита по привилегиям команд. 1. Значение мультизадачности и организация переключения задач. 2. Сегмент состояния задачи, его дескриптор и селектор. 1. История развития микропроцессорной техники и классификация современных МП. 1. Источники запросов прерывания. 2. Организация системы прерывания в реальном режиме работы МП. 3. Организация систем прерывания в защищенном режиме работы МП. 1. Особенности микроархитектуры МП Intel Core/ 2. Особенности микроархитектур МП Nehalem и Sandy Bridge. 1. Пользовательские регистры МП семейства X86. 2. Системные регистры. 1. Линейная и сегментированная модели памяти и структуры дескрипторов сегментов. 2. Формирование физического адреса в реальном и защищенном режиме работы МП. 1. Шинные циклы и конвейерная обработка команд. 2. Режимы работы МП семейства X86		
---	--	--	--	--

2. Методика оценки этапов формирования компетенций в рамках дисциплины.

Промежуточная аттестация по дисциплине проводится в 7 семестре - в форме экзамена, в 8 семестре - в форме экзамена, который направлен на оценку сформированности компетенций ПК.4/ПТ, ПК.5/ПТ, ПК.9/ПТ.

Кроме того, сформированность компетенций проверяется при проведении мероприятий текущего контроля, указанных в таблице раздела 1.

В 7 семестре обязательным этапом текущей аттестации является расчетно-графическое задание (работа) (РГЗ(Р)). Требования к выполнению РГЗ(Р), состав и правила оценки сформулированы в паспорте РГЗ(Р).

Общие правила выставления оценки по дисциплине определяются балльно-рейтинговой системой, приведенной в рабочей программе учебной дисциплины.

На основании приведенных далее критериев можно сделать общий вывод о сформированности компетенций ПК.4/ПТ, ПК.5/ПТ, ПК.9/ПТ, за которые отвечает дисциплина, на разных уровнях.

Общая характеристика уровней освоения компетенций.

Ниже порогового. Уровень выполнения работ не отвечает большинству основных требований, теоретическое содержание курса освоено частично, пробелы могут носить существенный характер, необходимые практические навыки работы с освоенным материалом сформированы не достаточно, большинство предусмотренных программой обучения учебных заданий не выполнены или выполнены с существенными ошибками.

Пороговый. Уровень выполнения работ отвечает большинству основных требований, теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые виды заданий выполнены с ошибками.

Базовый. Уровень выполнения работ отвечает всем основным требованиям, теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки работы с освоенным материалом сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые из выполненных заданий, возможно, содержат ошибки.

Продвинутый. Уровень выполнения работ отвечает всем требованиям, теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному.

Паспорт экзамена

по дисциплине «Сигнальные процессоры», 7 семестр

1. Методика оценки

Экзамен проводится в устно-письменной форме, по билетам. Билет формируется по следующему правилу: первый вопрос выбирается из диапазона вопросов 1-8, второй вопрос из диапазона вопросов 9-17 (список вопросов приведен ниже). В ходе экзамена преподаватель вправе задавать студенту дополнительные вопросы из общего перечня (п. 4).

Форма экзаменационного билета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет АВТФ

Билет № _____

к экзамену по дисциплине «Сигнальные процессоры»

1. Особенности архитектуры процессорных ядер: RISC, CISC.
2. Последовательный порт USART.
3. Задача. "Напишите фрагмент кода для настройки последовательного порта USART на скорость обмена данными 9600бит/с, если частота ядра равна 7.3728 МГц".

Утверждаю: зав. кафедрой _____ должность, ФИО
(подпись) (дата)

2. Критерии оценки

- Ответ на экзаменационный билет считается **неудовлетворительным**, если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки, оценка составляет *0-20 баллов*.
- Ответ на экзаменационный билет засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает не принципиальные ошибки, например, вычислительные, оценка составляет *20-28 баллов*.
- Ответ на экзаменационный билет засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, законы, дает характеристику процессов, явлений, проводит анализ причин, условий, может представить качественные характеристики процессов, не допускает ошибок при решении задачи,

оценка составляет 29-35 баллов.

- Ответ на экзаменационный билет засчитывается на **продвинутом** уровне, если студент при ответе на вопросы проводит сравнительный анализ подходов, проводит комплексный анализ, выявляет проблемы, предлагает механизмы решения, способен представить количественные характеристики определенных процессов, приводит конкретные примеры из практики, не допускает ошибок и способен обосновать выбор метода решения задачи, оценка составляет 36-40 баллов.

3. Шкала оценки

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Вопросы к экзамену по дисциплине «Микроконтроллеры»

1. Особенности архитектуры процессорных ядер: RISC, CISC.
2. Архитектуры памяти: фон-Неймана и гарвардская. Характеристики и особенности. Как соотносятся архитектуры процессорного ядра и памяти?
3. Классификация микроконтроллеров: общего применения, сигнальные процессоры, интегральные системы сбора данных.
4. Архитектура МК AtTiny2313.
5. Регистр флагов процессорного ядра.
6. Карта памяти микроконтроллера AtTiny2313. Охарактеризовать каждую область памяти: назначение, особенности.
7. Система команд AtTiny2313. Режимы адресации.
8. Система команд AtTiny2313. Арифметические и логические команды.
9. Система команд AtTiny2313. Команды условных и безусловных переходов.
10. Система команд AtTiny2313. Индексная адресация с использованием регистров X, Y, Z.
- Чтение памяти программ.
11. Таймер/счетчик 0. Назначение, особенности, примеры применения.
12. Таймер/счетчик 1. Назначение, особенности, примеры применения.
13. Последовательный порт USART.
14. Примеры применения последовательного порта, интерфейсы передачи данных.
15. Параллельные порты AtTiny2313. Назначение, особенности, примеры применения.
16. Система прерываний AtTiny2313.
17. Особенности построения программы для микроконтроллера.

Паспорт расчетно-графического задания (работы)

по дисциплине «Сигнальные процессоры», 7 семестр

1. Методика оценки

В рамках расчетно-графического задания (работы) по дисциплине студенты должны разработать программное обеспечение для функционирования системы согласно индивидуальному заданию.

Пояснительная записка должна содержать:

- a. титульный лист;
- b. содержание работы;
- c. задание;
- d. введение;
- e. пояснения к разрабатываемой структурной схеме системы;
- f. выбор элементной базы;
- g. описание работы принципиальной схемы;
- h. описание работы программного обеспечения (с блок-схемами алгоритмов);
- i. принципиальную схему и спецификацию, выполненную согласно ЕСКД;
- j. заключение;
- k. список литературы.

Программное обеспечение для функционирования системы должно быть разработано на языке Ассемблера МК ATtiny13.

Программное обеспечение (или его части) должно быть отлажено и проверено в среде AVRStudio (в режиме симулятора).

1. Критерии оценки

- Работа считается **не выполненной**, если выполнены не все части РГЗ(Р), отсутствует анализ исходных данных, не разработан алгоритм и не выполнена программная реализация, оценка составляет 0-10 баллов.
- Работа считается выполненной **на пороговом** уровне, если части РГЗ(Р) выполнены формально: исходных данных, разработан алгоритм и выполнена программная реализация, но результат работы программы не соответствует исходной постановке задачи или программа работает некорректно, оценка составляет 10-13 баллов.
- Работа считается выполненной **на базовом** уровне, если анализ объекта выполнен в полном объеме, разработан алгоритм и выполнена программная реализация, но программа работает с небольшими недочетами, оценка составляет 14-17 баллов.
- Работа считается выполненной **на продвинутом** уровне, если анализ объекта выполнен в полном объеме, разработан алгоритм и выполнена программная реализация, программа соответствует поставленной задаче и работает без ошибок, оценка составляет 18-20 баллов.

2. Шкала оценки

В общей оценке по дисциплине баллы за РГЗ(Р) учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

3. Примерный перечень тем РГЗ(Р)

1. Контроллер семисегментной индикации. Количество разрядов: 3. Контроллер предназначен для отображения трехразрядных десятичных чисел в диапазоне 0 – 255. Число для отображения хранится в памяти ОЗУ контроллера. Запись числа для отображения в память контроллера осуществляется по последовательному интерфейсу RS-232 с помощью протокола MODBUS ASCII (функция 0x10 протокола).
2. Контроллер семисегментной индикации. Количество разрядов: 3. Контроллер предназначен для отображения трехразрядных десятичных чисел в диапазоне 0 – 255. Число для отображения хранится в памяти ОЗУ контроллера. Запись числа для отображения в память контроллера осуществляется по последовательному интерфейсу RS-485. Протокол обмена данными разработать самостоятельно.
3. Контроллер семисегментной индикации. Количество разрядов: 2. Контроллер предназначен для отображения двухразрядных шестнадцатеричных чисел в диапазоне 0x00 – 0xFF. Число для отображения хранится в памяти ОЗУ контроллера. Запись числа для отображения в память контроллера осуществляется по последовательному интерфейсу RS-232. Протокол обмена данными разработать самостоятельно. Предусмотреть чтение и запись числа для отображения на индикаторе.
4. Разработать преобразователь частоты в двоичный 8-разрядный код. Входной диапазон 0 – 1024Гц, т.е. 0Гц соответствует значению кода 0x00, 1024Гц – 0xFF. Значение кода выводить с помощью параллельного порта.
5. Разработать преобразователь частоты в двоичный 8-разрядный код. Входной диапазон 0 – 1024Гц, т.е. 0Гц соответствует значению кода 0x00, 1024Гц – 0xFF. Значение кода выводить через последовательный порт RS-232 с периодичностью 1 раз в секунду.
6. Разработать преобразователь частоты в двоичный 8-разрядный код. Входной диапазон 200 – 1224Гц, т.е. 200Гц соответствует значению кода 0x00, 1224Гц – 0xFF. Значение кода выводить через последовательный интерфейс RS-232 по запросу. В качестве запроса используется символ '?'.
":01".
7. Разработать преобразователь частоты в двоичный 8-разрядный код. Входной диапазон 0 – 2048Гц, т.е. 0Гц соответствует значению кода 0x00, 2048Гц – 0xFF. Значение кода выводится через последовательный интерфейс RS-485 по запросу: ":01".
8. Разработать преобразователь частоты в двоичный 8-разрядный код. Входной диапазон 0 – 1024Гц, т.е. 0Гц соответствует значению кода 0x00, 1024Гц – 0xFF. Значение кода выводится на семисегментный двухразрядный индикатор в HEX-формате.
9. Разработать преобразователь двоичного кода в ШИМ последовательность. Входной двоичный сигнал в диапазоне от 0x00 до 0xFF поступает на параллельный порт МК. Период ШИМ 0.001с, скважность 0 соответствует минимальному значению двоичного сигнала, 1 – максимальному.
10. Измеритель постоянной составляющей внешнего ШИМ сигнала с точностью до сотых долей. Частота ШИМ сигнала 1024 Гц, коэффициент заполнения периода 10

– 80%. Т.е. за секунду необходимо сделать 1024 измерений. Усредненное значение измерения за секунду сохранять в ОЗУ. Считывание среднего результата измерения осуществляется через последовательный порт UART. Протокол обмена данными разработать самостоятельно.

11. Измеритель постоянной составляющей внешнего ШИМ сигнала с точностью до десятых долей. Период ШИМ сигнала 0.002с, коэффициент заполнения периода 10 – 90%. Измерения необходимо производить с частотой 1 измерение в секунду. Текущий результат измерения X сохранять в ОЗУ в кольцевой буфер. Емкость буфера 64 байта. Усреднение производится по содержимому указанного буфера. Считывание текущего и среднего результата измерения осуществляется через последовательный порт UART. Протокол обмена данными разработать самостоятельно. Для ввода/вывода данных использовать ASCII формат.
12. Преобразователь параллельного 8-разрядного двоичного кода в длительность импульса. Двоичный код подается на линии параллельного порта МК. Сигнал начала преобразования: положительный фронт дискретного сигнала. ШИМ-сигнал на выходе МК формируется сразу после появления сигнала преобразования и остается без изменений до появления следующего импульса сигнала преобразования. Для вычисления длительности импульса ШИМ сигнала используется значение двоичного входного кода на момент появления сигнала преобразования. При включении питания до прихода первого сигнала преобразования ШИМ сигнал должен на выходе МК отсутствовать (лог. 0). Диапазон значений входного двоичного сигнала: 0x00 – 0xFF. Коэффициент заполнения ШИМ-сигнала: 10% – 90%. Частота ШИМ-сигнала 10000Гц.
13. Генератор специальных функций: на выходе отсчеты в параллельном двоичном коде с заданной частотой дискретизации (от 10Гц до 1000Гц). Синтезируемые функции: SIN, прямоугольный сигнал, треугольный сигнал. Выходной двоичный код двуполярный (7 значащих бит, старший – знаковый). Отсчеты синтезируемого сигнала хранятся во FLASH памяти программ. Управляется через RS-485 (выбор синтезируемого сигнала, задание частоты дискретизации).
14. Преобразователь ШИМ сигнала в 8-разрядный двоичный код для вывода значения кода на семисегментный индикатор в формате HEX. Частота ШИМ 1000Гц, коэффициент заполнения 10% – 80%, двоичный код 0x00 – 0xFF. Тип индикации динамический.
15. Преобразователь ШИМ сигнала в 8-разрядный двоичный код для вывода значения кода на семисегментный индикатор в формате HEX. Частота ШИМ 1000Гц, коэффициент заполнения 0% – 100%, двоичный код 0x00 – 0xFF. Тип индикации динамический.
16. Пятиразрядное электронное табло. Выводимая на табло информация поступает в МК через последовательный интерфейс RS-232.
17. Устройство для удаленного управления включением/выключением нагрузки. Параметры нагрузки: напряжение питания 5В, ток потребления 200мА. Число каналов управления: 8. Функции устройства: чтение состояния каналов управления, установка состояния каналов управления. Для чтения и установки состояния каналов управления используется интерфейс RS-485. Протокол MODBUS ASCII.

18. Устройства для удаленного управления включением/выключением нагрузки. Параметры нагрузки: напряжение питания 24В, ток потребления 50мА. Число каналов управления: 16. Функции устройства: чтение состояния каналов управления, установка состояния каналов управления. Для чтения и установки состояния каналов управления используется интерфейс RS-485. Протокол любой, но не MODBUS.
19. Счетчик внешних событий (внешнее событие: положительный или отрицательный фронт дискретного сигнала). Частота следования внешних событий не более 100Гц. Счет ведется в прямом направлении. Емкость счетчика 8 байт. Предусмотреть:
- a. внешний вход сброса счетчика внешних событий;
 - b. гальваническую развязку по сигналу события;
 - c. чтение через интерфейс RS-485 состояния счетчика;
 - d. выбор типа события (положительный или отрицательный фронт) через интерфейс RS-485.

Протокол обмена данными через интерфейс RS-485: MODBUS ASCII.

Паспорт экзамена

по дисциплине «Сигнальные процессоры», 8 семестр

1. Методика оценки

Экзамен проводится в устно-письменной форме, по билетам. Билет формируется по следующему правилу: первый вопрос выбирается из диапазона вопросов 1-8, второй вопрос из диапазона вопросов 9-17 (список вопросов приведен ниже). В ходе экзамена преподаватель вправе задавать студенту дополнительные вопросы из общего перечня (п. 4).

Форма экзаменационного билета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет АВТФ

Билет № _____

к экзамену по дисциплине «Сигнальные процессоры»

1. Особенности архитектуры процессорных ядер: RISC, CISC.
2. Последовательный порт USART.
3. Задача. "Напишите фрагмент кода для настройки последовательного порта USART на скорость обмена данными 9600бит/с, если частота ядра равна 7.3728 МГц".

Утверждаю: зав. кафедрой _____ должность, ФИО
(подпись)

(дата)

2. Критерии оценки

- Ответ на экзаменационный билет считается **неудовлетворительным**, если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки, оценка составляет *0-20 баллов*.
- Ответ на экзаменационный билет засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает не принципиальные ошибки, например, вычислительные, оценка составляет *20-28 баллов*.
- Ответ на экзаменационный билет засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, законы, дает характеристику процессов, явлений, проводит анализ причин, условий, может представить качественные характеристики процессов, не допускает ошибок при решении задачи,

оценка составляет 29-35 баллов.

- Ответ на экзаменационный билет засчитывается на **продвинутом** уровне, если студент при ответе на вопросы проводит сравнительный анализ подходов, проводит комплексный анализ, выявляет проблемы, предлагает механизмы решения, способен представить количественные характеристики определенных процессов, приводит конкретные примеры из практики, не допускает ошибок и способен обосновать выбор метода решения задачи, оценка составляет 36-40 баллов.

3. Шкала оценки

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Вопросы к экзамену по дисциплине «Микроконтроллеры»

1. Особенности архитектуры процессорных ядер: RISC, CISC.
2. Архитектуры памяти: фон-Неймана и гарвардская. Характеристики и особенности. Как соотносятся архитектуры процессорного ядра и памяти?
3. Классификация микроконтроллеров: общего применения, сигнальные процессоры, интегральные системы сбора данных.
4. Архитектура МК AtTiny2313.
5. Регистр флагов процессорного ядра.
6. Карта памяти микроконтроллера AtTiny2313. Охарактеризовать каждую область памяти: назначение, особенности.
7. Система команд AtTiny2313. Режимы адресации.
8. Система команд AtTiny2313. Арифметические и логические команды.
9. Система команд AtTiny2313. Команды условных и безусловных переходов.
10. Система команд AtTiny2313. Индексная адресация с использованием регистров X, Y, Z.
- Чтение памяти программ.
11. Таймер/счетчик 0. Назначение, особенности, примеры применения.
12. Таймер/счетчик 1. Назначение, особенности, примеры применения.
13. Последовательный порт USART.
14. Примеры применения последовательного порта, интерфейсы передачи данных.
15. Параллельные порты AtTiny2313. Назначение, особенности, примеры применения.
16. Система прерываний AtTiny2313.
17. Особенности построения программы для микроконтроллера.