

«

»

“ ”

“ ”

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ
Основы микропроцессорной техники

: 11.03.03

:
:4, :7

		7
1	()	5
2		180
3	, .	81
4	, .	18
5	, .	18
6	, .	36
7	, .	18
8	, .	2
9	, .	7
10	, .	99
11	(, ,)	.
12		

(): 11.03.03

1333 12.11.2015 . , : 30.11.2015 .

: 1, ,

(): 11.03.03

, 5 20.06.2017

, 6 21.06.2017

:

,

:

,

:

. . .

1.

1.1

Компетенция ФГОС: ОПК.7 способность учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности; в части следующих результатов обучения:	
3.	, , -
Компетенция ФГОС: ПК.6 готовность выполнять расчет и проектирование деталей, узлов и модулей электронных средств, в соответствии с техническим заданием с использованием средств автоматизации проектирования; в части следующих результатов обучения:	
12.	, -
8.	

2.

2.1

, , ,) (
-----------	--

.6. 12	
1.Проектирование цифровых, аналого-цифровых микропроцессорных устройств и устройств на базе микросхем программируемой логики	; ; ;
2.Осуществлении программно-аппаратной отладки устройств и систем.	; ; ;
3.Методы проектирования устройств и систем на основе применения средств вычислительной, цифровой и аналого-цифровой техники.	; ; ;
4.Методы программно-аппаратной отладки устройств и систем.	; ; ;
.6. 8	
5.Способы представления информации в цифровых системах	; ; ;
6.Язык описания аппаратуры АНДЛ.	; ; ;
7.Разрабатывать описание конфигурации программируемых логических интегральных схем (ПЛИС)	; ; ;
8.Уметь разрабатывать программное обеспечение для микроконтроллеров на языке С	; ; ;
.7. 3	
-	
10.Элементную базу современной вычислительной техники, цифровых, аналого-цифровых и микропроцессорных радиоэлектронных устройств и систем.	; ; ;

11. Расчетные методы анализа и синтеза цифровой схемотехники.	; ; ;
12. Основные принципы построения современных оперативных и постоянных запоминающих устройств, проектирования интерфейсов, использования современных АЦП.	; ; ;

3.

3.1

	, .		
: 7			
:			
1.	; , , ,	0	2 1, 10, 12, 2, 3, 8
:			
2.	; , , , - , ,	0	2 10, 12, 2, 5, 6
3.		0	2 11, 3, 8
:			
4.	- -	0	2 1, 10, 2, 3, 5
5.		0	2 11, 12, 2, 3, 4, 5
6.	. STM32CubeMX	0	4 11, 4, 5, 8
:			
7.		0	2 5, 6, 7
: (VHD, AHDL, VerilogHDL)			
8.	, ,	0	2 10, 2, 6, 7

3.2

	, .		
: 7			
:			
1.	4	8	1, 12, 2, 3, 4, 5, 6, 7 ,

5.	- RS232	2	4	10, 11, 6, 7	,
:					
2.		2	4	10, 6, 7	,
:					
7.		2	4	2, 3, 8	,
8.	- ,	2	4	10, 11, 12, 8	,
:					
3.		2	4	6, 7	,
7-					
4.		2	4	10, 12, 2, 3, 4	,
6.		2	4	1, 10, 11, 12, 6	,

3.3

		,	.		
:7					
:					
1.		0	2	1, 2	
:					
2.	-	0	2	1, 2, 5, 6, 7	
:					
6.	,	0	2	4, 8	
7.	STM32CubeMX	0	2	12, 8	
:					
3.	-	0	2	2, 3, 5, 6	
4.	-	0	4	10, 11, 6, 7	
				(VHD, AHDL, VerilogHDL)	

5.	-	0	4	10, 4, 6	
----	---	---	---	----------	--

4.

: 7					
1		10, 4, 7	19	1	
<p>AHDL CA MAX+PLUS II :</p> <p>"</p> <p>4 (210200 210404) / . . .</p> <p>. - ; [. . . , . . .] . - , 2006. - 57, [2] . : .. -</p> <p>: http://elibrary.nstu.ru/source?bib_id=vtls000059935</p>					
2		1, 10, 11, 12, 2, 3, 4, 7	30	4	
<p>AHDL CA MAX+PLUS II :</p> <p>"</p> <p>4 (210200 210404) / . . .</p> <p>. - ; [. . . , . . .] . - , 2006. - 57, [2] . : .. -</p> <p>: http://elibrary.nstu.ru/source?bib_id=vtls000059935</p>					
3		1, 10, 2, 3, 4, 5, 6, 7, 8	20	0	
<p>AHDL CA MAX+PLUS II :</p> <p>"</p> <p>4 (210200 210404) / . . .</p> <p>. - ; [. . . , . . .] . - , 2006. - 57, [2] . : .. -</p> <p>: http://elibrary.nstu.ru/source?bib_id=vtls000059935</p>					
4		1, 10, 11, 12, 2, 3, 4, 5, 6, 7, 8	30	2	
<p>]: - / . . . ; . . . - . -</p> <p>, [2012]. - : http://elibrary.nstu.ru/source?bib_id=vtls000172966 .</p> <p>. STM32VLDISCOVERY -</p> <p>: - / [. . . .]; . . . - . -</p> <p>, 2014. - 173 . : .. - : http://elibrary.nstu.ru/source?bib_id=vtls000214730</p> <p>AHDL CA MAX+PLUS II :</p> <p>"</p> <p>4 (210200 210404)</p> <p>/ . . . - ; [. . . , . . .] . -</p> <p>, 2006. - 57, [2] . : .. -</p> <p>: http://elibrary.nstu.ru/source?bib_id=vtls000059935</p>					

5.

- , (. 5.1).

5.1

	-
	e-mail

6.

(),

15-

ECTS.

. 6.1.

6.1

: 7		
<i>Контрольные работы:</i>	10	20
" AHDL CA MAX+PLUS II : (210200 210404) / : [.] .- , 2006. - 57, [2] .: .- : http://elibrary.nstu.ru/source?bib_id=vtls000059935"		
<i>РГЗ:</i>	20	40
" AHDL CA MAX+PLUS II : (210200 210404) / : [.] .- , 2006. - 57, [2] .: .- : http://elibrary.nstu.ru/source?bib_id=vtls000059935"		
<i>Экзамен:</i>	20	40
" AHDL CA MAX+PLUS II : (210200 210404) / : [.] .- , 2006. - 57, [2] .: .- : http://elibrary.nstu.ru/source?bib_id=vtls000059935"		

6.2

6.2

		/	.	
.7	3.		+	+
.6	12.	+	+	+
	8.	+	+	+

1

7.

1. Новожилов О. П. Основы микропроцессорной техники. Т. 2 : учебное пособие в двух томах / О. П. Новожилов. - М., 2007. - 333 с.
2. Новожилов О. П. Основы микропроцессорной техники. В 2 т. Т. 1 : учебное пособие / О. П. Новожилов. - М., 2011. - 431 с. : ил., схемы, табл.
3. Смирнов Ю. А. Основы микроэлектроники и микропроцессорной техники : учебное пособие / Ю. А. Смирнов, С. В. Соколов, Е. В. Титов. - Санкт-Петербург [и др.], 2013. - 495 с. : ил., табл.

4. Матушкин Г. Г. Микропроцессорная техника [Электронный ресурс] : учебное пособие / Г. Г. Матушкин ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000166424. - Загл. с экрана.

1. Соловьев В. В. Проектирование цифровых систем на основе программируемых логических интегральных схем. - М., 2001. - 636 с.

1. ЭБС НГТУ : <http://elibrary.nstu.ru/>

2. ЭБС «Издательство Лань» : <https://e.lanbook.com/>

3. ЭБС IPRbooks : <http://www.iprbookshop.ru/>

4. ЭБС "Znanium.com" : <http://znanium.com/>

5. :

8.

8.1

1. STM32VLDISCOVERY - платформа для построения простой системы сбора данных. Лабораторная работа : учебно-методическое пособие / [А. В. Ескин и др.] ; Новосиб. гос. техн. ун-т. - Новосибирск, 2014. - 173 с. : ил.. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000214730

2. Жмудь В. А. Микроконтроллерные устройства автоматики [Электронный ресурс] : учебно-методическое пособие / В. А. Жмудь, К. Ю. Пинигин ; Новосиб. гос. техн. ун-т. - Новосибирск, [2012]. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000172966. - Загл. с экрана.

3. Основы языка описания аппаратуры AHDL и САПР MAX+PLUS II : методические указания к лабораторным работам, расчетно-графическому заданию и курсовой работе по курсу "Основы микропроцессорной техники" для 4 курса РЭФ (направление 210200 и специальность 210404) дневного отделения / Новосиб. гос. техн. ун-т ; [сост. А. В. Кривецкий, К. А. Куратов]. - Новосибирск, 2006. - 57, [2] с. : ил.. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000059935

4. Макуха В. К. Методические указания по выполнению лабораторных работ по курсу «Основы микропроцессорной техники» [Электронный ресурс] : учебно-методическое пособие / В. К. Макуха, А. Ф. Соловьёв ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: http://elibrary.nstu.ru/source?bib_id=vtls000166382. - Загл. с экрана.

8.2

1 IAR Embedded Work Bench KickStart edition

2 MAX + plus II, Quartus II Web Edition

3 Active-HDL

9.

1		

1. Обобщенная структура фонда оценочных средств учебной дисциплины

Обобщенная структура фонда оценочных средств по дисциплине микропроцессорной техники приведена в Таблице.

Основы

Таблица

Формируемые компетенции	Показатели сформированности компетенций (знания, умения, навыки)	Темы	Этапы оценки компетенций	
			Мероприятия текущего контроля (курсовой проект, РГЗ(Р) и др.)	Промежуточная аттестация (экзамен, зачет)
ОПК.7 способность учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	з3. знать элементную базу современной вычислительной техники, цифровых, аналого-цифровых и микропроцессорных радиоэлектронных устройств и систем	Архитектура микросхем программируемой логики Исследование основных комбинационных и последовательных узлов цифровой устройств Логические основы цифровой техники; логические функции, логические элементы, методы синтеза комбинационных и последовательностных схем, основы САПР цифровых устройств Настройка микроконтроллера в среде STM32CubeMX Общие принципы построения интерфейсов Разработка программного обеспечения для микроконтроллеров на языке С. Использование специализированного программного обеспечения для первоначального конфигурирования микроконтроллера на примере STM32CubeMX Разработка программного обеспечения микроконтроллера для отображения информации, приема-передачи данных на персональный компьютер, взаимодействия с АЦП и ЦАП Реализация основных функциональных устройств комбинационного типа Реализация основных функциональных устройств последовательного типа Создание конфигурационного файла для приема-передачи информации с помощью интерфейса RS232 Создание конфигурационного файла для управления АЦП и передачи информации в ПК Создание конфигурационного файла для управления ЦАП Языки описания аппаратуры, использование САПР, моделирование цифровых устройств	РГЗ, выполнение контрольной работы	Экзамен

<p>ПК.6/ПК готовность выполнять расчет и проектирование деталей, узлов и модулей электронных средств, в соответствии с техническим заданием с использованием средств автоматизации проектирования</p>	<p>з11. знать методы проектирования и отладки устройств и систем на основе применения средств вычислительной, цифровой и аналого-цифровой техники</p>	<p>Архитектура микросхем программируемой логики Знакомство, настройка среды проектирования Знакомство с САПР Исследование основных комбинационных и последовательных узлов цифровой устройств Исследование ос-новных логических элементов. Исследование рабо-ты триггеров Логические основы цифровой техники; логические функции, логические элементы, методы синтеза комбинационных и последовательностных схем, основы САПР цифровых устройств Общие принципы построения интерфейсов Разработка программного обеспечения для взаимодействия микроконтроллера с пользователем Разработка программного обеспечения для микроконтроллеров на языке С. Использование специализированного программного обеспечения для первоначального конфигурирования микроконтроллера на примере STM32CubeMX Реализация основных функциональных уст-ройств последователь- ного типа Создание конфигурационного файла для управления ЦАП Сопряжение аналого-цифровых и цифро- аналоговых преобразователей с устройствами микропроцессорной техники Узлы цифровых устройств; триггеры, шифраторы, дешифраторы, преобразователи кодов, мультиплексоры и демультиплексоры, ре-гистры, счетчики, запоминающие устройства и их реализация в программируемых логических интегральных схемах Языки описания аппаратуры, использование САПР, моделирование цифровых устройств</p>	<p>РГЗ, выполнение контрольной работы</p>	<p>Экзамен</p>
<p>ПК.6/ПК</p>	<p>у8. уметь составлять алгоритмы функционирования микропроцессорных систем для конкретных задач</p>	<p>Архитектура микросхем программируемой логики Знакомство, настройка среды проектирования Исследование основных комбинационных и последовательных узлов цифровой устройств Исследование ос-новных логических элементов. Исследование рабо-ты триггеров Логические основы</p>	<p>РГЗ, выполнение контрольной работы</p>	<p>Экзамен</p>

	<p>цифровой техники; логические функции, логические элементы, методы синтеза комбинационных и последовательностных схем, основы САПР цифровых устройств Настройка микроконтроллера в среде STM32CubeMX Общие принципы построения интерфейсов Разработка программного обеспечения для взаимодействия микроконтроллера с пользователем Разработка программного обеспечения для микроконтроллеров на языке C. Использование специализированного программного обеспечения для первоначального конфигурирования микроконтроллера на примере STM32CubeMX Разработка программного обеспечения микроконтроллера для отображения информации, приема-передачи данных на персональный компьютер, взаимодействия с АЦП и ЦАП Реализация основных функциональных уст-ройств комбинацион-ного типа Реализация основных функциональных уст-ройств последователь-ного типа Создание конфигурационного файла для контроляэлементов отображения и управления Создание конфигурационного файла для приема-передачи информации с помощью интерфейса RS232 Создание конфигурационного файла для управления АЦП и передачи информации в ПК Создание конфигурационного файла для управления 7-сегментным индикатором Сопряжение аналого-цифровых и цифро- аналоговых преобразователей с устройствами микропроцессорной техники Узлы цифровых устройств; триггеры, шифраторы, дешифраторы, преобразователи кодов, мультиплексоры и демультиплексоры, ре-гистры, счетчики, запоминающие устройства и их реализация в программируемых логических интегральных схемах Языки описания аппаратуры, использование САПР, моделирование цифровых устройств</p>		
--	--	--	--

2. Методика оценки этапов формирования компетенций в рамках дисциплины.

Промежуточная аттестация по дисциплине проводится в 7 семестре - в форме экзамена, который направлен на оценку сформированности компетенций ОПК.7, ПК.6/ПК.

Экзамен проводится в письменной форме, в виде практического тестового задания, состав и правила оценки которого сформулированы в паспорте экзамена.

Кроме того, сформированность компетенций проверяется при проведении мероприятий текущего контроля, указанных в таблице раздела 1.

В 7 семестре обязательным этапом текущей аттестации являются расчетно-графическое задание (работа) (РГЗ), контрольная работа. Требования к выполнению РГЗ, контрольной работы, состав и правила оценки сформулированы в паспорте РГЗ, контрольной работы.

Общие правила выставления оценки по дисциплине определяются балльно-рейтинговой системой, приведенной в рабочей программе дисциплины.

На основании приведенных далее критериев можно сделать общий вывод о сформированности компетенций ОПК.7, ПК.6/ПК, за которые отвечает дисциплина, на разных уровнях.

Общая характеристика уровней освоения компетенций.

Ниже порогового. Уровень выполнения работ не отвечает большинству основных требований, теоретическое содержание курса освоено частично, пробелы могут носить существенный характер, необходимые практические навыки работы с освоенным материалом сформированы не достаточно, большинство предусмотренных программой обучения учебных заданий не выполнены или выполнены с существенными ошибками.

Пороговый. Уровень выполнения работ отвечает большинству основных требований, теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые виды заданий выполнены с ошибками.

Базовый. Уровень выполнения работ отвечает всем основным требованиям, теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки работы с освоенным материалом сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые из выполненных заданий, возможно, содержат ошибки.

Продвинутый. Уровень выполнения работ отвечает всем требованиям, теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено числом баллов, близким к максимальному.

Паспорт экзамена

по дисциплине «Основы микропроцессорной техники», 7 семестр

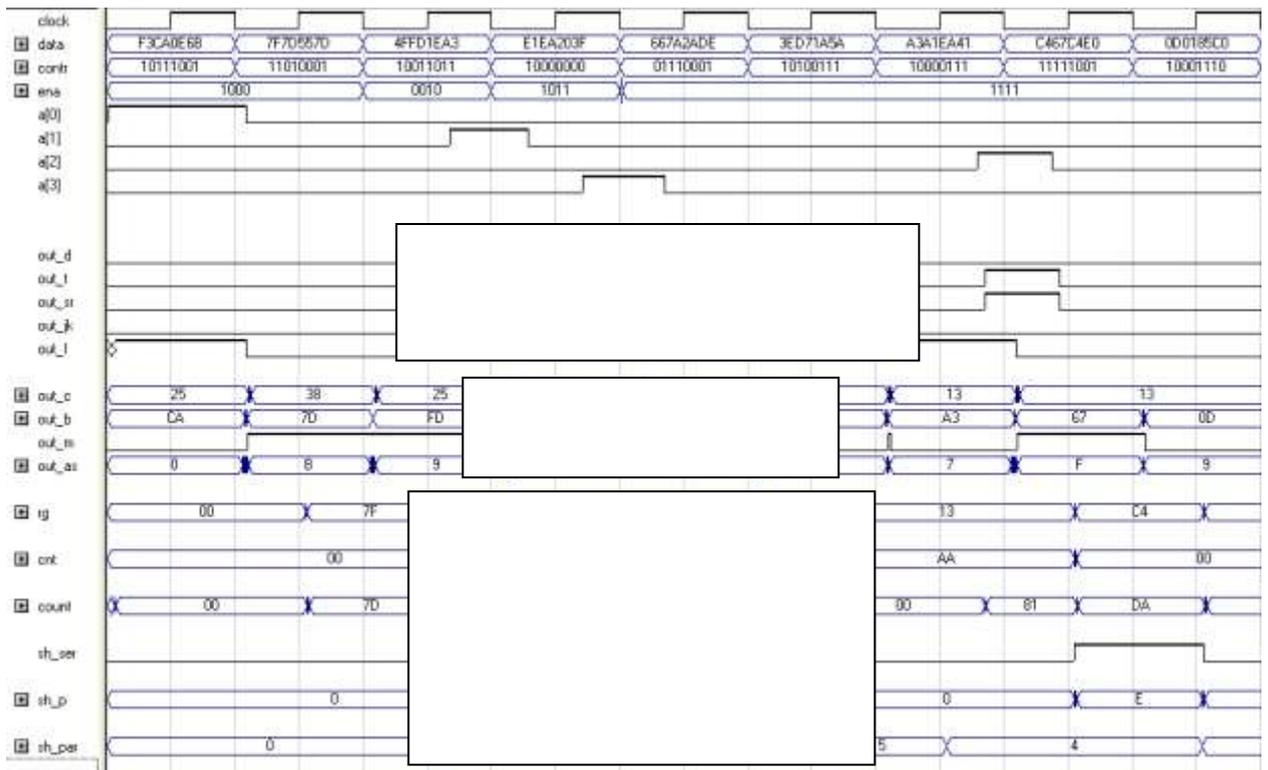
1. Методика оценки

Экзамен проводится в письменной форме, в виде практического тестового задания. Тестовое задание представляет собой файл конфигурации ПЛИС на изучаемом языке описания цифровой аппаратуры AHDL и результирующие последовательности, часть из которых «закрывается». Целью студента является восстановление скрытой области.

Пример теста для экзамена

```
SUBDESIGN exam
(
clock, data[31..0],ena[3..0],contr[7..0],a[3..0]:input;
out_d,out_t,out_sr,out_jk,out_l, out_c[5..0],out_b[7..0],out_m,out_as[3..0],
rg[7..0],cnt[7..0],count[7..0],sh_ser,sh_par[3..0],sh_p[3..0]:output;
)
BEGIN
out_d=dffe(data0,clock,a3,a1,ena0);
out_t=tffe(data1,clock,a2,a3,ena1);
out_sr=srffe(data2,data3,clock,a2,a1,ena2);
out_jk=jkffe(data4,data5,clock,a3,a2,ena3);
out_l=latch(!data6 xor data9),(a0 or ena2));
out_c[]=lpm_compare(.dataa[]=data[15..12],.datab[]=data[11..8]) WITH
(LPM_REPRESENTATION="UNSIGNED", LPM_WIDTH=4) RETURNS (.aleb,.ageb,.aeb,.alb,.agb,.aneb);
out_b[]=busmux(.dataa[]=data[31..24],.datab[]=data[23..16],.sel=contr4) WITH (WIDTH=8) RETURNS
(.result[]);
out_m=mux(.data[]=data[15..8],.sel[]=contr[7..5]) WITH (WIDTH=8, WIDTHS=3) RETURNS (.result);
out_as[]=lpm_add_sub(.dataa[]=data[15..12],.datab[]=data[12..15],.add_sub=contr3) WITH
(LPM_REPRESENTATION="UNSIGNED", LPM_WIDTH=4) RETURNS (.result[]);
rg[]=lpm_ff(.data[]=data[31..24],clock=clock,.sset=contr1,.aset=a3,.aclr=a0)WITH
(LPM_WIDTH=8,LPM_AVALUE=h"56",LPM_SVALUE=h"13") RETURNS (.q[]);
cnt[]=lpm_counter(.clock=clock,
.clk_en=ena0,.data[]=data[8..15],.load=contr1,.sclr=contr3,.sset=contr2,.updown=contr3,.aclr=a0)
WITH (LPM_WIDTH=8,LPM_AVALUE=h"33",LPM_SVALUE=h"AA")
RETURNS (.q[]);
count[]=lpm_counter(.clock=clock,.cnt_en=ena0,.data[]=data[23..16],

.load=contr0,.sclr=contr2,.sset=contr3,.aset=a2,.updown=contr0,.aclr=a0)
WITH (LPM_WIDTH=8,LPM_AVALUE=h"81",LPM_SVALUE=h"DA")
RETURNS (.q[]);
sh_ser=lpm_shiftreg(.clock=clock, .enable=ena1, .data[]=data[19..16], .load=contr0,.sclr=contr2,.aclr=a0)
WITH (LPM_WIDTH=4, LPM_DIRECTION="RIGHT") RETURNS (.shiftout);
sh_p[]=lpm_shiftreg(.clock=clock, .enable=ena0,.shiftin=data[31], .data[]=data[7..4],
.load=contr3,.sclr=contr1,.aclr=a0)
WITH (LPM_WIDTH=4, LPM_DIRECTION="LEFT") RETURNS (.q[]);
sh_par[]=lpm_shiftreg(.clock=clock, .enable=contr1,.shiftin=data[0], .data[]=data[7..4],
.load=contr1,.aset=a1,.aclr=a0)
```



2. Критерии оценки

- Ответ на тестовое задание считается **неудовлетворительным**, если студент решает менее половины заданий, допускает принципиальные ошибки, оценка составляет **0-19 баллов**.
- Ответ на тестовое задание засчитывается на **пороговом** уровне, если студент решает более половины заданий, допускает непринципиальные ошибки, например, вычислительные, оценка составляет **19-26 баллов**.
- Ответ на тестовое задание засчитывается на **базовом** уровне, если студент решает более 2/3 заданий, допускает непринципиальные ошибки, например, вычислительные, оценка составляет **27-34 баллов**.
- Ответ на тестовое задание засчитывается на **продвинутом** уровне, если студент решает более 2/3 заданий, не допускает ошибок, оценка составляет **35-40 баллов**.

3. Шкала оценки

В общей оценке по дисциплине баллы учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

- **Экзамен** считается сданным с оценкой "**отлично**", если в течение семестра и на **экзамене** получено 87-100 баллов.
- **Экзамен** считается сданным с оценкой "**хорошо**", если в течение семестра и на **экзамене** получено 73-86 баллов.
- **Экзамен** считается сданным с оценкой "**удовлетворительно**", если в течение семестра и на **экзамене** получено 50-72 балла.

- **Экзамен** считается сданным с оценкой "**неудовлетворительно**", если в *течение семестра* и на *экзамене* получено менее 50 баллов.

Паспорт контрольной работы

по дисциплине «Основы микропроцессорной техники», 7 семестр

1. Методика оценки

Контрольная работа проводится в письменной форме, в виде практического тестового задания по темам 1-2, включает 20 задач. Тестовое задание представляет собой файл конфигурации ПЛИС на изучаемом языке описания цифровой аппаратуры AHDL и результирующие временные диаграммы, часть из которых «закрыта». Целью студента является восстановление скрытой области.

2. Критерии оценки

Контрольная работа оценивается в соответствии с приведенными ниже критериями.

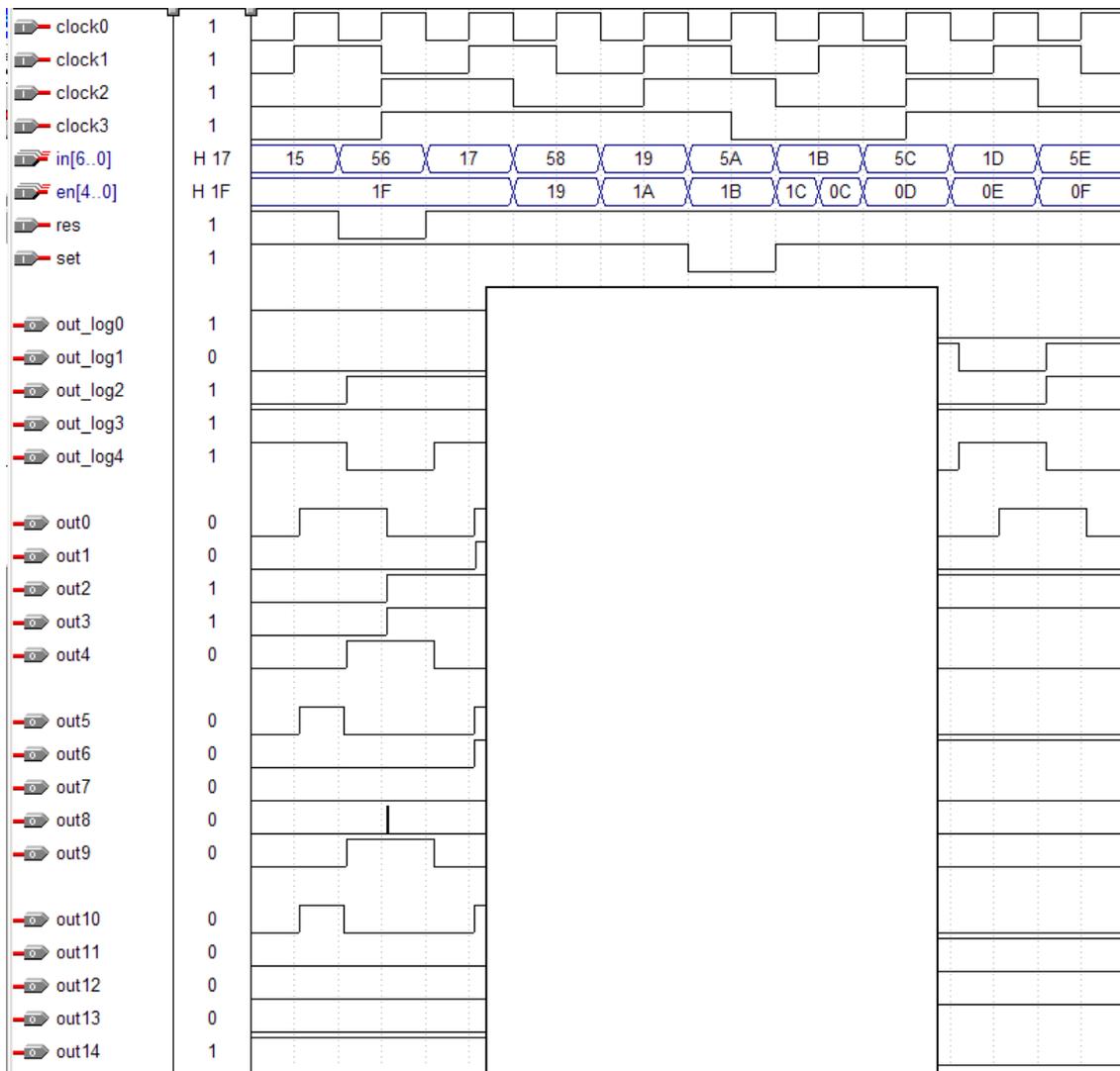
- Ответ на тестовое задание считается **неудовлетворительным**, если студент решает менее половины заданий, допускает принципиальные ошибки, оценка составляет **0-9 баллов**.
- Ответ на тестовое задание засчитывается на **пороговом** уровне, если студент решает более половины заданий, допускает непринципиальные ошибки, например, вычислительные, оценка составляет **10-14 баллов**.
- Ответ на тестовое задание засчитывается на **базовом** уровне, если студент решает более 2/3 заданий, допускает непринципиальные ошибки, например, вычислительные, оценка составляет **15-18 баллов**.
- Ответ на тестовое задание засчитывается на **продвинутом** уровне, если студент решает все задания, не допускает ошибок, оценка составляет **19-20 баллов**.

3. Шкала оценки

В общей оценке по дисциплине баллы за контрольную работу учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Пример варианта контрольной работы

Вариант № 1		Группа
ФИО		
$out_log0 = in6 \text{ and } in5 \text{ or } in4 \text{ xor } in3;$ $out_log1 = in6 \text{ and } !((in5 \text{ or } in4) \text{ xor } in3);$ $out_log2 = in6 \text{ and } in5 \text{ or } !(in4 \text{ xor } in1);$ $out_log3 = (in6 \text{ and } in5 \text{ or } !in4) \text{ xor } in2;$ $out_log4 = (in6 \text{ and } in5) \text{ or } !(in2 \text{ xor } in0);$	$out0=dffe(in0,clock0,vcc,vcc,vcc);$ $out1=tfte(in1,clock1,vcc,vcc,vcc);$ $out2=srffe(in2,in3,clock2,vcc,vcc,vcc);$ $out3=jkffe(in4,in5,clock3,vcc,vcc,vcc);$ $out4=latch(in6,en4);$	
$out5=dffe(in0,clock0,res,set,en0);$ $out6=tfte(in1,clock1,res,set,!out6);$ $out7=srffe(in2,in3,clock2,res,set,en2);$ $out8=jkffe(in4,in5,clock3,!out8,vcc,en3);$ $out9=latch(in6,en4);$	$out10=dffe(out_log4,clock0,res,set,en0);$ $out11=tfte(out10,clock0,res,set,en1);$ $out12=srffe(!out12,out_log0,clock2,res,set,en2);$ $out13=jkffe(out_log1,out_log2,clock2,res,set,en3);$ $out14=latch(out_log0,out_log4);$	



Паспорт расчетно-графического задания

по дисциплине «Основы микропроцессорной техники», 7 семестр

1. Методика оценки

В рамках расчетно-графического задания по дисциплине студенты должны выполнить разработку файла конфигурации ПЛИС указанного в задании устройства и его моделирование.

При выполнении расчетно-графического задания студенты должны провести анализ технического задания, выбрать элементы не указанные в задании, разработать файл конфигурации и выполнить моделирование устройства.

Обязательные структурные части РГЗ.

- Титульный лист;
- Содержание;
- Анализ технического задания;
- Выбор и обоснование элементной базы;
- Выбор и обоснование структурной схемы;
- Разработка файла конфигурации
- Результаты моделирования устройства;
- Список литературы;
- Приложения.

Оцениваемые позиции:

- Оформление задания;
- Анализ технического задания;
- Выбор и обоснование элементной базы;
- Выбор и обоснование структурной схемы;
- Разработка файла конфигурации
- Результаты моделирования устройства;

2. Критерии оценки

- Работа считается **не выполненной**, если выполнены не все части РГЗ, оценка составляет **0-19 баллов**.
- Работа считается выполненной **на пороговом** уровне, если к ее выполнению есть существенные замечания, оценка составляет **20-26 баллов**.
- Работа считается выполненной **на базовом** уровне, если к оцениваемым позициям имеется несколько мелких замечаний, оценка составляет **27-34 баллов**
- Работа считается выполненной **на продвинутом** уровне, если все оцениваемые позиции выполнены без замечаний правильно или к одной из оцениваемых позиций имеется мелкое замечание, оценка составляет **35-40 баллов**.

3. Шкала оценки

В общей оценке по дисциплине баллы за РГЗ учитываются в соответствии с

правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Примерный перечень тем РГЗ

Разработать цифровой генератор сигналов на базе элементов представленных в таблице

№	ЦАП/MSPS/bit(кан)	ОЗУ на 1 канал, не менее, sample	Генерируемые сигналы	дел частоты для каждого канала	Интерфейс
1	AD9767/125/14(2)	32	Меандр	8,16,32,64,128,256,512,1024	RS422 ;1Mb/sec;
2	AD9765/125/12(2)	64	Син,прям q=4	128,256,512,1024	RS485;2Mb/sec;
3	AD9763/125/10(2)	128	Меандр,треуг	8,16,32,64,128	RS485;500kb/sec;
4	AD9761/40/10(2)	64	Треуг, прям q=3	1,2,4,8,16,32,64,128	RS232;57600b/sec;
5	AD9709/125/8(2)	32	Син, треуг	8,16,32,64,128,256,512,1024	RS422 ;1Mb/sec;
6	AD9774/32/14	256	Син, треуг	1,2,4,8,16,32,64,128	RS485;2Mb/sec;
7	AD9772A/160/14	32	Меандр	128,256,512,1024	RS422;400kb/sec;
8	AD9764/125/14	64	Син,прям q=4	8,16,512,1024	RS485;300kb/sec;
9	AD9762/125/12	128	Меандр,треуг	64,128, 512,1024	RS232;14400b/sec;
10	AD9761/40/10(2)	64	Син, треуг	8,16,32,64,128	RS485;200kb/sec;
11	AD9709/125/8(2)	32	Меандр	1,2,4,8,16,32,64,128	RS232;14400b/sec;
12	AD9774/32/14	256	Син,прям q=4	8,16,32,64,128,256,512,1024	RS422;400kb/sec;
13	AD9761/40/10(2)	32	Син, треуг	8,16,32,64,128	RS485;2Mb/sec;
14	AD9709/125/8(2)	64	Меандр	1,2,4,8,16,32,64,128	RS422;400kb/sec;
15	AD9774/32/14	128	Син,прям q=4	8,16,32,64,128,256,512,1024	RS485;300kb/sec;
16	AD9767/125/14(2)	32	Син,прям q=4	8,16,32,64,128,256,512,1024	RS422;400kb/sec;
17	AD9765/125/12(2)	64	Син, треуг	8,16,32,64,128	RS485;2Mb/sec;
18	AD9763/125/10(2)	128	Меандр	1,2,4,8,16,32,64,128	RS422;400kb/sec;
19	AD9761/40/10(2)	64	Син,прям q=4	8,16,32,64,128,256,512,1024	RS485;300kb/sec;