

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»

Кафедра лазерных систем

“УТВЕРЖДАЮ”
ДЕКАН ФТФ

к.ф-м.н. Корель И. И.

“ ” _____ г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ
Архитектуры систем для научных исследований

Образовательная программа: 12.03.05 Лазерная техника и лазерные технологии, профиль:
Лазерные системы и квантовые технологии

Курс: 3 4, семестры : 6 7

Физико-технический факультет,

№	Вид деятельности	Семестр	
		6	7
1	Всего зачетных единиц (кредитов)	3	4
2	Всего часов	108	144
3	Всего занятий в контактной форме, час.	61	63
4	Лекции, час.	0	0
5	Практические занятия, час.	54	54
6	Лабораторные занятия, час.	0	0
7	из них в активной и интерактивной форме, час.	42	30
8	Аттестация, час.	2	2
9	Консультации, час.	5	7
10	Самостоятельная работа, час.	47	81
11	Виды самостоятельной работы (курсовой проект, курсовая работа, РГЗ, подготовка к контрольной работе)	РГЗ	КР
12	Вид аттестации	Э	Э

Рабочая программа составлена на основании федерального государственного образовательного стандарта высшего образования по направлению (специальности): 12.03.05 Лазерная техника и лазерные технологии

ФГОС введен в действие приказом №953 от 03.09.2015 г. , дата утверждения: 07.10.2015 г.

Место дисциплины в структуре учебного плана: Блок 1, вариативная

Рабочая программа разработана на основе компетентностной модели выпускника по направлению (специальности): 12.03.05 Лазерная техника и лазерные технологии

Рабочая программа обсуждена на заседании кафедры

ЛС, протокол заседания кафедры №_____ от 20.06.2017

Утверждена на совете физико-технического факультета, протокол № 3 от 21.06.2017

Программу разработал:

доцент, к.б.н. Павлов А. В.

Заведующий кафедрой:

доцент, к.ф-м.н. Корель И. И.

Ответственный за образовательную программу:

декан Корель И. И.

1. Внешние требования

Таблица 1.1

Компетенция ФГОС: ПК.1 способность к анализу поставленной задачи исследований в области приборостроения; в части следующих результатов обучения:
318. знать элементную базу электронных устройств, используемую в изделиях лазерной техники

2. Требования НГТУ к результатам освоения дисциплины

Таблица 2.1

Результаты изучения дисциплины по уровням освоения (иметь представление, знать, уметь, владеть)	Формы организации занятий
<i>Архитектуры систем для научных исследований</i>	
ПК.1.318 знать элементную базу электронных устройств, используемую в изделиях лазерной техники	
2.об архитектурах микропроцессоров и микро-ЭВМ на их основе;	Практические занятия
3.о методах построения автоматизированных систем управления на базе современных магистрально-модульных стандартов;	Практические занятия
4.о развитии архитектур микропроцессоров, их интерфейсных систем и систем автоматизации научных исследований на их основе.	Практические занятия
8.протоколы магистрально-модульных систем, используемых в современных системах автоматизации научных исследований;	Практические занятия
9.основы инструментальных системы программирования автоматизированных систем управления.	Практические занятия

3. Содержание и структура учебной дисциплины

Таблица 3.1

Темы практических занятий	Активные формы, час.	Часы	Ссылки на результаты обучения	Учебная деятельность
Семестр: 6				
Дидактическая единица: Основные положения информатики				
1. Информационные основы вычислительной техники. Структура и принципы действия ЭВМ. Управляющая ЭВМ. Информационные системы. Автоматизированная система управления.	8	8		обсуждение теоретического материала
Дидактическая единица: Системы счисления и кодирования информации				

2. Позиционные системы счисления. Перевод чисел в позиционных системах счисления. Формы представления чисел с фиксированной и плавающей запятой. Прямой, обратный и дополнительный коды. Кодирование десятичных чисел, алфавитно-цифровой и мультимедийной информации. Кодирование команд. Системы адресации. Способы и механизмы адресации. Комбинационная схема и цифровые автоматы.	8	8		обсуждение теоретического материала
Дидактическая единица: Архитектуры микропроцессоров и построение микро				
3. Развитие архитектуры и классификация микропроцессоров. Сравнение архитектур микропроцессоров. Функциональные блоки и организация управления в микро-ЭВМ: общие сведения, структура операционного устройства, структура устройства управления. Структура и содержание конструкторской документации автоматизированных систем управления.	10	12	2, 4	обсуждение теоретического материала
Дидактическая единица: Особенности построения микро-ЭВМ на однокристалльных микро-процессорных БИС				
4. Микропроцессорный комплект Intel 8080/86 и микроконтроллеры аналогичной архитектуры. Организация стандартного обмена в параллельном и последовательном кодах. Организация прерываний в микро-ЭВМ при работе с внешними устройствами. Организация прямого доступа к памяти и задание программируемых временных интервалов. Однопроцессорная и многопроцессорная системы обмена информацией с внешними устройствами.	16	26	2	обсуждение теоретического материала
Семестр: 7				
Дидактическая единица: Модель многоуровневой АСНИ на основе системного подхода				

5. Методы реализации уровней иерархии систем автоматизации научных исследований с использованием магистрально-модульных стандартов. Магистрально-модульные системы: СА-МАС, VME, Multibus. Магистрально-модульные стандарты про-мышленных систем автоматизации. ЛВС в архитектуре АСНИ.	10	18	3, 8	обсуждение теоретического материала
Дидактическая единица: Развитие архитектур микропроцессоров Intel 80x86, проектирова-ние микро-ЭВМ и автоматизированных систем на их основе				
6. Развитие систем адресации памяти, прерываний, конвейеризации и механизмов защит в современных микропроцессорах. Скалярная и суперскалярная и RISC архитектуры. Современные системы памяти вычислительных комплексов. Интерфейсная система развитого микропроцессора как подмножество MMC, проектиро-вание на ее основе устройств связи с объектом автоматизирован-ных систем.	12	28	2	обсуждение теоретического материала
Дидактическая единица: Обзор инструментальных средств программирования автоматизи-рованных систем управления				
7. ОС реального времени. SCADA-системы.	8	8	9	обсуждение теоретического материала

4. Самостоятельная работа обучающегося

№	Виды самостоятельной работы	Ссылки на результаты обучения	Часы на выполнение	Часы на консультации
Семестр: 6				
1	РГЗ		27	2
изучению нормативно-технической документации				
2	Подготовка к аттестации		20	3
самостоятельном изучении материалов теоретических занятий				
Семестр: 7				
1	Курсовая работа		40	4
выполнение курсовых работ				
2	Подготовка к занятиям		20	1
самостоятельном изучении материалов теоретических занятий				
3	Подготовка к аттестации		21	2
самостоятельном изучении материалов теоретических занятий				

5. Технология обучения

Для организации и контроля самостоятельной работы обучающихся, а также проведения консультаций применяются информационно-коммуникационные технологии (табл. 5.1).

Таблица 5.1

Деятельность	Информационно-коммуникационные технологии
Информирование	e-mail
Консультирование	e-mail
Контроль	e-mail
Размещение учебных материалов	ЭБС

6. Правила аттестации обучающихся по учебной дисциплине

Для аттестации обучающихся по дисциплине используется балльно-рейтинговая система (БРС), позволяющая выставять оценки по традиционной шкале и 15-уровневой ECTS. Краткая информация о БРС приведена в табл. 6.1.

Таблица 6.1

Оцениваемые виды деятельности обучающихся	Мин. балл	Максимальный балл
Семестр: 6		
<i>Практические занятия:</i>	15	30
<i>РГЗ:</i>	15	30
<i>Экзамен:</i>	20	40
Контролирующие материалы - список вопросов		
Семестр: 7		
<i>Практические занятия:</i>	30	60
<i>Курсовая работа:</i>	0	
Контролирующие материалы - список вопросов		
<i>Экзамен:</i>	20	40
Контролирующие материалы - список вопросов		

В таблице 6.2 представлено соответствие форм контроля заявляемым требованиям к результатам освоения дисциплины.

Таблица 6.2

Коды компетенций ФГОС	Результаты обучения	Формы контроля	
			Экзамен
ПК.1	318. знать элементную базу электронных устройств, используемую в изделиях лазерной техники		+

Фонд оценочных средств по дисциплине представлен в приложении № 1 к рабочей программе.

7. Литература

Основная литература

1. Угрюмов Е. П. Цифровая схемотехника : учебное пособие для направлений 654600 и 552800 - "Информатика и вычислительная техника" (специальность 220100 "Вычислительные машины, комплексы, системы и сети") / Е. Угрюмов. - СПб., 2007. - 782 с. : ил., схемы
2. Горнец Н. Н. Организация ЭВМ и систем : учебное пособие для вузов по направлению подготовки 230100 "Информатика и вычислительная техника" / Н. Н. Горнец, А. Г. Рошин, В. В. Соломенцев. - М., 2006. - 315, [1] с. : ил.
3. Гусев В. Г. Электроника и микропроцессорная техника : учебник для вузов / В. Г. Гусев, Ю. М. Гусев. - М., 2008. - 797, [1] с. : ил.
4. Гусев В. Г. Электроника и микропроцессорная техника : учебник для вузов / В. Г. Гусев, Ю. М. Гусев. - М., 2006. - 797, [1] с. : ил.

Дополнительная литература

1. Корнеев В. В. Современные микропроцессоры / Виктор Корнеев, Андрей Киселев. - СПб., 2003. - 440 с. : ил.
2. Степанов А. Н. Архитектура вычислительных систем и компьютерных сетей : [учебное пособие для вузов по специальности "Прикладная математика и информатика" (010200) и по направлению "Прикладная математика и информатика" (510200)] / А. Н. Степанов. - СПб. [и др.], 2007. - 508 с. : ил., табл. - Издательская программа 300 лучших учебников для высшей школы.
3. Древис Ю. Г. Организация ЭВМ и вычислительных систем : [учебник для вузов по направлению "Информатика и вычислительная техника"] / Ю. Г. Древис. - М., 2006. - 500, [1] с. : ил.
4. Каган Б. М. Электронные вычислительные машины и системы : учебное пособие для вузов по специальностям "Вычислительные машины, комплексы, системы и сети", "Автоматизированные системы обработки информации и управления", "Программное обеспечение вычислительной техники и автоматизированных систем" / Б. М. Каган. - М., 1991. - 592 с. : ил.
5. Орлов С. А. Организация ЭВМ и систем : [учебник для вузов] / С. А. Орлов, Б. Я. Цилькер. - СПб. [и др.], 2011. - 686 с. : ил., табл.
6. ГОСТ Р ИСО 15704-2008. Промышленные автоматизированные системы. Требования к стандартным архитектурам и методологиям предприятия / Федер. агентство по техн. регулированию и метрологии. - М., 2010. - VI, 48 с. : ил.
7. Зензин А. С. Элементы и архитектура систем автоматизации научных исследований. Ч. 2 : учебное пособие / А. С. Зензин ; Новосиб. гос. техн. ун-т. - Новосибирск, 2004. - 113 с. : ил.
8. Литвинская О. С. Основы теории передачи информации : [учебное пособие по специальности 230101 "Вычислительные машины, комплексы, системы и сети"] / О. С. Литвинская, Н. И. Чернышёв. - М., 2010. - 168 с. : ил., табл.
9. Бройдо В. Л. Архитектура ЭВМ и систем : учебник для вузов по специальности "Информационные системы" / В. Л. Бройдо, О. П. Ильина. - СПб. [и др.], 2006. - 717 с. : ил. - Издательская программа 300 лучших учебников для высшей школы в честь 300-летия Санкт-Петербурга.
10. Стефани Е. П. Основы построения АСУ ТП : Учеб. пособие для вузов по спец. "Автоматизация теплоэнерг. процессов". - М., 1982. - 352 с. : ил.
11. Корытин А. М. Автоматизация типовых технологических процессов и установок : Учебник по специальности "Электропривод и автоматизация пром. установок и техн. комплексов" для вузов / Корытин А. М., Петров Н. К., Радимов С. Н., Шапарев Н. К. - М., 1988. - 432 с. : ил.
12. Мелехин В. Ф. Вычислительные машины, системы и сети : учебник : [для вузов по направлению подготовки бакалавров, магистров, специалистов "Автоматизация и управление"] / В. Ф. Мелехин, Е. Г. Павловский. - М., 2006. - 554, [1] с. : ил., табл.

13. Управляющие вычислительные комплексы : учебное пособие для вузов / [Н. Л. Прохоров и др.] ; под ред. Н. Л. Прохорова. - М., 2003. - 351 с. : ил.
14. Bussysteme in der Automatisierungs- und Prozesstechnik : Grundlagen, System und Trends der industriellen Kommunikation / Gerhard Schnell (Hrsg.) ; [Verz. der Autoren Michael Lupik et al.]. - Braunschweig ;, 2003. - XII, 408 S. : graph. Darst.. - Пер. загл.: Шинная система в автоматизации и процессорной технике : основные положения, системы и тенденции промышленной коммуникации.
15. Зензин А. С. Элементы и архитектура систем автоматизации научных исследований. Ч. 1 : учебное пособие [для 3-4 курсов ФТФ (направление 553100-Техническая физика)] / А. С. Зензин ; Новосиб. гос. техн. ун-т. - Новосибирск, 2000. - 55 с.
16. Микропроцессоры. В 3 кн.. Кн. 1. Архитектура и проектирование микро-ЭВМ. Организация вычислительных процессов : учебник для вузов / [П. В. Нестеров, В. Ф. Шаньгин, В. Л. Горбунов и др.] ; под ред. Л. Н. Преснухина. - М., 1986. - 495 с. : ил.
17. Родионов В. Д. Технические средства АСУ ТП : учебное пособие для вузов по специальности "Автоматика и управление в технических системах" / Родионов В. Д., Терехов В. А., Яковлев В. Б. ; под общ. ред. Яковлева В. Б. - М., 1989. - 262, [1] с. : ил.
18. Бродин В. Б. Микроконтроллеры : Архитектура, программирование, интерфейс / В. Б. Бродин. - М., 1999. - 398 с. : ил.

Интернет-ресурсы

1. ЭБС НГТУ : <http://elibrary.nstu.ru/>
2. ЭБС «Издательство Лань» : <https://e.lanbook.com/>
3. ЭБС IPRbooks : <http://www.iprbookshop.ru/>
4. ЭБС "Znaniy.com" : <http://znaniy.com/>
5. :

8. Методическое и программное обеспечение

8.1 Методическое обеспечение

1. Маркова В. П. Методические указания к курсу "Архитектура современных ЭВМ" [Электронный ресурс] : учебно-методическое пособие / В. П. Маркова ; Новосиб. гос. техн. ун-т. - Новосибирск, [2011]. - Режим доступа: http://ciu.nstu.ru/fulltext/unofficial/2011/lib_876_1323235136.doc. - Загл. с экрана.

8.2 Специализированное программное обеспечение

- 1 Microsoft Office
- 2 Microsoft Office
- 3 Microsoft Windows

9. Материально-техническое обеспечение

Презентационное оборудование

№	Наименование	Назначение
1	Презентационное оборудование (мультимедиа-проектор, экран, компьютер для управления)	

Компьютерный класс

№	Наименование	Назначение
1	Компьютерный класс (Компьютеры объединены в локальную сеть с выходом в Internet)	Компьютеры объединены в локальную сеть с выходом в Internet

Курсовые работы:

На выполнение каждой курсовой отводится одиннадцать недель. Работа выполняется на сброшюрованных листах чистой белой бумаги форматов А3, А4 и сдается преподавателю, ведущему практические занятия, на проверку. Защита каждой курсовой работы заключается в обосновании схемотехнического решения и предъявлении оформленной по ЕСКД документации. Проверенная работа хранится на кафедре до конца текущего семестра.

Темы курсовых работ:

ЗАДАНИЕ №1

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Блок прерываний», работающее в стандарте КАМАК (или VME, MB I)

Технические требования:

- При взаимодействии с автономным процессором должен организовывать 8 каналов прерываний с организацией программируемых приоритетов для каждого канала.
- Количество входных сигналов прерываний, заводимых в модуль через соединитель на передней панели, - 8.
- Уровни входных сигналов - TTL.
- Блок прерываний должен генерировать запрос LAM, соответствующий наиболее приоритетному входному прерыванию.

ЗАДАНИЕ №2

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Аналого-цифровой преобразователь», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

Должен обеспечивать измерение амплитуд медленно изменяющихся токов.

- диапазон входных нормированных токов по двум каналам приема: 0 - 5 мА, 5 - 20 мА;
- переключение каналов приема - программное;
- суммарная приведенная погрешность АЦП - не более 0,1%;
- предельная скорость изменения входного сигнала - 0,1 Гц;
- максимальное время преобразования - 25 мкс;
- запуск АЦП осуществляется внешним стробирующим импульсом TTL уровня;
- условие генерации запроса - по окончании каждого преобразования аналоговой величины в код.

ЗАДАНИЕ №3

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Регистр выходной (Регистр)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

1. Регистр должен обеспечивать вывод информации из крейта КАМАК (крейтов VME, MB I) во внешние устройства.
2. Количество подключаемых внешних устройств - 2.
3. Выходные сигналы - TTL.
4. Разрядность генерируемых слов для каждого внешнего устройства - 24.

5. Для обеспечения работы в режиме «hand-shake» модуль должен принимать от внешних устройств два сигнала уровней TTL для формирования запросов в магистраль КАМАК.

ЗАДАНИЕ № 4

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Генератор слов», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

Должен обеспечивать чтение по программе 24-битовых слов, содержимое которых устанавливается с помощью переключателей, находящихся на передней панели модуля.

* число слов - 2;

* длина каждого слова - 24 бита;

модуль генерирует три запроса по положительным фронтам сигналов LAM1, LAM2 и LAM3, поступающих с соединителей на передней панели модуля;

* длительность сигналов LAM1, LAM2 и LAM3 не более 5 нс.

ЗАДАНИЕ № 5

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Коммутатор аналоговых сигналов», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

Должен обеспечивать быстрое переключение по программе одного из 32 каналов при однопроводном соединении или одного из 16 каналов при 2-проводном соединении на общий выход, сопряженный со входом аналого-цифрового преобразователя, цифрового вольтметра или другого приемника.

- время переключения < 3 мкс;

- амплитуда коммутируемых сигналов ± 10 В;

- переходное полное сопротивление от 600 Ом до 3,5 кОм;

- выбор номера канала - программный;

условие генерации запроса - по положительному фронту сигнала LAM, поступающего с соединителя на передней панели модуля.

ЗАДАНИЕ № 6

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Преобразователь двоичного кода в двоично-десятичный», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

В первом режиме должен обеспечивать прием с шин магистрали информации в двоичном коде, преобразование его в двоично-десятичный код, передачу двоично-десятичного кода как в магистраль, так и на соединитель на передней панели модуля для управления цифровым индикатором.

Во втором режиме должен обеспечивать прием и передачу данных без включения преобразования (для их хранения или оптической индикации).

* переключение режимов - программное;

* длина принимаемого двоичного слова - 24 бита;

* число слов в двоично-десятичном коде - 8 (7 декад + 1 бит);

* время преобразования < 10 мкс;

* выходные сигналы - согласно стандарту TTL;

условие генерации запроса - по окончании преобразования двоичного кода.

ЗАДАНИЕ № 7

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Релейный мультиплексор», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

Должен обеспечивать возможность передачи аналогового сигнала от избранного по программе входа на общий выход, соединенный со входом аналого-цифрового преобразователя, цифрового вольтметра или другого приемника.

- * количество входов - 32;
 - * количество выходов - 2;
 - * максимальная частота переключения - 100 Гц;
 - * максимальный уровень аналоговых сигналов - 10 В;
 - * переходное полное сопротивление не более 0,01 Ом;
- условие генерации запроса - по положительному фронту сигнала LAM, поступающего с соединителя на передней панели модуля.

ЗАДАНИЕ № 8

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Цифро-аналоговый преобразователь (ЦАП)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

- Выходные сигналы - нормированные токи 0 - 5 мА и 5 - 20 мА. Переключение диапазонов входных токов аппаратное (перемычка).
- Длина преобразуемого слова 10 бит + знак.
- Время преобразования не более 10 мкс.
- Точность измерений не хуже 0,05%.
- Количество каналов преобразования - 2.
- ЦАП должен вырабатывать 2 запроса по окончании преобразования входного кода по каждому каналу.
- Выходные аналоговые сигналы должны выводиться через соединители, размещаемые на передней панели модуля.

ЗАДАНИЕ № 9

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Система ввода изображений на базе линейного ПЗС видеоформирователя 1200ЦЛ2 (Система)», работающее в стандарте VME.

Технические требования:

- Количество элементов в строке - 2048.
- Разрядность аналого-цифрового преобразования заряда в каждом элементе строки не менее 10.
- Условия генерации сигнала запроса LAM - по окончании считывания 2048 ячеек.
- Гальваническая развязка входных и выходных сигналов модуля управления и видеокамеры.

ЗАДАНИЕ № 10

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Регистр входной (Регистр)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

- Регистр должен обеспечивать ввод информации из внешних устройств в крейт КАМАК (крейты VME, MB I).
- Количество подключаемых внешних устройств - 2.

- Входные сигналы - TTL.
- Разрядность генерируемых слов каждым внешним устройством - 24.
- Для обеспечения работы в режиме «hand-shake» модуль должен принимать от внешних устройств два сигнала уровней TTL для формирования запросов в магистраль КАМАК.

ЗАДАНИЕ № 11

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Регистр запросов (РЗ)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

- РЗ должен генерировать сигнал запроса LAM в случае изменения на любом из входов прерываний с высокого уровня на низкий.
- РЗ должен обеспечивать программное маскирование любых входов.
- Количество входных сигналов прерываний, заводимых в модуль через соединитель на передней панели, - 24.
- Уровни входных сигналов - TTL.

ЗАДАНИЕ №13

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Регистр четырёх состояний (Регистр)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

- Регистр должен обеспечивать включение сигнализационных ламп, каждая из которых может гореть непрерывным или мерцающим светом.
- Количество подключаемых ламп - 24.
- Выходные сигналы - должны гарантировать низкий уровень +1 В при токе 0.5 А и допустимое напряжение - 25 В.
- Модуль должен принимать от внешних устройств сигнал уровня TTL для формирования запроса LAM в магистраль.
- Режимы непрерывный и три режима мерцания каждой лампы должны включаться соответствующей командой и информацией с шин данных.
- Частоты мерцаний - 1, 10, 60 секунд.

ЗАДАНИЕ № 14

Разработать и оформить по ЕСКД схему электрическую принципиальную, перечень элементов и техническое описание на устройство: «Двухканальный двоичный установочный счётчик (Счётчик)», работающее в стандарте КАМАК (ГОСТ 26.201.1-84) (или VME, MB I).

Технические требования:

- Счётчик должен обеспечивать счёт импульсов по двум независимым каналам.
- Количество счётчиков - 2.
- Разрядность каждого счётчика - 24 бита.
- Максимальная частота входных импульсов - 100 МГц.
- Уровни входных сигналов - TTL.
- LAM генерируется после переполнения какого-либо счётчика.
- В счётчиках должна быть предусмотрена возможность предустановки из магистрали КАМАК(магистралей VME, MB I).

Перечень вопросов экзаменационной сессии шестого семестра обучения

Билет 1

1. Аналоговые и цифровые ЭВМ. Количественная мера информации. Принцип действия цифровой вычислительной машины. Принцип программного управления .
2. Использование стека в блоке генерации адреса.
3. Структура микропроцессорной БИС КР580ВМ80. Функциональное назначение внешних выводов БИС.

Билет 2

1. Принцип действия ЭВМ для автоматической обработки данных. Супервизор системы.
2. Устройство с полем следующего адреса в составе микрокоманды.
3. Машинные циклы извлечения кода команды (M1), чтения данных из памяти или внешних устройств.

Билет 3

1. Принцип действия управляющей ЭВМ. Человеко-машинная система.
2. Устройство с инкрементным счетчиком для определения следующего адреса микрокоманды.
3. Машинные циклы записи в память или во внешние устройства.

Билет 4

1. Назначение блока генерации адреса, способы формирования следующего адреса микрокоманды.
2. Позиционная система счисления. Двоичная, восьмеричная и шестнадцатеричная системы счисления.
3. Работа КР580ВМ80 в режимах ЗАХВАТ и ОСТАНОВ.

Билет 5

1. Двоичная арифметика. Правила перевода целых чисел из одной системы счисления в другую.
2. Типы условных и безусловных переходов, используемых в алгоритмах микропрограммного управления.
3. Обслуживание запросов на прерывание в микропроцессоре КР580ВМ80. Начальная установка.

Билет 6

1. Правила перевода дробных чисел из одной системы счисления в другую.
2. Назначение и блок-схема устройства управления. Типовая структура микрокоманды.
3. Организация магистралей микро-ЭВМ на базе КР580ВМ80, группы команд и типы адресации.

Билет 7

1. Представление в ЭВМ с фиксированной запятой.
2. Структура операционного устройства модульных микропроцессорных БИС К589, К1804.
3. Структура программируемого устройства ввода-вывода КР580ВВ55. Режимы работы.

Билет 8

1. Представление чисел в ЭВМ с плавающей запятой.
2. Структура операционного устройства однокристалльной микро-ЭВМ.
3. Интегральный таймер КР580ВИ53 (структура, программирование и режимы работы).

Билет 9

1. Прямой код двоичного числа.
2. Назначение и состав операционного устройства. Работа АЛБ на примере полного сумматора.
3. Формирование магистрали управления в микро-ЭВМ на базе КР580ВМ80.

Билет 10

1. Обратный и дополнительный коды. Модифицированные прямые и обратные коды.
2. Функциональные блоки и организация управления в микро-ЭВМ. Трёхмагистральная микро-ЭВМ. Однокристалльная и многокристалльная микро-ЭВМ.
3. Программирование и режимы работы устройства прямого доступа к памяти КР580ВТ57.

Билет 11

1. Кодирование десятичных чисел.
2. Особенности выбора и оценка возможностей архитектуры микропроцессоров.
3. Организация прерываний в микро-ЭВМ на базе КР580ВМ80 с использованием КР580ИК59 (структура и способы подключения к микро-ЭВМ).

Билет 12

1. Кодирование команд.
2. Ортогональность архитектуры микропроцессоров.
3. Программирование КР580ВВ55.

Билет 13

1. Системы адресации.
2. Сравнение архитектур микропроцессоров. Регистровая, стековая и архитектура типа память-память. Одноадресный и двухадресный форматы команд.
3. Работа КР580ВВ55 в режиме ВВОД и ВЫВОД.

Билет 14

1. Типы переносов в АЛБ микропроцессоров. Способы повышения быстродействия АЛБ.
2. Устройство управления на ПЛМ.
3. Структура, схема подключения к микро-ЭВМ и временные диаграммы обмена программируемого устройства прямого доступа к памяти КР580ВТ57.

Билет 15

1. Обратный и дополнительный коды. Модифицированные прямые и обратные коды.
2. Представление чисел в ЭВМ с плавающей запятой.
3. Программирование и режимы работы устройства прямого доступа к памяти КР580ВТ57.

Билет 16

1. Кодирование команд.
2. Назначение и блок-схема устройства управления. Типовая структура микрокоманды
3. Начальная установка и режимы работы блока приоритетного прерывания КР580 ИК59.

4.2. Перечень вопросов экзаменационной сессии второго семестра обучения

Билет 1

1. Структура микропроцессора K1810BM86. Основные отличия его от KP580ИК80.
2. Роль теневых регистров в архитектуре микропроцессоров i80x86.
3. Программирование универсального программируемого приемо-передатчика на примере KP580BB51.

Билет 2

1. Формирование команд в стандарте КАМАК.
2. Процедура обращения (алгоритм) к байту памяти в микропроцессоре i80x86.
3. Структура универсального программируемого приемо-передатчика KP580BB51. Работа приемника и передатчика в асинхронном и синхронном режимах.

Билет 3

1. Технологии формирования и проверки запроса в стандарте КАМАК.
2. Прерывания в виртуальном режиме микропроцессора i80x86. Шлюзы в таблице IDT.
3. Асинхронный и синхронный режимы работы универсального программируемого приемо-передатчика KP580BB51.

Билет 4

1. Формирование физического адреса в микропроцессоре K1810BM86. Особенности формирования логического адреса в зависимости от команд блока сопряжения с магистралями.
2. Прерывания и особые случаи в реальном режиме микропроцессора i80x86. Приоритеты прерываний.
3. Функциональная структура шины VME. Шина передачи данных DTB.

Билет 5

1. Регистры микропроцессора K1810BM86. Состав флагового регистра.
2. Реализация разделения времени в микропроцессоре i80x86, переключение численных задач.
3. Методы инициализации в стандарте КАМАК.

Билет 6

1. Временные характеристики выполнения командных операций в стандарте КАМАК.
2. Мультизадачность. Формат дескриптора сегмента состояния задачи. Сегмент состояния задачи микропроцессора i80x86.
3. Состояния ОСТАНОВ, НАЧАЛЬНАЯ УСТАНОВКА, ОЖИДАНИЕ и ПДП микропроцессора K1810 BM86.

Билет 7

1. Типы прерываний микропроцессора K1810BM86.
2. Вызов через кольца. Формат шлюза вызова микропроцессора i80x86.
3. Арбитраж шины DTB в стандарте VME.

Билет 8

1. Отображение состояния микропроцессора K1810BM86.
2. Уровни привилегий микропроцессора i80x86.
3. Логика организации прерываний в стандарте VME.

Билет 9

1. Функциональная структура шины VME. Шина передачи данных DTB.
2. Команды управления памятью микропроцессора i80x86.
3. ЛВС в архитектуре АСНИ.

Билет 10

1. Шина системных утилит в стандарте VME. Операции записи.
2. Структура разделения между задачами в микропроцессоре i80x86.
3. Инструментальные системы программирования автоматизированных систем управления.

Билет 11

1. Операции чтения в стандарте VME.
2. Дескриптор сегмента микропроцессора i80x86.
3. Интерфейсная система современного микропроцессора.

Билет 12

1. Построение магистралей однопроцессорной микро-ЭВМ с использованием микропроцессора K1810BM86.
2. Регистры преобразования адреса микропроцессора i80x86.
3. Формирование векторов прерывания в стандарте VME. Приоритеты прерываний.

Билет 13

1. Обращение микропроцессора K1810BM86 к памяти микро-ЭВМ. Системы памяти современных микропроцессоров.
2. Вычисление физического адреса в виртуальном режиме микропроцессора i80x86.
3. SCADA-системы.

Билет 14

1. Магистрально-модульные стандарты промышленных систем автоматизации.
2. Вычисление физического адреса в реальном режиме микропроцессора i80x86.
3. Формирование и протокол шины ISA в микро-ЭВМ на базе микропроцессоров i8086 и i80x86.