МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ

ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ

«НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

# «УТВЕРЖДАЮ»

#### Проректор по учебной работе

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ А.А.Батаев

(подпись, инициалы, фамилия)

«\_\_\_» \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 201\_\_ г.

**Учебно-тематический план**

**повышения квалификации по образовательной программе**

**«Реконфигурируемые системы измерения и управления.**

**LabVIEW FPGA»**

Цель: обучение методам проектирования реконфигурируемых систем измерения и управления в среде LabVIEW FPGA.

Категории слушателей: сотрудники и руководители научных организаций, предприятий различных отраслей промышленности, преподаватели образовательных учреждений высшего профессионального образования.

Срок обучения: 72 часа

Режим занятий: 8 (4) часов в день

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № | Наименование разделов и дисциплин | Всего, час | В том числе | Форма контроля |
| Лекции | Практические занятия |
| **1.** | **Программируемые логические интегральные схемы и реконфигурируемые системы.**  |  |  |  |  |
| 1.1. | Архитектура реконфигурируемых систем. CPLD и FPGA. Преимущества FPGA. | 1 | 1 | - | - |
| 1.2. | Аппаратные платформы LabVIEW FPGA. Модули R серии, cRIO, sbRIO, FlexRIO. | 2 | 2 | - | - |
| 1.3. | Сравнение реконфигурируемых систем и систем с жесткой архитектурой. | 1 | 1 | - | Тест |
| **2.** | **Проектирование реконфигурируемых систем.**  |  |  |  |  |
| 2.1. | Среда проектирования. Модули LabVIEW FPGA, LabVIEW RT. | 2 | 1 | 1 | - |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № | Наименование разделов и дисциплин | Всего, час | В том числе | Форма контроля |
| Лекции | Практические занятия |
| 2.2. | Реконфигурируемые системы под Windows и под операционные системы реального времени. | 1 | 1 | - | - |
| 2.3. | Конфигурирование аппаратных средств. Measurements and Automation Explorer. | 2 | 1 | 1 | Тест |
| **3.** | **Программирование в LabVIEW FPGA.**  |  |  |  |  |
| 3.1 | Палитра FPGA. Разработка, компиляция и отладка FPGA VI. | 3 | 1 | 2 | Тестовое задание |
| 3.2. | Программирование операций ввода-вывода. Типы данных FPGA VI. Ввод-вывод калиброванных значений.  | 5 | 1 | 4 | Тестовое задание |
| 3.3. | Таймирование операций в FPGA. Выполнение итерации цикла за один такт. Цикл SCTL.  | 5 | 1 | 4 | Тестовое задание |
| 3.4. | Особенности проектирования FPGA VI. Оптимизация проекта FPGA по размеру и быстродействию. Конвейеризация данных. | 4 | 1 | 3 | Тест |
| 3.5. | Математическая обработка и анализ данных в FPGA.  | 5 | 2 | 3 | Тестовое задание |
| 3.6. | Параллелизм выполнения кода. Разделяемые ресурсы. Локальные переменные, блочная память, FIFO. | 5 | 1 | 4 | Тестовое задание |
| 3.7. | Синхронизация ввода-вывода и обработки данных. | 4 | 1 | 3 | Тестовое задание |
| 3.8. | Программирование цифрового и таймерного ввода-вывода. Генерация и измерение частотно-временных параметров импульсов. | 6 | 2 | 4 | Тестовое задание |
| **4.** | **Разработка Host VI.** |  |  |  |  |
| 4.1. | Палитра FPGA Interface. Обмен данными между Host и FPGA Target. Буферизация данных. | 6 | 2 | 4 | Тестовое задание |
| 4.2. | Разработка встраиваемых и распределенных систем реального времени на платформе cRIO. Конфигурирование проекта.  | 5 | 1 | 4 | Тестовое задание |
| 4.3. | Сетевые переменные общего доступа. Обмен данными между приложениями Windows и RT Host. | 5 | 1 | 4 | Тестовое задание |
| 4.4. | Создание и развертывание исполняемых приложений | 2 | 1 | 1 | Тестовое задание |
| **5.** | **Итоговая аттестация.** **Разработка проекта по индивидуальному заданию.** | 8 | 0 | 8 | Защита проекта |