

ОБЩЕСТВО С ОГРАНИЧЕННОЙ ОТВЕТСТВЕННОСТЬЮ
«СИБИС»

На правах рукописи

Антонов.

Антонов Андрей Андреевич

**ИССЛЕДОВАНИЕ И РАЗРАБОТКА СУБМИКРОННЫХ ИНТЕГРАЛЬНЫХ
МИКРОСХЕМ УПРАВЛЕНИЯ ДЛЯ МОЩНЫХ МАЛОГАБАРИТНЫХ
ИСТОЧНИКОВ ВТОРИЧНОГО ЭЛЕКТРОПИТАНИЯ В РЕЖИМЕ
МЯГКОЙ КОММУТАЦИИ СИЛОВЫХ КЛЮЧЕЙ**

Специальность 05.27.01 – Твердотельная электроника, радиоэлектронные
компоненты, микро- и наноэлектроника, приборы на квантовых эффектах
(технические науки)

Диссертация на соискание ученой степени
кандидата технических наук

Научный руководитель:
д.т.н., профессор В.А. Гридчин
Научный консультант:
д.х.н. В.Ю. Васильев

Новосибирск – 2016

Оглавление

ВВЕДЕНИЕ	4
1 АНАЛИЗ СОВРЕМЕННОГО СОСТОЯНИЯ В ОБЛАСТИ РАЗРАБОТОК МОЩНЫХ МАЛОГАБАРИТНЫХ ИСТОЧНИКОВ ЭЛЕКТРОПИТАНИЯ	15
1.1 Источники вторичного электропитания – основа радиоэлектронных комплексов	17
1.1.1 Общие характеристики ИВЭП	17
1.1.2 Эволюция ИВЭП в направлении повышения частоты преобразования	20
1.1.3 МКСК – единственно возможный способ увеличить частоту преобразования	21
1.1.4 Архитектурные особенности ИВЭП	23
1.1.5 Схемотехническое исполнение функциональных частей ИВЭП	25
1.2 ИМС – основа управления функциональных частей ИВЭП	28
1.2.1 Общие сведения о технологии изготовления ИМС	28
1.2.2 ИМС, применяемые в ИВЭП	29
1.2.3 Проблемы реализации высоковольтных ИМС с высокой токовой нагрузкой	30
1.2.4 Вопросы электромагнитной совместимости	35
1.2.5 Источник опорного напряжения и температурная стабильность ИМС	37
1.3 Теоретические основы МКСК ZVS	39
1.3.1 Реализация алгоритма МКСК	39
1.3.2 Функциональная реализация МКСК ZVS	42
1.3.3 Схемотехническая реализация вторичного преобразователя ИВЭП с МКСК ZVS	45
1.3.4 Особенность алгоритма МКСК ZVS – Эффект Миллера	48
Выводы по главе 1	51
2 ИССЛЕДОВАНИЕ ВОЗМОЖНОСТЕЙ РЕАЛИЗАЦИИ УПРАВЛЯЮЩИХ УСТРОЙСТВ ИВЭП, РЕАЛИЗУЮЩИХ АЛГОРИТМ МКСК ZVS	54
2.1 Расчёт схемы ИВЭП для определения параметров управляющих устройств	54
2.2 Моделирование принципиальной схемы управляющего устройства, реализующего алгоритм МКСК ZVS	60
2.2.1 Исследование базовой схемы D-ZVS, включение при нуле напряжения	61
2.2.2 Исследование D-ZVS, выключение при нуле напряжения	67
2.2.3 Динамические и статические потери энергии в СК под управлением D-ZVS	71
2.2.4 Результаты схемотехнического моделирования прототипа D-ZVS	73
2.3 Оценка возможности реализации схемы D-ZVS в интегральном исполнении	74
2.3.1 Исследование оценочных моделей N- и P- МОП транзисторов	75
2.3.2 Технологические и конструктивные решения реализации ИМС	79

2.3.3 Изучение возможности изготовления высоковольтных элементов ИМС	83
Выводы по главе 2	86
3 ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ УСТРОЙСТВ D-ZVS, ИВЭП, ИМС D-ZVS	89
3.1 Макетирование прототипа драйвера D-ZVS	89
3.1.1 Разработка дискретного макета – прототипа D-ZVS	89
3.1.2 Контрольно-измерительные средства	91
3.1.3 Исследование дискретного прототипа D-ZVS	94
3.2 Исследование ИВЭП с D-ZVS	96
3.3 Исследование возможностей реализации ИМС D-ZVS	103
3.3.1 Технология изготовления ИМС C18H32	104
3.3.2 Технология изготовления ИМС BCD025	106
3.4 Экспериментальные ИМС	107
3.4.1 Реализация ИМС D-ZVS по технологии C18H32.....	109
3.4.2 Исследование ИМС D-ZVS	114
3.4.3 Исследование возможностей оптимизации ИМС D-ZVS	119
3.4.3.1 ТБУ	120
3.4.3.2 LDO и источник опорного напряжения	125
3.4.3.3 Преимущество более высокого уровня абстракции моделей на примере операционного усилителя	129
Выводы по главе 3	132
4 АНАЛИЗ РЕЗУЛЬТАТОВ ИССЛЕДОВАНИЯ	134
4.1 Результаты исследования современных высокоэффективных малогабаритных ИВЭП высокой мощности	134
4.2 Результаты исследования макета управляющего устройства, реализующего алгоритм МКСК ZVS – D-ZVS	135
4.3 Результаты исследования интегральной реализации D-ZVS и блоков ИМС многофункционального контроля и управления ИВЭП.....	136
Выводы по главе 4	142
ЗАКЛЮЧЕНИЕ	143
СПИСОК СОКРАЩЕНИЙ И УСЛОВНЫХ ОБОЗНАЧЕНИЙ	146
БИБЛИОГРАФИЧЕСКИЙ СПИСОК	148

ВВЕДЕНИЕ

Актуальность темы

Преобразователи электрической энергии или источники вторичного электропитания (ИВЭП), реализуемые в вариантах преобразования напряжения из переменного в постоянное в цепи переменного тока преобразование напряжения из постоянного в постоянное в цепи постоянного тока (AC/DC и DC/DC, соответственно), являются неотъемлемой силовой частью радиоэлектронных комплексов, средств автоматики и телекоммуникаций, бытовой электроники. В процессе эксплуатации в составе комплексов ИВЭП должны обеспечивать высокие показатели надёжности, управляемости и устойчивости в динамических режимах, электромагнитную совместимость. Долгое время узким местом силовой электроники и, в частности, ИВЭП, оставались силовые приборы. Успехи последних десятилетий в области силовой полупроводниковой электроники позволили значительно повысить быстродействие современных транзисторов и диодов, а также расширить диапазон рабочих параметров (напряжений, токов).

Современный этап развития полупроводниковой промышленности и технологий преобразования электрической энергии позволяет конструировать ИВЭП с высокими удельными и энергетическими показателями и низким уровнем создаваемых электромагнитных помех. Лучшие массогабаритные показатели обусловлены возможностью повышения частоты преобразования до нескольких сот килогерц при существенном снижении функциональной сложности силовых модулей и повышении их надёжности. Увеличение частоты преобразования дает возможность уменьшить массу индуктивных и ёмкостных компонентов силового тракта, вместе с тем, предъявляет жёсткие допуски к значениям параметров, определяющих их поведение в динамических режимах. К сложным проблемам относится также учет специфики освобождения активных зон полупроводниковых приборов от носителей тока при их запираании и поиск схемотехнических решений для снижения динамических потерь при переключении силовых элементов (мощных транзисторов), именуемых силовыми ключами (далее – СК).

Современный ИВЭП для промышленных и бытовых применений характеризуется массовым использованием в силовой части мощных быстродействующих полевых транзисторов (МОП или MOSFET транзисторы) или биполярных транзисторов с изолированным затвором (БТИЗ или IGBT транзисторы), а в системах управления ИВЭП – специализированных интегральных микросхем (ИМС) управления и микроконтроллеров. Электронные компоненты, специализированные для силовых применений, способствуют развитию промышленных ИВЭП и созданию комплексов электропитания с повышенной мощностью, функциональностью и надёжностью при существенном снижении материалоёмкости и, соответственно, увеличении таких важных параметров, как удельная

мощность (отношение мощности к объёму ИВЭП, Вт/дм³, а также отношение мощности к массе ИВЭП, Вт/кг). Появление новых электронных компонентов и, в первую очередь, силовых диодов и транзисторов на основе карбида кремния с встроенными элементами контроля и управления (интеллектуальных силовых модулей), новых ферромагнитных материалов с уникальными характеристиками открыло возможность конструирования качественно новых преобразователей мощности для различных отраслей и технических приложений.

Одной из важнейших характеристик ИВЭП является эффективность преобразования, или коэффициент полезного действия (КПД). Мировой стандарт «80 PLUS», принятый в 2007 году [1, 2], установил для ИВЭП минимальную величину КПД, равную 80 % при нагрузке, составляющей 20 %, 50 %, и 100 % от номинальной мощности ИВЭП. В 2010 году стандарт довели до уровня «80 PLUS Gold», повысив требования к КПД до значения не менее 87 % при нагрузках 20 % и 100 %, и не менее 90 % при 50 % нагрузке.

Другими важными характеристиками современных AC/DC ИВЭП являются высокое качество выходного напряжения в статических и динамических режимах, высокие показатели энергетической эффективности и плотности энергии на единицу массы и объёма, а также жёсткая привязка к особенностям электропотребления радиотехнических и телекоммуникационных устройств и комплексов.

Источники информации по ИВЭП последних лет свидетельствуют о достижении параметров удельной мощности порядка 1 – 2 кВт/дм³ и КПД до 96 % для ИВЭП мощностью 0.5 – 3 кВт при частоте преобразования до 0.2 МГц. Ограничение перечисленных выше показателей обусловлено приближением к предельным динамическим характеристикам электромагнитных элементов и полупроводниковых ключей при использовании традиционных технологий управления (высокочастотная широтно-импульсная модуляция, ШИМ), что приводит к увеличению динамических потерь при их переключении.

Для наиболее полного использования потенциала современной элементной базы необходимо применять схемные и алгоритмические решения, которые максимально учитывают особенности рабочих процессов в структуре полупроводниковых приборов при их переключении. В частности, даже современные транзисторы со временем переключения 50 – 100 нс без применения специальных мер по снижению коммутационных потерь не гарантируют построения источников с высокими удельными и энергетическими показателями. Классические схемные решения при конструировании ИВЭП основаны на использовании высокочастотных импульсных технологий и имеют существенные недостатки, обусловленные конечным временем переключения полупроводниковых приборов (транзисторов, диодов) и спецификой формирования тока в коммутируемой цепи. Недостатки классических схем построения ИВЭП, не учитывающих условия запираания СК в связанных парах (транзистор-транзистор, диод-

транзистор), заключаются в следующем. На интервале переключения (например, запираания) из-за конечного времени восстановления запираемых свойств одного из ключей и наличия паразитных ёмкостей, образуется интервал одновременной проводимости двух СК, вызывая появление сквозного тока большой амплитуды. Следствием является существенное снижение КПД ИВЭП и их надёжности, связанные с большими импульсными выбросами энергии, перегревом локальных зон полупроводниковых приборов. Кроме того, быстрое изменение токов и напряжений в цепях ИВЭП вызывает электромагнитные помехи, распространяемые как по эфиру, так и по цепи питания. Другим фактором существенных динамических потерь в ключах является удержание тока ключа на этапе его запираания т.н. «эффектом ёмкости Миллера» [3 – 8], что вызывает фиксацию тока ключа на высоком уровне при достаточно большом значении напряжения на ключе.

Для решения указанных проблем применяют алгоритмы управления ИВЭП, реализующие т.н. «мягкую коммутацию силовых ключей» (МКСК) при нуле напряжения или тока (известные в зарубежной литературе как Zero Voltage Switching, ZVS, и Zero Current Switching, ZCS, соответственно) [3, 4].

Цель и задачи исследования

Целью настоящей работы является исследование и разработка субмикронных интегральных микросхем управления для мощных малогабаритных высокочастотных источников вторичного электропитания в режиме мягкой коммутации силовых ключей.

Для достижения указанной **цели** были поставлены и решены следующие **задачи**:

1) Изучение современных научно-технических источников информации, включая патенты и иные информационные источники, а также образцов ИВЭП и ИМС, используемых для создания современных ИВЭП большой мощности, определение направления проведения исследований и разработки экспериментальных образцов.

2) Макетирование и моделирование управляющего устройства, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения, на основании которых сформированы требования для реализации устройства в интегральном исполнении по субмикронным микроэлектронным технологиям.

3) Разработка методики измерений и исследований экспериментальных образцов ИМС, изготовленных по субмикронным технологиям, реализующих алгоритм переключения силовых ключей ИВЭП при нуле напряжения, разработанной по высоковольтной субмикронной технологии.

4) Выполнение схематехнического и технологического моделирования, топологической реализации и экспериментальной верификации образца ИМС, разработанного по

высоковольтной субмикронной технологии, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения.

5) Выполнение схмотехнического моделирования, топологической реализации и экспериментальной верификации экспериментальных блоков образца ИМС многофункционального контроля и управления, разработанной по высоковольтной субмикронной технологии BCD (**B**ipolar-**C**MOS-**D**MOS.).

Научная новизна полученных результатов

Научная **новизна** полученных результатов состоит в том, что в ходе выполнения настоящего исследования впервые:

1) Экспериментально подтверждена эффективность алгоритма МКСК в автоколебательном режиме ZVS с учётом ёмкости Миллера посредством макетирования интегрального управляющего устройства в составе ИВЭП.

2) Экспериментально проверена реализация алгоритма МКСК в автоколебательном режиме ZVS с учётом ёмкости Миллера в виде интегрального устройства, изготовленного по высоковольтным субмикронным технологиям.

3) За счёт интегральной реализации управляющей схемы в режиме МКСК ZVS по субмикронным технологиям показана возможность дальнейшего уменьшения габаритов ИВЭП, повышения КПД (в том числе за счёт уменьшения потребления внутренней системы управления) при одновременном увеличении частоты коммутации с сохранением предельно низкого уровня электромагнитных помех, что недоступно для классических методов управления ИВЭП.

4) Экспериментально проверена реализация алгоритма мягкой коммутации силовых ключей при нуле токов для внутренних блоков интегрального устройства, изготовленного по высоковольтным субмикронным технологиям, что позволило поднять эффективность и уменьшить площадь ИМС.

Практическая значимость работы

Практическая ценность исследования состоит в том, что определена совокупность алгоритмов, схмотехнических и топологических решений субмикронных ИМС, выполненных по двум современным субмикронным микроэлектронным технологиям, методики исследования и измерения характеристик ИВЭП и ИМС, реализованных в виде экспериментальных образцов, являющихся основой для проведения дальнейших разработок и опытно-конструкторских работ.

1) Разработан макет высокоэффективного ИВЭП в режиме МКСК ZVS с учётом ёмкости Миллера, определены конструктивно-технологические требования для создания ИВЭП следующих поколений.

2) Разработан экспериментальный образец управляющего устройства – субмикронная ИМС драйвера ZVS (D-ZVS), на основе которой возможно построить мощный малогабаритный ИВЭП с лучшими параметрами: КПД более 95%, частота коммутации более 300 кГц, уровень электросовместимости класс «В» и лучше.

3) Разработаны блоки высокостабильных источника опорного напряжения, стабилизатора напряжения, тристабильного буферного усилителя в технологиях 180 и 250 нм, которые могут найти применение как в качестве составляющих блоков иных ИМС, так и в качестве самостоятельных законченных устройств.

Результаты работы находятся на стадии внедрения в разработку ИВЭП средней мощности с использованием ИМС мультифункционального контроля и управления в ЗАО «ИНВЕРСИЯ» (Новосибирск) в рамках прикладного научного исследования и экспериментальной разработки (ПНИЭР «Разработка перспективных технологий и конструкций серии интегральных микросхем мультифункционального контроля и управления источниками вторичного электропитания энергоэффективных светодиодных систем», уникальный идентификатор RFMEFI57914X0089, 2014-2016, № госрегистрации 115011340023.

Методология и методы исследования

Предметом исследования являются алгоритмы построения, схемотехнические и топологические приёмы и технические решения, позволяющие реализовать алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения в интегральном исполнении на основе передовых высоковольтных субмикронных технологий.

Объектом исследования являются интегральные микросхемы, выполненные по передовым высоковольтным субмикронным технологиям, реализованные в виде экспериментальных образцов драйверов МКСК и ИМС многофункционального контроля и управления.

В качестве основных **методов исследования** использовались:

1) Теоретические обобщения по алгоритмам мягкой коммутации силовых ключей и направления дальнейшего развития данных идей, изложенные в монографии «Источники вторичного электропитания с «мягкой» коммутацией силовых ключей» / Под ред. Ю.Д. Козляева, 2014, изд-во СО РАН, г. Новосибирск, ISBN 978-5-7692-1347-2.

2) Проведение компьютерного моделирования, модельных исследований и разработки ИМС в современных программных пакетах, выполнение исследований и измерений с помощью современной контрольно-измерительной аппаратуры.

3) Разработка экспериментальных стендов для выполнения настоящей работы, калибровка и апробация которых проведена измерением и исследованием образцов зарубежных ИМС-аналогов на соответствие приведенным справочным данным.

На защиту выносятся следующие положения:

1) ИВЭП мощностью 2000 Вт, КПД более 95%, с малыми потерями энергии (менее 20 Вт на силовой ключ) на частоте коммутации более 200 кГц может быть построен только при применении МКСК. Соответственно, МКСК – единственный способ дальнейшего развития и миниатюризации ИВЭП, а субмикронные управляющие ИМС в режиме МКСК – единственный способ повышения частоты коммутации до 1 МГц и более.

2) Субмикронные технологии с нормами 180 и 250 нм позволяют создавать схемы управления с МКСК, показана возможность и перспективность реализации на едином кристалле схемы управления, высоковольтных и устройств с высокой токовой нагрузкой, представлена совокупность алгоритмов реализации ИМС.

3) Используя субмикронные технологии возможно реализовать схему управления для ИВЭП, функционирующего на частоте до 1 МГц в режиме МКСК ZVS. Дополнительно требуются технологии производства печатных плат из многослойной керамики с проектными нормами 100 мкм и менее.

Личный вклад автора в получение результатов

В диссертационной работе изложены результаты, которые были получены автором самостоятельно и в соавторстве.

Определение цели работы, постановка задач и выбор методов исследований осуществлены автором совместно с научным руководителем д.т.н., профессором В.А. Гридчиным и научным консультантом д.х.н. В.Ю. Васильевым.

Исследование информационных источников, выполнение схемотехнического моделирования ИМС, разработка стендов и методик проведения измерений и исследований выполнены как лично автором, так и совместно с И.В. Пичугиным.

Проведение схемотехнического моделирования устройства, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения (и тока) осуществлялось автором лично с использованием ценных советов и рекомендаций к.т.н., профессора Ю.Д. Козляева и с.н.с. Ю.Е. Семёнова.

Макетирование ИВЭП и устройства, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения (и тока), верификация экспериментальных образцов ИМС и ИВЭП путём проведения измерений и исследований характеристик осуществлялось автором совместно с И.В. Пичугиным.

Технологическое моделирование и разработка топологии экспериментальных образцов ИМС осуществлялось автором совместно с А.А. Курленко и М.С. Карповичем.

Анализ полученных результатов, описание результатов выполненных работ в статьях, докладах конференции, научно-технических отчётах проведены автором совместно с научным руководителем и научным консультантом, при участии Ю.Д. Козляева, И.В. Пичугина и В.А. Рыжкова. Автор лично докладывал результаты на научных конференциях.

Публикации

По теме диссертации опубликовано 24 печатные работы, в том числе: 9 статей в журналах, входящих в перечень изданий, рекомендуемых ВАК РФ; 14 работ в материалах научно-технических конференций, 1 монография (в соавторстве).

Апробация работы

Положения и результаты, представленные в диссертации, вынесены на обсуждение в следующих национальных и международных научно-технических конференциях, цитируемых в базах данных РИНЦ и Scopus:

1) Антонов А.А. Интегральная микросхема драйвера «мягкой» коммутации силовых ключей для мощных источников электропитания / А.А. Антонов, М.С. Карпович, И.В. Пичугин, А.А. Курленко, В.Ю. Васильев // 4-ая международная научно-техническая конференция «технологии микро- и нанoeлектроники в микро и наносистемной технике». – Москва. – 2014 г.

2) Антонов А.А. Разработка драйвера мягкой коммутации ключей в режиме ZVS / А.А. Антонов, И.В. Пичугин, Ю.Д. Козляев, Ю.Е. Семенов, В.Ю. Васильев // Российская научно-техническая конференция «Современные проблемы телекоммуникаций». – Новосибирск, СибГУТИ. – 2014. – С. 210–211.

3) Антонов А.А. Разработка интегральной микросхемы драйвера «мягкой» коммутации силовых ключей / А.А. Антонов, М.С. Карпович, А.А. Курленко, И.В. Пичугин, В.Ю. Васильев // Российская научно-техническая конференция «Современные проблемы телекоммуникаций». – Новосибирск, СибГУТИ. – 2014. – С. 208–209

4) Antonov A.A. Integrated Circuit Test Chip for Power Transistor Operation in AC/DC Power Supply Units in Zero Voltage Switching Mode / A.A. Antonov, M.S. Karpovich, Y.D. Kozlyayev, Y.E. Semenov, V.Yu. Vasilyev // Proceedings of 2014 15th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – 2014. – P. 419–423.

5) Antonov A.A. Driver Test Chip Development for Power Transistor Management in AC/DC Power Supply Units in Zero Voltage Switching Mode / A.A. Antonov, M.S. Karpovich, V.Yu. Vasilyev, V.A. Gridchin // Proceedings of 12th International Conference on Actual Problems of Electronic Instrument Engineering (APEIE). – 2014. – Vol. 1. – P. 800–803.

6) Антонов А.А. Миниатюризация ИВЭП: разработка ИМС системы управления в режиме ZVS / А.А. Антонов, М.С. Карпович, И.В. Пичугин // I Международная научная

конференция молодых ученых «Электротехника. Энергетика. Машиностроение». – Россия, Новосибирск. – 2014. – С. 145–148.

7) Antonov A.A. Designing and verification of integrated circuit driver for power transistor operation in AC/DC power supply units in zero voltage switching mode / A.A. Antonov, M.S. Karpovich, I.V. Pichugin, V.Yu. Vasilyev, V.A. Gridchin // Proceedings of 16th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – Russia. – 2015. – P. 371–374.

8) Антонов А.А. Разработка интегральной микросхемы для системы управления импульсных источников электропитания с использованием технологии мягкой коммутации силовых ключей для снижения электромагнитных помех / А.А. Антонов, М.С. Карпович, И.В. Пичугин // III Международная научно-техническая конференция «Радиотехника, электроника и связь» («РЭИС–2015»). – Россия, Омск. – 2015. – С. 393–402.

9) Антонов А.А. Микросхема системы управления ИВЭП высокой электросовместимости с использованием технологии мягкой коммутации ключей / А.А. Антонов, М.С. Карпович, И.В. Пичугин // IX Всероссийская научная конференция молодых ученых «НАУКА. ТЕХНОЛОГИИ. ИННОВАЦИИ» (НТИ-2015). – Новосибирск. – 2015. – ISBN 978-5-7782-2766-8, Ч. 6. – С. 3–5.

10) Антонов А.А. Интегральные микросхемы многофункционального контроля и управления для высокоэффективных источников электропитания / А.А. Антонов // Международная научная конференция молодых ученых «Технические науки: фундаментальные и прикладные исследования». – Новосибирск. – 2016.

11) Antonov A.A. Multi-Functional Control Integrated Circuits in 250 nm BCD Technology for High-Efficiency Power Converters / A.A. Antonov, M.S. Karpovich, I.V. Pichugin, V.Yu. Vasilyev // Proceedings of 17th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – Russia. – 2016. – P. 411–416.

12) Антонов А.А. Разработка интегральных микросхем по высоковольтным субмикронным технологиям для силовой электроники / А.А. Антонов, В.Ю. Васильев, Ю.Н. Попов // Международный Форум «Микроэлектроника 2016», 2-я Международная научная конференция «Интегральные схемы и электронные модули». – Россия, Крым, г. Алушта, 2016. – Сб. Трудов: М.: Техносфера, 2016. – С. 220–225.

13) Ryzhkov V.A. Verification “In Silicon” of the Active Output Rectifier Controller IC in 250 nm BCD Technology for High-Efficiency Power Converters / V.A. Ryzhkov, A.A. Antonov, M.S. Karpovich, I.K. Surin, V.Yu. Vasilyev // Proceedings of 13th International Conference on Actual Problems of Electronic Instrument Engineering (APEIE). – Russia. – 2016. – Vol. 1, P. 3. – P. 41–45.

14) Antonov A.A. “In silicon” verification of Multi-Functional Control Integrated Circuits in 250 nm BCD Technology for High-Efficiency Power Converters / A.A. Antonov, M.S. Karpovich, I.V. Pichugin, V.Yu. Vasilyev // Proceedings of 13th International Conference on Actual Problems of Electronic Instrument Engineering (APEIE). – Russia. – 2016. – Vol. 1, P. 3. – P. 83–87.

Основные положения работы изложены в публикациях в научных журналах перечня ВАК и в монографии:

1) Монография. Источники вторичного электропитания с «мягкой» коммутацией силовых ключей / Под ред. Ю.Д. Козляева. – изд-во СО РАН, г. Новосибирск, 2014. – 114 с. – ISBN 978-5-7692-1347-2. (главы 1,2,3,6,7 в соавторстве).

2) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 1. Анализ информационных материалов и образцов источников питания / В.Ю. Васильев, Ю.Д. Козляев, И.В. Пичугин, Ю.Е. Семенов, С.М. Гордиенко, А.А. Антонов // Вестник СибГУТИ. – 2012. – Вып. 3. – С. 85–96.

3) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 2. Анализ схемотехнических решений источников питания модульного типа / В.Ю. Васильев, А.А. Антонов, И.В. Пичугин, С.М. Гордиенко // Вестник СибГУТИ. – 2013. – Вып. 1. – С. 75–84.

4) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 3. Разработка макета силового модуля источника питания / В.Ю. Васильев, А.В. Марков, А.А. Антонов, И.В. Пичугин // Вестник СибГУТИ. – 2013. – Вып. 2. – С. 75–85.

5) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 4. Преобразователь постоянного напряжения с формированием тока в звене инвертора / В.Ю. Васильев, Ю.Д. Козляев, Ю.Е. Семенов, А.А. Антонов, И.В. Пичугин // Вестник СибГУТИ. – 2013. – Вып. 4. – С. 35–46.

6) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 5. Исследование макета преобразователя постоянного напряжения / В.Ю. Васильев, А.А. Антонов, И.В. Пичугин, Ю.Д. Козляев, Ю.Е. Семенов // Вестник СибГУТИ. – 2014. – Вып. 1. – С. 64–74.

7) Антонов А.А. Интегральная микросхема драйвера «мягкой» коммутации силовых ключей для мощных источников электропитания / А.А. Антонов, М.С. Карпович, И.В. Пичугин, А.А. Курленко, В.Ю. Васильев // Нано- и микросистемная техника. – 2014. – № 6. – С. 37–42.

8) Антонов А.А. Разработка и верификация интегральной микросхемы драйвера «мягкой» коммутации силовых ключей для мощных источников электропитания / А.А.

Антонов, М.С. Карпович, И.В. Пичугин, В.Ю. Васильев // Нано- и микросистемная техника. – 2015. – № 9. – С. 57–64.

9) Антонов А.А. Интегральная микросхема системы управления импульсными источниками электропитания с использованием технологии мягкой коммутации силовых ключей для снижения электромагнитных помех / А.А. Антонов, М.С. Карпович, И.В. Пичугин // Техника радиосвязи. – 2016. – Вып. 2 (29). – С. 34–45.

10) Карпович М.С. Проектирование библиотеки элементов ввода-вывода интегральных микросхем, выполненных по субмикронной высоковольтной КМОП-технологии / М.С. Карпович, И.В. Пичугин, В.Д. Лысь, А.А. Антонов // Техника радиосвязи. – 2016. – Вып. 3 (30). – С. 110–120.

Работа выполнялась в рамках следующих проектов Министерства образования и науки РФ, Министерства промышленности и торговли РФ, выполняемых в ООО «СибИС» (Новосибирск), а также Фонда содействия инновациям (Москва):

1) НИР «Исследование и разработка базовых конструкций унифицированного ряда модульных AC/DC источников электропитания мощностью 2 кВт с высокой эффективностью и предельно низким уровнем электромагнитных помех на основе технологии «мягкой коммутации» (ZVS)», 2011-2012, ГК №11411.1006800.11.213, № государственной регистрации 01201252097.

2) НИР «Разработка перспективных технологий и конструкций изделий интеллектуальной силовой электроники для применения в аппаратуре бытового и промышленного применения, на транспорте, в топливно-энергетическом комплексе и в специальных системах (интеллектуальные драйвера «мягкой коммутации» мощных источников электропитания)», 2012-2013, ГК №16.426.11.0055, № государственной регистрации 01201269315.

3) Грант Фонда содействия развитию малых форм предприятий в научно-технической сфере в программе «Участник молодежного научно-инновационного конкурса» («У.М.Н.И.К.») по теме «Разработка макета AC/DC источника вторичного электропитания (макета ИВЭП) мощностью более 2 кВт с КПД более 90 % и предельно низким уровнем электромагнитных помех с использованием технологии «мягкой коммутации» силовых ключей ZVS» (договор № 3667ГУ1/2014 от 06.10.2014).

4) Прикладное научное исследование и экспериментальная разработка (ПНИЭР «Разработка перспективных технологий и конструкций серии интегральных микросхем multifunctional control and management sources secondary power energy-efficient LED systems», уникальный идентификатор RFMEFI57914X0089, 2014-2016, № государственной регистрации 115011340023.

Структура и объём диссертации

Диссертация состоит из введения, четырёх глав, заключения, списка сокращений и условных обозначений, библиографического списка из 119 наименований. Общий объём диссертации составляет 157 страниц, содержит 100 рисунков, 21 таблицу.

Краткое содержание работы

Во введении обоснована актуальность темы, обозначена цель диссертационного исследования и сформулированы задачи. Изложены научная новизна и практическая значимость работы. Сформулированы основные положения, выносимые на защиту.

В первой главе производится обзор и анализ современных ИВЭП высокой мощности, различных технологических поколений. Определены наиболее часто реализуемые схемотехнические решения, структура современных ИВЭП, рассмотрены управляющие устройства, разработанные специально для данных применений. Описан прогрессивный алгоритм управления в режиме МКСК ZVS с учётом разряда ёмкости Миллера, условия его осуществления, наиболее эффективная схемотехническая реализация.

Во второй главе проводится расчёт параметров высокочастотного макета ИВЭП мощностью более 2 кВт, функционирующего в режиме МКСК ZVS, а также определение базовых электрических требований к управляющим устройствам. Осуществлено последовательное моделирование узлов прототипа управляющего устройства в дискретном исполнении, которое позволило определить электрические параметры составляющих элементов. Описаны результаты технологического моделирования, показавшие возможность интегральной реализации конкретного схемотехнического решения по технологии КМОП.

В третьей главе представлены результаты исследования прототипа D-ZVS в дискретном исполнении, макета ИВЭП с МКСК ZVS под управлением разработанных D-ZVS, а также результаты интегральной реализации D-ZVS по высоковольтной субмикронной технологии. Рассмотрены проблемы переноса схемотехнической реализации в интегральное исполнение и преимущества гибридной технологии BCD. Продемонстрировано ограничение по частоте функционирования для дискретной реализации алгоритма и ИВЭП в целом, определена необходимость разработки ИМС D-ZVS по современным субмикронным технологиям.

В четвёртой главе приведены численные данные результатов исследования, проведён анализ наиболее важных параметров.

Заключение содержит основные научные и практические результаты диссертационной работы.

1 АНАЛИЗ СОВРЕМЕННОГО СОСТОЯНИЯ В ОБЛАСТИ РАЗРАБОТОК МОЩНЫХ МАЛОГАБАРИТНЫХ ИСТОЧНИКОВ ЭЛЕКТРОПИТАНИЯ

В связи с постоянным увеличением мощности и растущими требованиями по энергоэффективности в начале 2000-х годов определены основные тенденции развития АС/ДС ИВЭП на базе высокочастотных, импульсных технологий с т.н. «мягким» способом переключения СК (Soft-switching). Суть данной идеологии сводится к прямому или косвенному контролю текущих параметров (напряжения, тока, напряжения насыщения, скорости изменения напряжения и ряда других) и формированию соответствующей коррекции базовых управляющих воздействий на СК силового модуля. Функции контроля при этом возлагаются на буферное устройство, совмещенное со схемой управления СК. Новая идеология базируется на комбинации активных и пассивных принципов и методов организации «мягких» режимов переключения СК и отличается введением дополнительных опций управляемого перераспределения энергии в элементах цепи, обрамляющих СК. Этим достигаются условия их переключения при нулевом уровне тока (I) (по зарубежной терминологии – Zero Current Switching, ZCS, и/или при нулевом напряжении (U) (по зарубежной терминологии – Zero Voltage Switching, ZVS) [4]. Например, при корректном решении задачи ZVS, достигается существенное снижение скорости изменения напряжения dU/dt на коммутируемых ключах (до 5 – 10 В/нс, что на порядок меньше чем при других технологиях). Как следствие, использование алгоритмов мягкой коммутации силовых ключей (МКСК) и, в частности, ZVS, позволяет снизить динамические потери энергии при переключении, увеличить время безотказного функционирования СК, снизить уровень электромагнитных помех, что крайне важно для радиотехнических и телекоммуникационных систем.

Несмотря на известность названных приемов МКСК, в настоящее время использование таких приемов для изготовления ИВЭП находится на начальном этапе. Так, косвенно, по применяемым в ряде ИВЭП специфическим интегральным микросхемам и микроконтроллерам можно установить, что в них реализованы технологии переключения МКСК в резонансных режимах на мощностях, близких к максимальным, что не позволяет воспользоваться преимуществами данных алгоритмов во всём диапазоне нагрузок и в динамических режимах.

В настоящее время имеются некоторые зарубежные интегральные решения по МКСК, выполненные по субмикронным технологиям в виде интегральных микросхем (ИМС). Стоит отметить, что в их составе отсутствуют высокочастотные управляющие высоковольтные устройства с высокой токовой нагрузкой, а также не реализовано активное управление СК путём управляемого разряда ёмкости Миллера. Таким образом, отсутствуют управляющие устройства в интегральном исполнении на основе субмикронных высоковольтных технологий,

предназначенные для AC/DC ИВЭП мощностью 0.5 – 3 кВт с максимальными удельными характеристиками, функционирующих в режиме переключения при нуле напряжения, основанные на эффекте разряда ёмкости Миллера на частоте коммутации 0.2 – 1 МГц. Кроме того, отсутствуют какие-либо отечественные интегральные решения в области МКСК, что еще более подтверждает актуальность тематики диссертации.

С другой стороны, постоянно растут требования к питанию радиотехнических комплексов, увеличиваются как энергетические потребности комплексов, так и требования по стабильности питающих напряжений и токов. Наиболее остро данная проблема встает в устройствах бортовой электроники, так как повышение мощности и качества питающего напряжения неизбежно связано с увеличением габаритов, в том числе по причине применения габаритных фильтров как на выходе ИВЭП, так и на входе (генераторы транспортных средств и работающие электротехнические устройства производят широкий спектр радиочастотных помех). Также стоит отметить существенно изменившийся характер потребления мощности радиоэлектронных комплексов – современные системы изменяют своё потребление в зависимости от вычислительной нагрузки и выполнения набора функций в определённый момент времени. Другими словами, функционирование комплекса возможно как при 100% нагрузке, так и при 10%, с соответствующим потреблением мощности. Данное обстоятельство приводит к необходимости реализации алгоритмов МКСК более высокого уровня сложности, в отличие от резонансных, диапазон функционирования которых завязан на оптимальный режим.

Поэтому реализация мощных (несколько кВт) малогабаритных ИВЭП бортовой электроники новых поколений невозможно без применения прогрессивных методов МКСК, отличных от резонансных. В свою очередь, выполнение управляющего устройства в интегральном виде по субмикронной технологии требуется для увеличения быстродействия системы и отработке динамических режимов, а также повышения частоты преобразования, что, как показано далее, вместе с увеличением эффективности является ключом к уменьшению габаритов ИВЭП.

В данной главе рассмотрены современные ИВЭП высокой мощности, различных технологических поколений. Определены наиболее часто реализуемые схемотехнические решения, структура современных ИВЭП, рассмотрены управляющие устройства, разработанные специально для данных применений. Описан прогрессивный алгоритм управления в режиме МКСК ZVS с учётом разряда ёмкости Миллера, условия его осуществления, наиболее эффективная схемотехническая реализация. В заключении сформулированы выводы и представлены задачи данной работы.

1.1 Источники вторичного электропитания – основа радиоэлектронных комплексов

1.1.1 Общие характеристики ИВЭП

В настоящее время в мире имеется большое число разработчиков, выпускающих номенклатуру ИВЭП с широким диапазоном параметров. Локомотивами индустрии, внедряющими новые алгоритмы управления ИВЭП и использующими передовые разработки в области схемотехнических решений и элементной базы, являются MeanWell Enterprises Co. (Тайвань) [9], TDK-Lambda (США) [10], Traco Electronic AG (Германия) [11], которые выпускают серии ИВЭП мощностью от сотен ватт до нескольких киловатт. Ряд корпораций специализируется на выпуске единичных типов мощных высокоэффективных ИВЭП, универсальность которых стоит на втором месте после некоторых ключевых характеристик. Такими разработчиками являются Eltek (Норвегия) [12], LineagePower (США) [13], Powernet (Финляндия) [14]. Преимущественным направлением развития ИВЭП является модульный принцип конструирования. Конструкции модульных ИВЭП обеспечивают возможность их индивидуального и группового (параллельного) функционирования в составе мощных систем электропитания. В настоящее время наиболее наукоемкой продукцией являются микромодульные ИВЭП VICOR (США) [15], которые являются наиболее закрытыми в интеллектуальной части (более 50 патентов на серию ИВЭП), а также имеют уникальные в своём классе характеристики.

Конструктивной особенностью современных ИВЭП является интеллектуализация, которая позволяет не только работать отдельному устройству, но и функционировать в составе комплексов, имеющих сложную форму потребления мощности и поэтому регулирующих систему электропитания в реальном времени. К тому же, постоянное уменьшение габаритов единичного ИВЭП накладывает ряд серьезных ограничений на использование комплектующих изделий, их компоновку внутри корпуса, приемы отвода тепла.

Несмотря на известность алгоритмов МКСК [4], в настоящее время практическое использование таких приёмов в разработанных и выпускаемых конкретных ИВЭП упоминается редко. Косвенно, по применяемым в ряде ИВЭП специфическим ИМС и микроконтроллерам, определено, что в большинстве из них реализованы различные алгоритмы на программном уровне, либо МКСК резонансного типа. В открытых информационных источниках описаны несколько ИВЭП мощностью около 1500 Вт, заявленных как использующие технологию МКСК ZVS. Это серия универсальных ИВЭП MeanWell RSP-1500 (Тайвань) [9], и ИВЭП LEPA G 1600 (Германия), предназначенные для вычислительной техники [16]. В данных ИВЭП используются специализированные ИМС производителя Texas Instruments (соответственно, UCC38954DW

[17] и UCC28950 [18]), в спецификациях которых определён резонансный режим МКСК ZVS (т.е. функционирование не в полном диапазоне мощностей). С другой стороны, ИВЭП корпорации VICOR [15] реализуют алгоритмы ZVS, ZVS/ZCS и используют схемотехническое решение Sine Amplitude Converter [19, 20] под управлением собственных ИМС, информация о которых закрыта. Отечественные производители полностью полагаются на зарубежные ИМС по причине морального устаревания отечественных разработок в данной области и практически полного отсутствия отечественных управляющих ИМС для ИВЭП.

Для наглядного сравнения удельных характеристик данные по современным ИВЭП высокой мощности приведены в Таблице 1.1 [21]. Также, на Рисунке 1.1 приведены данные по эффективности для данной выборки ИВЭП [21]. Стоит отметить, что максимальные величины мощности и эффективности серии ИВЭП не достигаются при малых выходных напряжениях.

Таблица 1.1 – Основные параметры ИВЭП зарубежных производителей [21, 15]

Тип	$P_{\text{вых}}$, кВт	$U_{\text{вых}}$, В	$I_{\text{вых}}$, А	Габариты, мм	m, кг	кВт/ дм ³	кВт/ кг
PSP-1000	0.9	5; 12; 13.5; 15; 24; 27; 48	119 – 19	278×129×127	5.2	0.21	0.19
PSP-1500	1.4	5; 12; 13.5; 15; 24; 27; 48	217 – 28	278×129×190.5	7.4	0.22	0.20
RSP-1000	1.0	12; 15; 24; 27; 48	60 – 21	295×127×41	1.95	0.65	0.51
RSP-1500	1.5	5; 12; 15; 24; 27; 48	240 – 32	278×127×83.5	2.6	0.51	0.58
RSP-2000	2.0	12; 24; 48	100 – 42	295×127×41	1.95	0.97	1.02
RSP-2400	2.4	12; 24; 48	166 – 50	278×177.8×63.5	3.3	0.76	0.72
RSP-3000	3.0	12; 24; 48	200 – 62	278×177.8×63.5	4.0	0.96	0.75
FP2-2000	2.0	24; 48	84 – 42	327×109×41.5	1.9	1.35	1.05
FP2-3000	3.0	48	62.5	327×109×41.5	1.9	2.02	1.57
CAR1212	1.2	12	100	284.5×102×41.9	1.36	1.20	0.88
CAR1612	1.6	12	134	316.2×102×41.9	1.94	1.19	0.82
CAR2512	2.5	12	208	378.0×102×41.9	2.15	1.55	1.16
G 1600	1.6	12	133	180×150×86	2.4	0.69	0.67
BCM400	1.75	32.5 – 51.3	35	63.34x22.80x7.26	0.04	167	42

Эффективность – или КПД – является определяющим параметром для температурного режима устройства, и, соответственно, условий функционирования в нормальном режиме и в условиях перегрева. Наиболее эффективное устройство выделяет в процессе работы минимальное количество тепловой энергии, что позволяет функционировать при больших температурах без перегрева, см. Таблицу 1.2 [21].

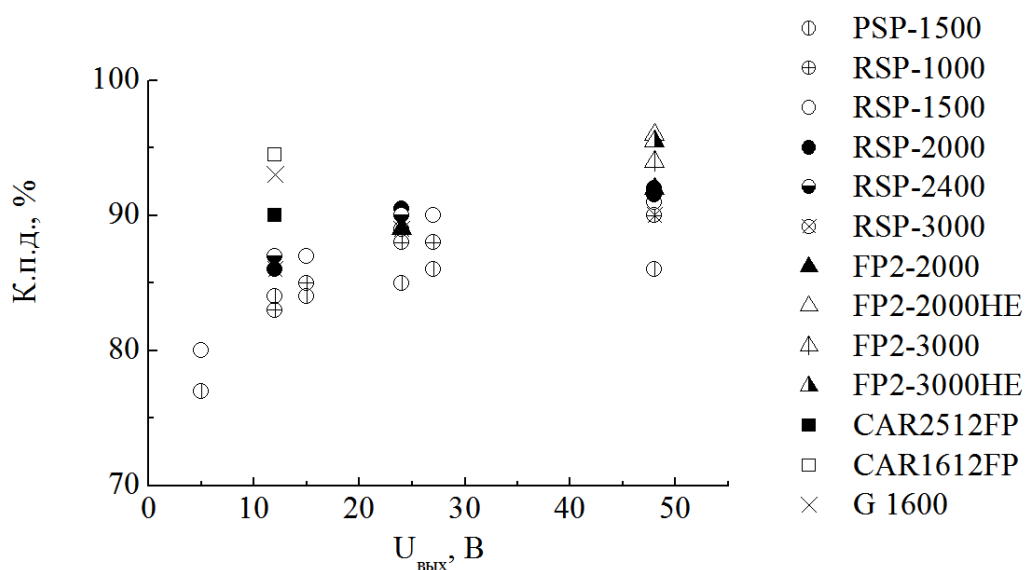


Рисунок 1.1 – Зависимость КПД от выходного напряжения различных ИВЭП [21]

Таблица 1.2 – Предельные параметры по температуре различных ИВЭП [21]

Серия ИВЭП	Рабочая температура, °C	$T_{п}$, °C	Скорость спада, %/°C	Предельная нагрузка при перегреве, %
PSP-1500	-10 – +60	+40 (5 В) +50 (12 – 48 В)	2.0 2.0	60 80
RSP-1000	-20 – +60	+50	4.0	60
RSP-1500	-20 – +70	+40 (5 В) +45 (12 В, 15 В) +50 (24 В – 48 В)	1.7 2.0 2.5	50 50 50
RSP-2000	-25 – +70	+50	2.5	50
RSP-2400	-20 – +70	+50	2.5	50
RSP-3000	-20 – +70	+50	2.5	50
FP2-2000	-40 – +75	Нет данных	Нет данных	Нет данных
CAR1212FP	-10 – +70	+55	2.5	Нет данных
CAR1612FP	-10 – +70	+50	2.5	Нет данных
CAR2512FP	-10 – +70	Нет данных	Нет данных	Нет данных
G1600	0 – +40	Нет данных	Нет данных	Нет данных
BCM400	-40 – + 125	+85	2.0	0

В третьей колонке Таблицы 1.2 приведены данные по предельной температуре ($T_{п}$), смысл которой иллюстрируется типичной зависимостью нагрузочной способности ИВЭП от температуры окружающей среды, приведенной на Рисунке 1.2. Для ИВЭП гарантируется максимальная выходная мощность до некоторой предельной температуры $T_{п}$. При превышении этой температуры невозможно нагрузить ИВЭП на полную мощность без его перегрева; соответственно, нагрузочная способность ИВЭП снижается до уровня около 50 % и, при максимальной предельной верхней температуре $T_{п}(\text{макс})$, источник отключается. Немаловажным фактом является различие в величинах $T_{п}$ для ИВЭП с малыми выходными напряжениями – на 5 – 10 °C меньше, чем для ИВЭП с напряжением питания 24 – 48 В.

Температурный мониторинг и защита ИВЭП обеспечиваются датчиками температуры на критичных компонентах.

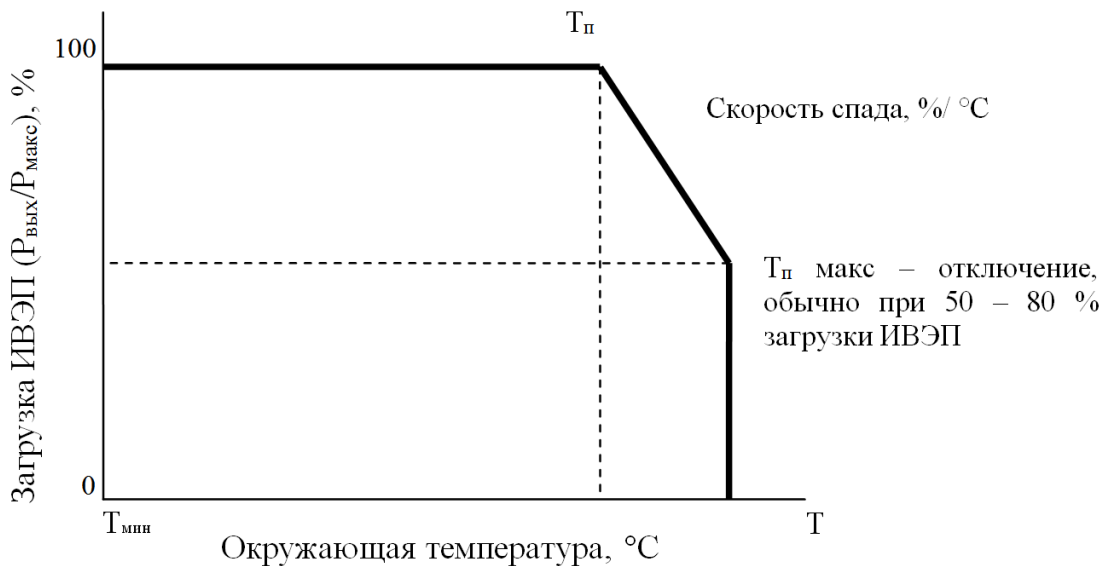


Рисунок 1.2 – Зависимость нагрузочной способности ИВЭП от температуры окружающей среды [21]

1.1.2 Эволюция ИВЭП в направлении повышения частоты преобразования

Для наглядности представленных выше данных стоит обратить внимание на Рисунок 1.3, показывающий эволюцию ИВЭП с режимами МКСК за последние 10 лет. На Рисунке 1.3 приведены наиболее характерные представители своего технологического поколения:

1 – AC/DC ИВЭП RSP-1500-48 фирмы MeanWell (Тайвань), форм-фактор 2 U, мощностью 1.5 кВт и КПД до 91%, частота коммутации силовых ключей (ЧКСК) составляет 100 кГц, 2003 г. [9,21];

2 – AC/DC ИВЭП FP2-2000-48 фирмы Eltek (Норвегия), выполнен в форм-факторе 1 U, имеет мощность 2 кВт при КПД до 92%, ЧКСК равна 200 кГц, 2008 г. [12,21];

3 – DC/DC ИВЭП VSM400P500T1K8A30 фирмы VICOR (США), выполнен в форм-факторе ChiP 6123 (монтаж на печатную плату), имеет мощность 1.75 кВт при КПД более 98%, ЧКСК равна 1.1 МГц, 2013 г. [22].

Стоит отметить, все ИВЭП на Рисунке 1.3 построены с использованием различных методов МКСК (резонансные режимы, режимы ZCS и ZVS), отличных от методов ШИМ-коммутации [4]. VSM (VICOR) является DC/DC ИВЭП, для корректного сравнения с AC/DC ИВЭП необходимо учесть КПД сетевого выпрямителя, что определит КПД AC/DC ИВЭП фирмы VICOR более 95% [23]. Таким образом, увеличение КПД при параллельном увеличении

ЧКСК приводит к заметному снижению габаритов и увеличению удельных показателей (Вт/кг и Вт/дм³), что показано в Таблице 1.1.

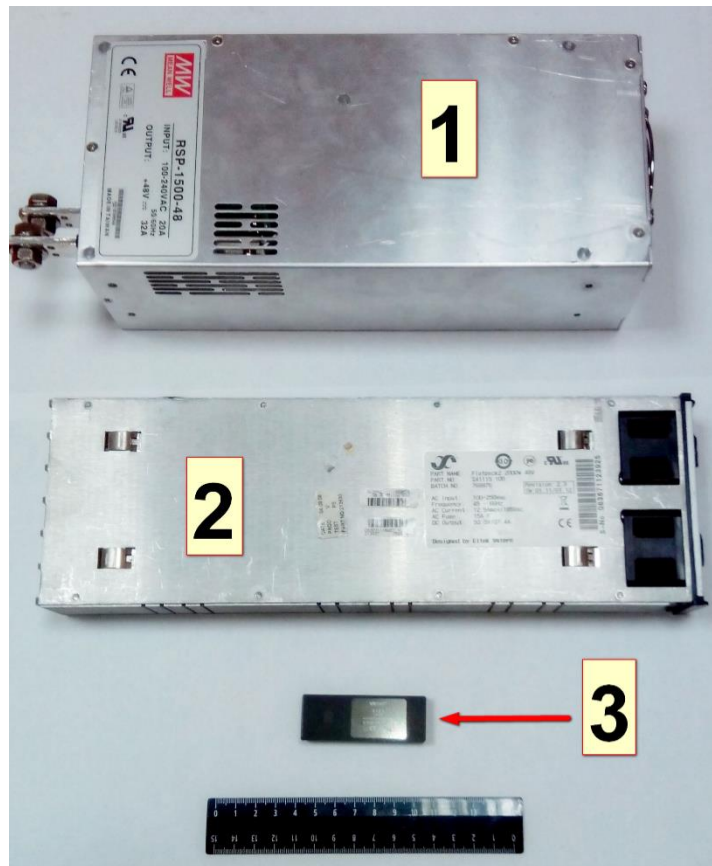


Рисунок 1.3 – Эволюция ИВЭП

1.1.3 МКСК – единственно возможный способ увеличить частоту преобразования

Экспериментальные исследования ИВЭП различных поколений представлены в [21]. На Рисунке 1.4 приведены результаты экспериментальных измерений КПД ИВЭП, представленных в Таблице 1.1. На Рисунке 1.5 приведены результаты измерения КПД ИВЭП ВСМ400 [22].

Стоит отметить, что с каждым следующим поколением ИВЭП увеличивают КПД, однако применение приёмов МКСК выводит ИВЭП на несколько поколений вперёд в плане основных параметров, а также позволяет улучшить удельные показатели на порядок, что можно увидеть на примере передовых ИВЭП фирмы VICOR (см. Рисунок 1.3). Данный ИВЭП приобретён на заключительном этапе исследований, поэтому его данные приведены более для иллюстрации пути развития, и представляют скорее академический интерес в рамках данного исследования, поскольку исследование данного типа ИВЭП сопряжено с более широким спектром исследований в области материаловедения, конструкций и технологий машинного

производства, технологических процессов производства сложных полупроводниковых структур (типа InP).

Стоит отметить, что данные технологические достижения являются дополнением к архитектурному решению ИВЭП, поэтому исследования в архитектурной и схемотехнической области являются первоочередными.

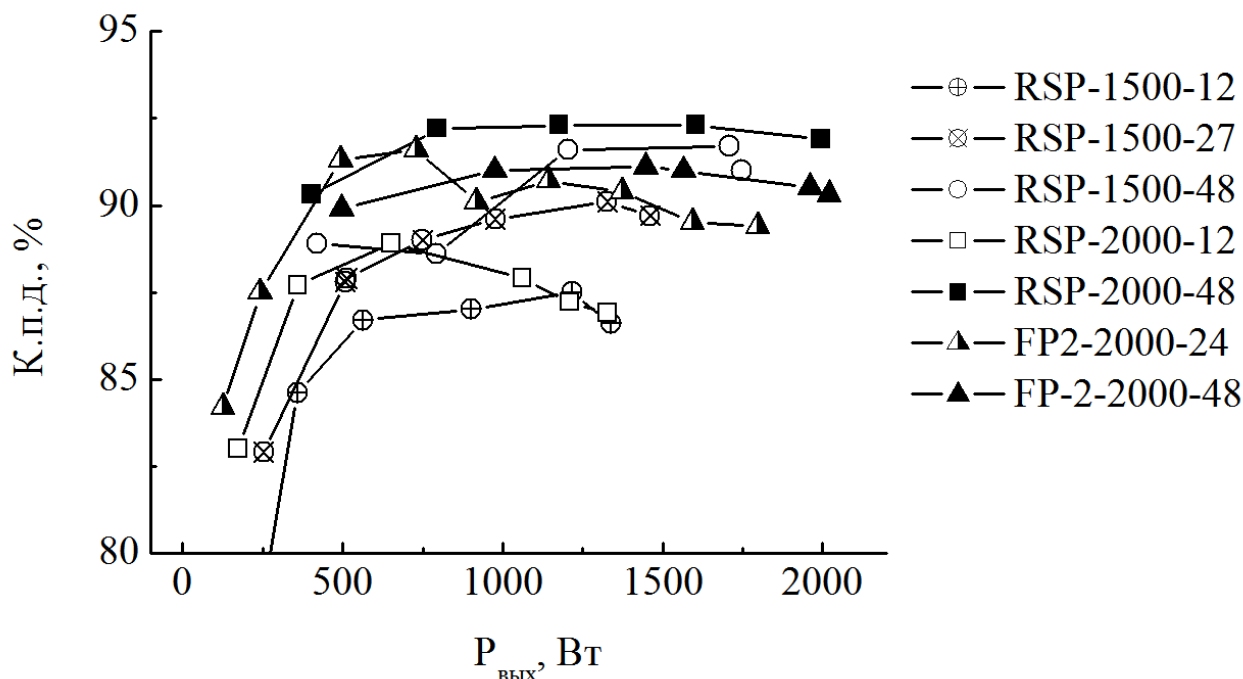


Рисунок 1.4 – Данные экспериментальных измерений КПД различных серий ИВЭП [21]

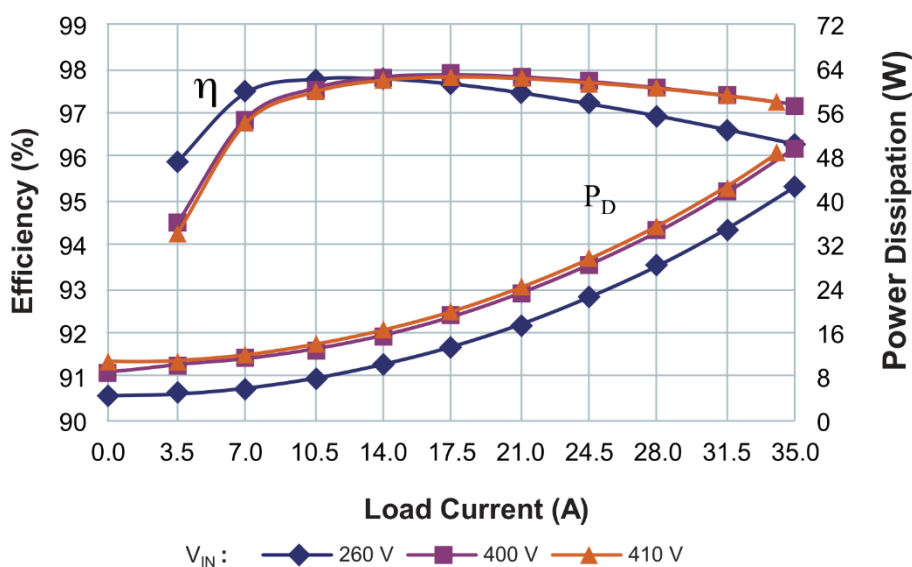


Рисунок 1.5 – Данные экспериментальных измерений КПД ВСМ400 [22]

Приведенные на Рисунке 1.6 данные показывают измеренные уровни напряженности поля генерируемых радиопомех – промышленные радиопомехи (ИРП) излучаемого типа –

некоторых ИВЭП в диапазоне частот 0.01 – 1000 МГц [21]. Заметное различие в уровне радиопомех ИВЭП фирмы MeanWell RSP-1500-48 и RSP-2000-48 обусловлено использованием алгоритма МКСК ZVS в первом, что является ещё одной причиной повсеместного распространения алгоритмов МКСК – электромагнитная совместимость при одновременном функционировании множества устройств выходит на передний план при разработке радиотехнических систем. Особенно заметный эффект снижения помех МКСК даёт на высоких частотах (более 10 МГц), где уменьшение напряжённости поля радиопомех (по сравнению с ИВЭП RSP-2000-48) достигает 10-и кратного значения и составляет 10 – 20 дБ/мкВ/м. Специализированный ИВЭП Flatpack2-2000 также не создаёт электромагнитное излучение свыше уровня 60 дБ/мкВ/м.

Проведённый анализ подтвердил необходимость замены алгоритмов управления, основанных на ШИМ, алгоритмами МКСК (в частности, ZVS).

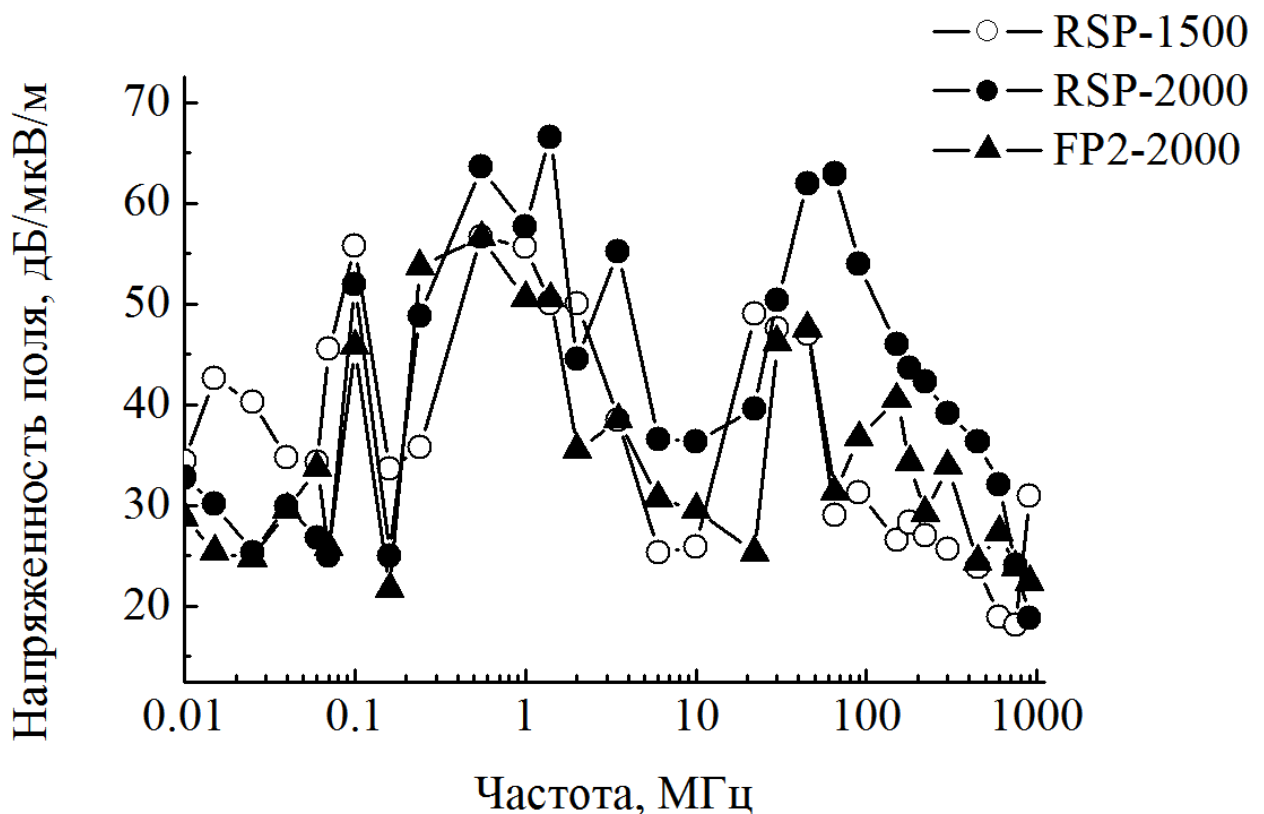


Рисунок 1.6 – Экспериментальные измерения уровней электромагнитного излучения ИВЭП [21]

1.1.4 Архитектурные особенности ИВЭП

Для определения пути решения поставленной задачи необходимо детально рассмотреть устройство ИВЭП, определить наиболее критичные элементы, рассмотреть схемотехническое исполнение различных узлов. Определение наиболее эффективного метода реализации ИМС

также определяется исходя из условий её функционирования, которые, в свою очередь, могут быть определены из анализа архитектурных особенностей построения ИВЭП. Современные ИВЭП являются ИВЭП импульсного типа, что определяет необходимость исследования импульсной высокочастотной технологии применительно к полупроводниковым приборам.

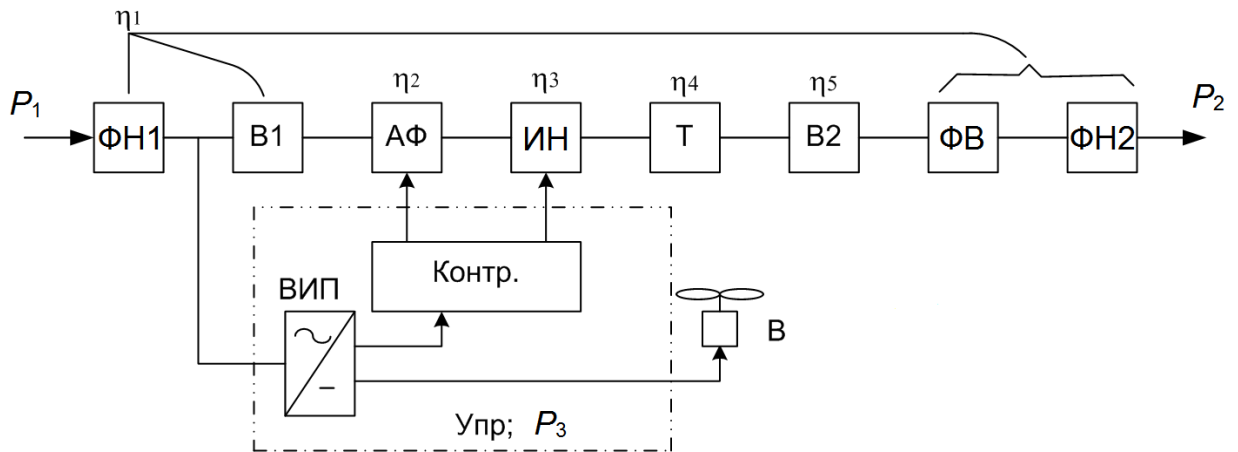


Рисунок 1.7 – Функциональная схема типового ИВЭП [2]

КПД ИВЭП характеризует эффективность работы всех его частей. На Рисунке 1.7 приведена типовая схема ИВЭП, включающая: входной и выходной фильтры помех (ФН1 и ФН2, соответственно), диодное звено выпрямителя напряжения сети (В1), активный фильтр тока сети (АФ, корректирующий форму тока и величину коэффициента мощности источника), высокочастотный инвертор напряжения (ИН), силовой трансформатор (Т), выходной выпрямитель (В2), фильтрующее звено выпрямленного напряжения (ФВ), инфраструктуру управления (Упр) – контроллер (Контр.), внутренний источник питания (ВИП), - вентилятор системы охлаждения (В). Индексами $\eta_1, \eta_2 \dots \eta_5$ обозначены КПД отдельных модулей или группы модулей силового тракта. КПД источника, определяемое отношением мощности выхода (P_2) к мощности входа (P_1), может быть выражено через КПД силового тракта:

$$\eta_c = \prod_{i=1}^5 \eta_i. \quad (1.1)$$

С учетом мощности потребления модулем «Упр» (P_3), составляющей долю $\Delta p_3 = P_3 / P_2$, результирующий КПД (1.1) определяется соотношением 1.2:

$$\eta = \eta_c \frac{1}{1 + \eta_c \Delta p_3} \approx \prod_{i=1}^5 \eta_i - \Delta p_3 \quad (1.2)$$

Таким образом, ИВЭП, удовлетворяющий минимальным требованиям стандарта «80 PLUS» [1], должен иметь эффективность каждой его части не менее 96 % (результирующий

КПД тракта $\eta_c = 0.815$, а с учетом $\Delta p_3 \approx 0.02$ получим $\eta = 0.8$). Такие высокие показатели для сложных электрических схем ИВЭП достигаются несколькими способами: изменение частоты преобразования, усложнение схемотехнических решений, а также использование более совершенной элементной базы. Дальнейшее увеличение выходной мощности ИВЭП при ужесточении требований по габаритам требует соответствия самым высоким требованиям стандарта «80 PLUS» (КПД $\geq 90\%$).

Решение данных проблем состоит в использовании схемотехнических решений, позволяющих осуществлять МКСК. Режимы переключения при нулевом напряжении (ZVS) и нулевом токе (ZCS) позволяют существенно снизить энергию коммутационных потерь, что приводит к уменьшению как нагрева элементов, так и электромагнитного излучения.

1.1.5 Схемотехническое исполнение функциональных частей ИВЭП

Активный фильтр тока потребления (корректор коэффициента мощности) ИВЭП.

Классическая принципиальная схема активного корректора коэффициента мощности (АККМ, либо активный фильтр тока потребления – АФ) является повышающим преобразователем, что предполагает использование в его схеме выпрямительного диода с предельно малым временем восстановления. Это требование возникает из необходимости работы АККМ в непрерывном режиме тока индуктивности, так как при этом минимизируются броски тока через индуктивность и порождаемые ими помехи в радиочастотном диапазоне. Негативное влияние обратного тока диода при включении СК может быть минимизировано при уменьшении скорости изменения тока (di/dt) при дополнении схемы активными или пассивными демпфирующими цепями.

Использование технологии МКСК в звене АККМ [24] с активными демпфирующими цепями [25] требует специализированных микросхем (типа UC3854 [26, 27]), и позволяет реализовать МКСК в модуле АФ: как основного, так и вспомогательного ключа в активной демпферной цепи. Также возможно модифицирование АККМ устройств, подключённых к трёхфазной электросети, используя аналогичные принципы (например, используя управляющую микросхему L6599 [28]).

Отдельно стоит отметить безмостовой повышающий преобразователь, позволяющий существенно повысить КПД ИВЭП [24]. Использование передовой элементной базы (SiC, InP) и интеллектуальных систем (микроконтроллеров) позволяет создать высокоэффективные устройства (КПД АККМ порядка 98-99 % при мощности ИВЭП 3 кВт) с низким уровнем электромагнитных помех [29].

Вторичный преобразователь ИВЭП. Вторичный преобразователь включает комплекс функциональных модулей (ИН+Т+В2+ФВ, Рисунок 1.7), обеспечивая преобразование постоянного напряжения на выходе АФ в постоянное выходное напряжение ИВЭП.

Базовых схем вторичных преобразователей ИВЭП, обеспечивающих электрическую изоляцию входной и выходной цепей, существует относительно немного [2, 30 – 33]:

- 1) Асимметричная прямого хода:
 - А) Одноключевая (классическая однотактная);
 - Б) Двухключевая (псевдодвухтактная, asymmetrical half-bridge forward converter);
- 2) Схема обратного хода («flyback»);
 - А) Одноключевая (классическая однотактная);
 - Б) Двухключевая (псевдодвухтактная, asymmetrical half-bridge flyback converter);
- 3) Симметричная прямого хода:
 - А) Двухтактный преобразователь (Push-Pull converter);
 - Б) Полумостовая схема (symmetrical half-bridge converter);
 - В) Полная мостовая схема.

В Таблице 1.3 представлена сводная информация, характеризующая ИВЭП, выполненные по классической схемотехнике с коммутацией СК по методу ШИМ. В Таблице 1.3 указаны: выходная мощность, количество СК, допустимое рабочее напряжение СК (voltage rating, U_{\max}) при условии постоянства напряжения на входе вторичного преобразователя ($U_{01} = 400$ В), сложность реализации (аналитическая оценка, 1 – мин., 5 – макс.).

Таблица 1.3 – Характеристики основных схем построения вторичного преобразователя ИВЭП [2]

Схема	Мощность, Вт	К-во ключей	U_{\max} , В	Сложность
Обратноходовая одноключевая	1-75	1	900	1
Прямоходовая одноключевая	1-250	1	900	1
Обратноходовая двухключевая	250	2	600	2
Полумостовая	200-1000	2	600	3
Двухтактный преобразователь	200-500	2	900	4
Прямоходовая двухключевая	1000	2	600	2
Полная мостовая	500-2000	4	600	5

МКСК возможно реализовать, используя схемотехнические решения резонансного преобразователя, отличающиеся по методу построения резонансного контура. Наиболее популярные и широко распространённые конструкции резонансных преобразователей следующие: последовательный, параллельный, комбинированный [34 – 37].

Последовательный резонансный преобразователь имеет следующие недостатки: проблему с регулировкой напряжения при малых нагрузках, высокий уровень энергетической загрузки резонансного контура при любой нагрузке, высокую токовую нагрузку при

переключении силовых транзисторов. Возможен выход за рамки режима МКСК при определённых нагрузках (такой режим реализуется при номинальной расчетной нагрузке ИВЭП; при значительном отклонении от номинальной нагрузки режим МКСК нарушается).

Параллельный резонансный преобразователь лишён недостатка, связанного с регулировкой напряжения при малых нагрузках, однако проблема высокой загрузки резонансного контура остается. Также существуют проблемы, связанные с высокой токовой нагрузкой при переключении силовых транзисторов, и ограниченного действия режима МКСК.

Комбинированный преобразователь с трёхэлементным резонансным контуром может рассматриваться как параллельно-последовательный. Данная конструкция позволяет регулировать выходное напряжение при любой нагрузке, однако, схема также чувствительна к изменению входного напряжения. Существуют проблемы, связанные с высокой токовой нагрузкой силовых ключей и сохранением режима МКСК при выключении.

Современная модернизация схемы с комбинированным резонансным преобразователем (т.н. трёхэлементный резонансный контур, состоящий из 2-х индуктивностей (L) и конденсатора (C), обозначаемый соответственно – LLC) позволяет осуществлять МКСК при любой нагрузке, что приводит к соответствующему уменьшению коммутационных потерь [38]. Гибкий контроль осуществляется изменением частоты работы преобразователя. Существует ряд специализированных микросхем (например, UC3875 [39], или UCC25600 [40]), на основе которых возможно реализовать схему управления данного контура, осуществляющую МКСК (а именно – resonance ZVS). В случае использования передовых методик построения резонансных схем (LLC) возможно дальнейшее увеличение эффективности, уменьшение электромагнитных помех, увеличение выходной мощности единичного устройства и увеличение удельных показателей. Использование передовых алгоритмов управления, разработанных для микропроцессорного управления (например, PIC33FJ16GS502 [41]), позволяет адаптивно изменять режим работы LLC преобразователя, сохраняя режим МКСК ZVS.

Звено выходного выпрямителя В2. Классическая схема выходного выпрямителя построена на основе выпрямительных диодов. Недостатком такой схемы является возникновение статических и динамических потерь энергии в диодах. Если первая составляющая определена неизбежным падением напряжения на диоде на интервале проводимости тока, то вторая может быть ослаблена повышением быстродействия диодов. Синхронное выпрямление тока с использованием полевых транзисторов увеличивает КПД выходного выпрямителя, однако сложность построения выходного звена существенно увеличивается. При замене диодов в схеме выпрямителя на синхронные ключи требуется введение соответствующей схемы управления СК. Возможно как непосредственное управление СК, так и использование специализированных ИМС, причём второй метод предпочтительнее

ввиду более широкой области применения. Использование активного выпрямителя диктуется необходимостью повышения КПД, поэтому появились специализированные управляющие ИМС типа UCC28950 [42].

1.2 ИМС – основа управления функциональных частей ИВЭП

1.2.1 Общие сведения о технологии изготовления ИМС

Общая технологическая схема процессов производства полупроводниковых ИМС включает несколько стадий.

Первой стадией является комплекс подготовительных процессов: изготовление комплекта фотошаблонов, корпусов ИМС, а также некоторые специфические, вроде определения типа подложек и др.

Формирование структуры ИМС происходит по планарно-эпитаксиальной технологии, заключающейся в создании элементов ИМС в приповерхностных слоях полупроводниковой пластины с одной (рабочей) стороны. Причем отдельные процессы групповой обработки, например, фотолитография, диффузия примесей, окисление, очистка поверхности пластины, носят циклический характер, т.е. обычно многократно повторяются при синтезе структуры полупроводниковых ИМС и каждая последовательность процессов формирует определенную часть структуры ИМС. При этом физико-химическая сущность повторяющихся процессов часто остается неизменной, а меняются только технологические режимы, фотошаблоны, используемые для фотолитографии, и некоторые материалы. Формирование структуры ИМС заканчивается получением межсоединений элементов и защитой (кроме выводных контактных площадок) полупроводниковой ИМС пассивирующим покрытием. В производстве полупроводниковых ИМС оптимально сочетается использование процессов в жидких, газовых и плазменных технологических средах.

Заключительные процессы обычно представляют собой совокупность индивидуальных обработок объекта производства, включая контроль функциональных параметров ИМС, разделение пластин на кристаллы, сборку и монтаж кристаллов в корпусах, герметизацию, выходной контроль, испытания, маркировку, и упаковку [43].

Создание структуры кремниевой ИМС на биполярных транзисторах с изоляцией элементов обратносмещенными *p-n* переходами представляет собой простейший вариант реализации планарной технологии, используемой для производства полупроводниковых ИМС малой и средней степени интеграции. В качестве иллюстрации простейшего формирования структуры ИМС приведён Рисунок 1.8.

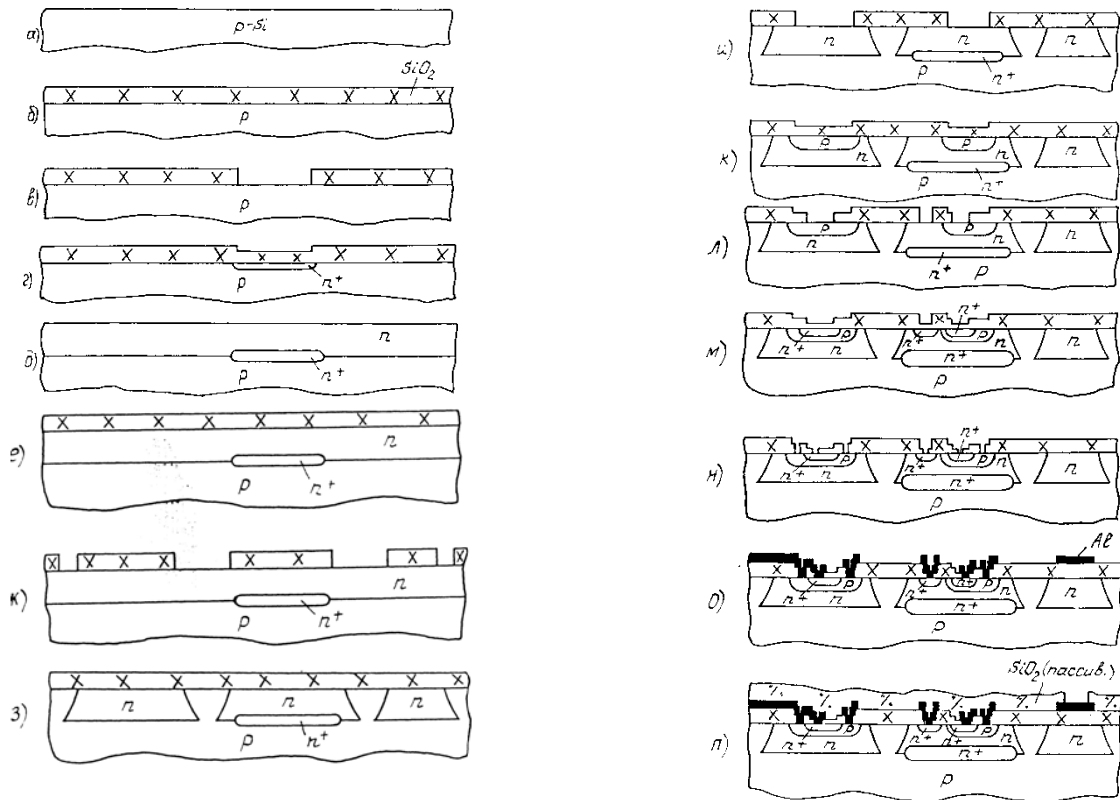


Рисунок 1.8 – Фрагменты поэтапного формирования структуры ИМС: исходная химическая обработка поверхности (а), окисление пластин кремния (б), фотолитография 1 (в), диффузия для формирования скрытых n-слоев (г), эпитаксиальное наращивание (д), окисление (е), фотолитография 2 (ж), диффузия для формирования разделительных р-областей (з), фотолитография 3 (и), диффузия для формирования базовых областей (к), фотолитография 4 (л), диффузия для формирования эмиттерных и приконтактных коллекторных областей (м), фотолитография 5 (н), фотолитография 6 (о), фотолитография 7 для вскрытия окон к контактным площадкам ИМС (п) [43]

1.2.2 ИМС, применяемые в ИВЭП

В ходе обзора ИВЭП рассмотрены ИМС управления и контроля ИВЭП [2]. Для примера, наиболее массовыми ИМС управления являются ИМС производителя Texas Instruments (соответственно, UCC38954DW [17] и UCC28950 [18]).

ИМС UCC38954DW (так же, как и UCC28950), как приведено в спецификации, выполнена по высоковольтной (до 20 В) технологии Би-КМОП (BiCMOS Advanced Phase-Shift PWM Controller). Специфика микросхем управления и контроля ИВЭП требует наличия высоковольтных выходов (типовые значения 10 – 15 В), соответственно, первый, и наиболее важный параметр ИМС – возможность функционировать при высоких напряжениях. А так как напряжение питания может быть нестабильным, то от ИМС требуется функционирование при напряжениях, превышающих выходные (например, напряжение питания может быть выше, как и всплески на шинах управления, связанные с электромагнитными помехами по электрическим шинам). Соответственно, от технологии требуется обеспечение функционирования устройств при напряжении в 30 и более вольт. Также, операции с детекторами токов и напряжений

требуют быстрых аналоговых схем, оперирующих малыми напряжениями. И третий параметр, реализация которого в технологии ИМС должна осуществиться без лишних затрат посредством специализированных расширений, это возможность реализации на едином кристалле элементов с повышенной токовой нагрузкой, так как развитие методов управления ИВЭП идёт в направлении увеличения частоты функционирования, что ведёт к росту управляющих токов.

На примере рассмотренных ИМС контроля и управления, возможно сделать выводы о целесообразности проводить исследование в области высоковольтных и гибридных технологий производства ИМС.

1.2.3 Проблемы реализации высоковольтных ИМС с высокой токовой нагрузкой

В современной научной литературе, в частности, в [44, 45], большое внимание уделяется вопросу прохождения больших токов в металлических межсоединениях мощных силовых ключей. Так, на Рисунке 1.9 представлены исследованные сечения металлизации – стандартное и с утолщением верхнего металла для лучшего теплоотвода. На Рисунке 1.10 представлены типовые результаты математического моделирования в среде ANSYS. В частности, из проведённой научной работы следует, что основной процесс переноса тепла происходит в латеральных направлениях в слоях металла, наиболее близких к структуре силового ключа на кристалле ИМС. Ещё один вывод, который сделали авторы исследования, заключается в том, что наличие «толстого» металла также желательно, причём, помимо очевидного переноса тепловой энергии в латеральном направлении, это позволяет увеличить также и перпендикулярный перенос тепла. Это является критичным ещё и потому, что при перегреве структуры наблюдается изменение значений пробивных напряжений, поэтому минимально возможный перегрев является необходимым условием длительного функционирования ИМС и стойкости к скачкам напряжения и явлениям электростатического разряда [46].

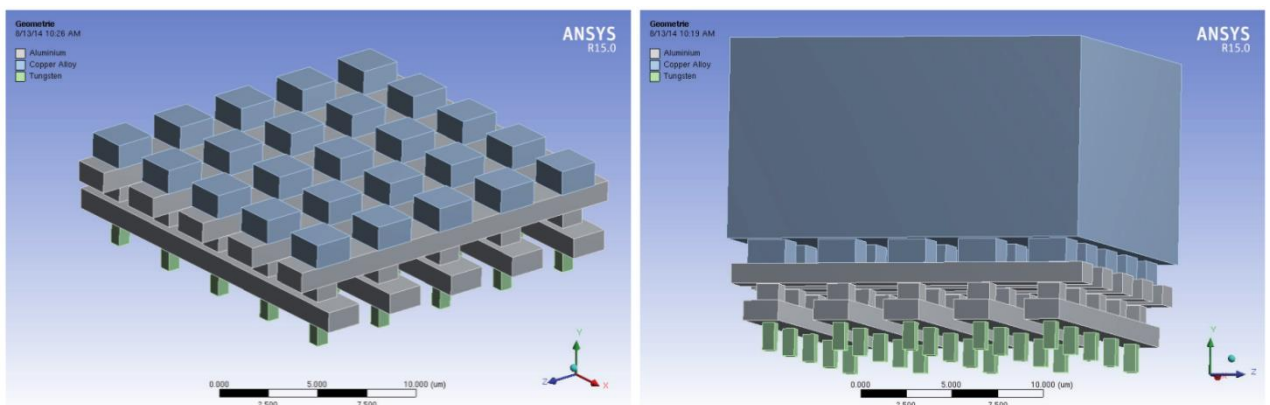


Рисунок 1.9 – Различные структуры исследованных межсоединений силового ключа [44]

Проблемы перегрева и электромагнитной совместимости устройств на кристалле возможно решить технологически. Однако такой подход имеет существенный недостаток – современное микроэлектронное производство имеет высокую стоимость, поэтому распространение получают массовые технологии, являющиеся наиболее удачными компромиссными решениями. Соответственно, имея набор параметров технологии и не имея возможностей их изменить, разработчики ИМС решают большинство проблем на уровне архитектуры, а также схемотехнического и топологического исполнения конечного устройства.

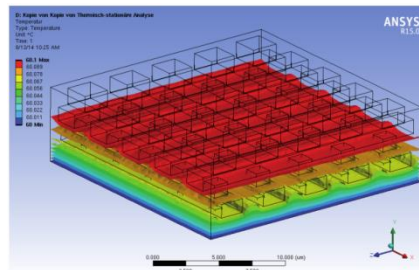


Рисунок 1.10 – Моделирование теплопереноса в межсоединениях силового ключа [44]

Например, в [47 – 53] представлены различные схемотехнические решения для структуры источников опорного напряжения (ИОН), требующихся в составе абсолютно всех ИМС высокой сложности. Стоит отметить, что в едином семействе технологического процесса в рамках КМОП практически идентичные параметры ИОН в рамках единой архитектуры достигаются различными схемными решениями. Кроме того, различные производители (кристалльные фабрики) предоставляют различный набор параметров базовых устройств для разработчиков, например, особенности функционирования в подпороговом режиме и точность его описания. Поэтому нагрев одного и того же схемотехнического решения ИОН на кристаллах ИМС, выполненных по наиболее близким технологиям, приводит как к различному поведению устройства, так и иным нюансам, требующим отдельных исследований.

Вопрос электромагнитной совместимости встаёт наиболее остро при интеграции максимального количества элементов на едином кристалле совместно с уменьшением количества внешних элементов фильтров, выполнение которых в ИМС лишено смысла (например, конденсаторы фильтров цепей питания). Первым блоком в структуре ИМС является встроенный стабилизатор питания. На примере реализованных в источниках [54 – 60] по технологии КМОП линейных стабилизаторов питания следует, что большинство схемных решений стабилизаторов напряжения не имеют возможности функционировать в режиме холостого хода без внешних цепей. С другой стороны, линейные стабилизаторы напряжения требуют меньшее количество внешних элементов, по сравнению с импульсными. Ещё одним направлением реализации питания ИМС является отсутствие встроенного стабилизатора

напряжения и возможность для ИМС функционировать во всём диапазоне питающих напряжений.

Далее, в работе [61] представлены результаты исследований высоковольтных технологий. Рассмотрены различные аспекты, связанные с эффектами сильного электрического поля в микроструктурах, рассмотрены структуры типа «Кремний-на-изоляторе», экзотические структуры гибридных схем с мембранными силовыми ключами (повышение пробивного напряжения), а также рассмотрены проблемы интеграции силовых ключей в состав ИМС, выполненной по КМОП технологии. Наиболее подходящей для совместной реализации силовых ключей и ИМС управления авторы определили специально разработанную для этих целей технологию BCD (Bipolar–CMOS–DMOS). Так, на Рисунке 1.11 приведена зависимость пробивного напряжения от технологических норм различных вариантов технологий BCD (различные поколения и разработчики, а также вариации SOI).

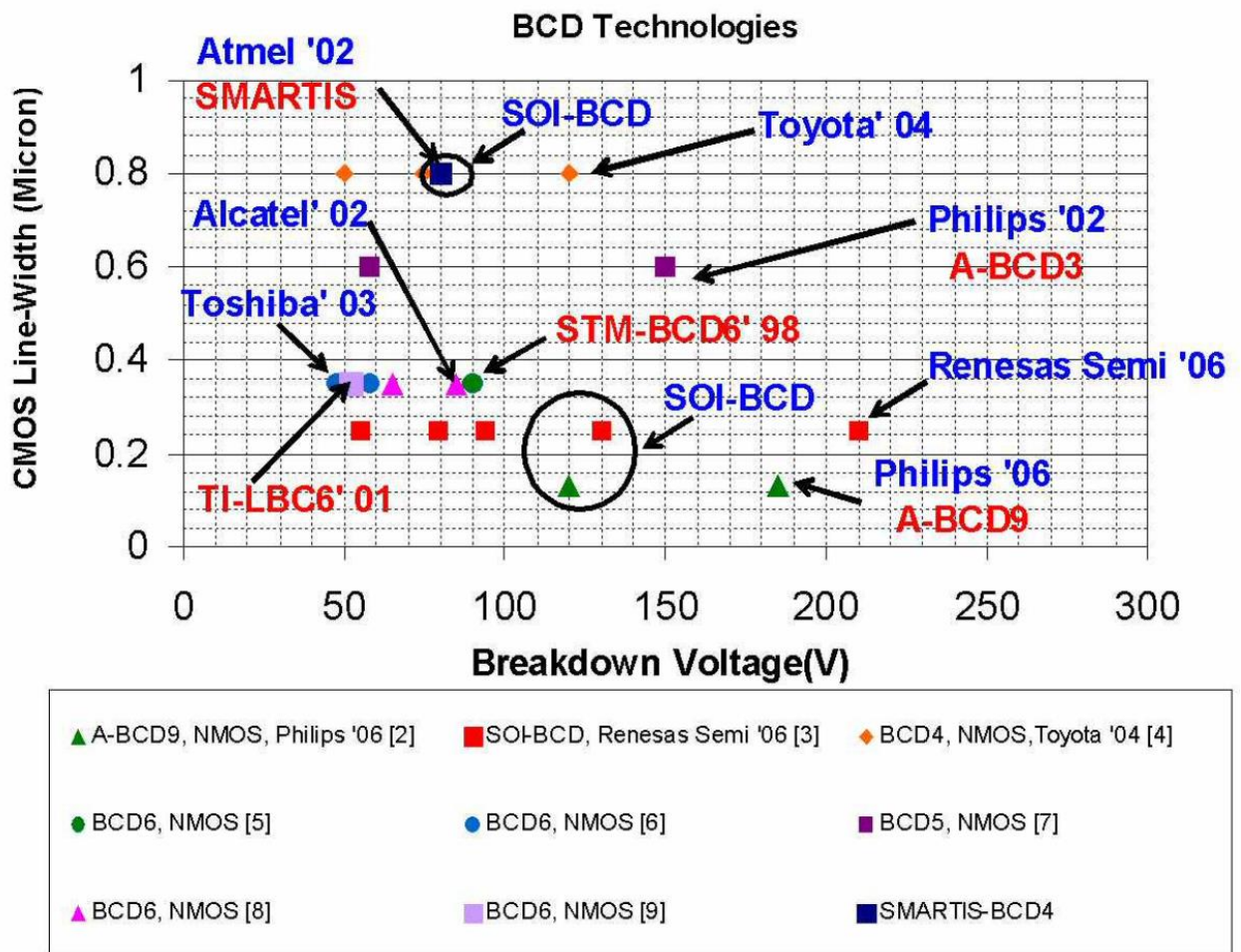


Рисунок 1.11 – Зависимость пробивного напряжения от технологических норм для разных поколений технологии BCD [61]

На Рисунке 1.12 приведены сопротивления канала для различных поколений данной технологии (и пробивные напряжения, соответственно). Авторы приходят к выводу, что

технология BCD поколения 4 и выше (технологические нормы 0.8 – 1 мкм и ниже) в своём развитии достигла той стадии, когда заложенные при её разработке принципы получили должное развитие, а выполнение ИМС по данной технологии позволяет получить те выгоды, которые уже в принципе невозможно получить в других технологических процессах, как например получить ключи с малым сопротивлением канала минимальной площади по стандартной КМОП технологии, либо разработать высоковольтные элементы с высокой токовой нагрузкой по технологии Би-КМОП.

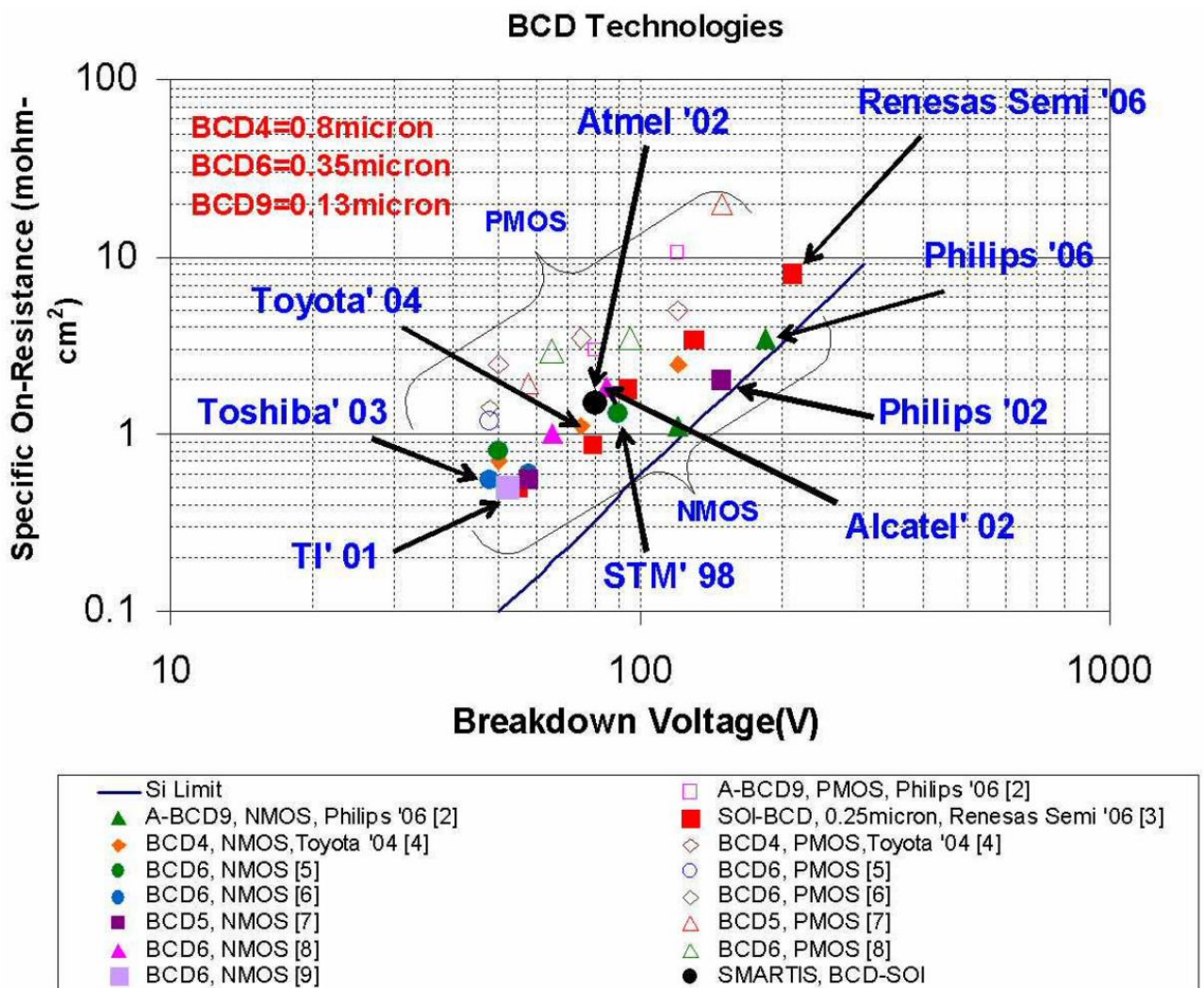


Рисунок 1.12 – Сопротивления канала и пробивные напряжения для различных поколений технологии BCD [61]

В дополнение, в [62] приведены данные по латеральным силовым ключам, разработанным по технологии BCD с технологическими нормами 0.35 мкм. Они позволяют утверждать, что устройства с высокой токовой нагрузкой, выполненные по данной технологии, занимают меньше места в составе ИМС, и позволяют оперировать большими токами (т.е. их удельные характеристики выше). Более того, данное поколение технологии позволяет

реализовать силовые ключи в латеральном исполнении с параметрами, имеющими высокую временную стабильность [63], а также реализовать защиту от высоких напряжений и электростатического разряда, как показано в работе [64] на примере высоковольтного операционного усилителя. Рассмотрены вопросы влияния высоковольтной части на низковольтную [62, 64].

Соответственно развитию КМОП идёт и развитие технологии BCD. 8-е поколение гибридной технологии включает в себя латеральные силовые ключи нового поколения и КМОП часть, выполненную по технологии 0.18 мкм с рабочими напряжениями 1.8 В и 3.3 В [65, 66]. На Рисунке 1.13 представлен технологический разрез технологии BCD поколения 4 (а) и 6 (б), а на Рисунке 1.14 приведено наглядное сравнение элементов, выполненных на различных поколениях одной и той же технологии BCD [66]. Более того, 6-е поколение технологии позволяет создавать СВЧ схемы с частотой более 2 ГГц [65, 66], см. Рисунок 1.15.

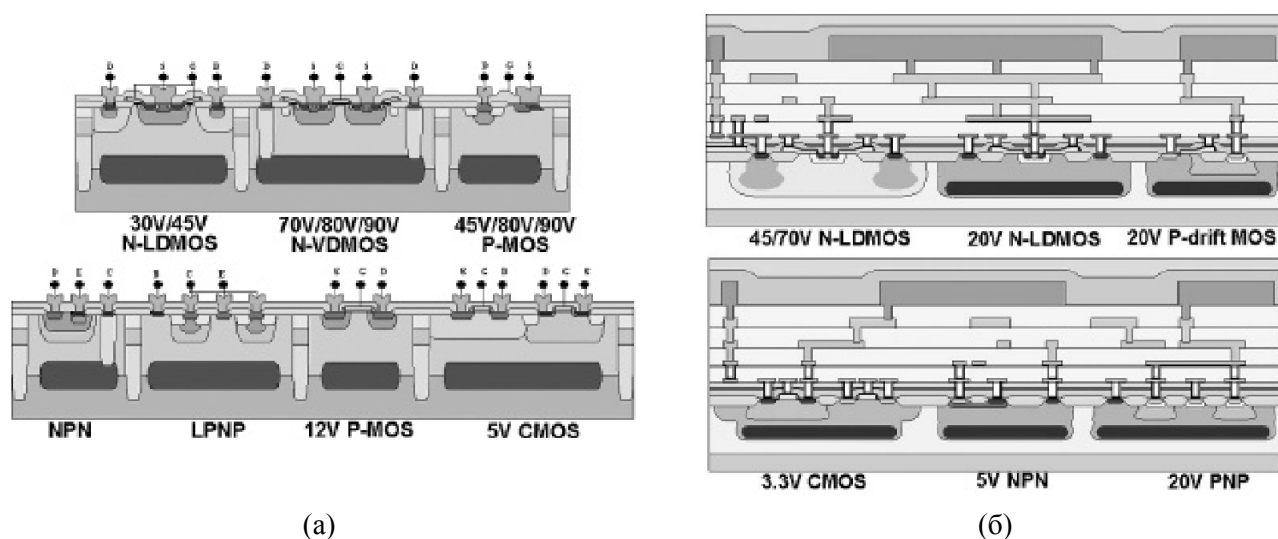


Рисунок 1.13 – Технологический разрез технологии BCD поколения 4 (а) и 6 (б) [66]

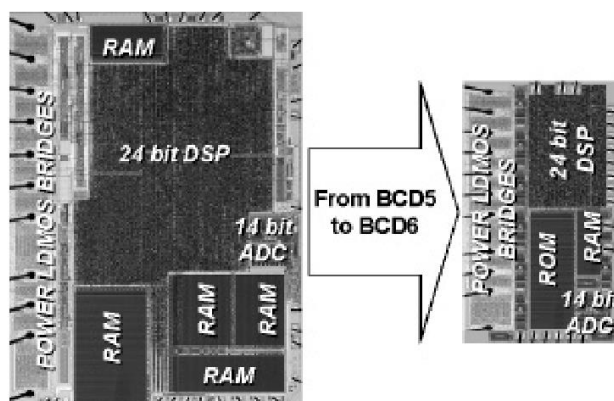


Рисунок 1.14 – Сравнение площади элементов в 5-м и 6-м поколениях технологии BCD [66]

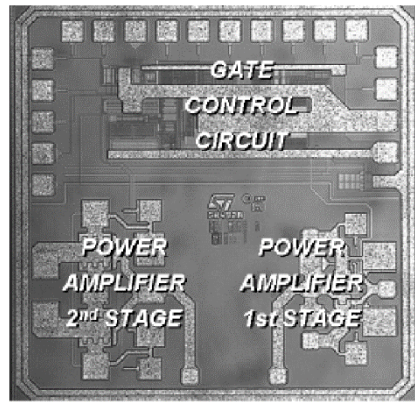


Рисунок 1.15 – Фотография кристалла СВЧ усилителя, технология VCD 6-го поколения [66]

1.2.4 Вопросы электромагнитной совместимости

Стоит подробнее рассмотреть вопросы электромагнитной совместимости применительно к ИМС. Данные проблемы разделяются на 3 категории: восприимчивость к электромагнитной обстановке с высокой напряжённостью электромагнитных полей, восприимчивость к электростатическим разрядам (ЭСР), а также восприимчивость к шумовым помехам.

Электромагнитная обстановка с высокой напряжённостью электромагнитных полей затрагивает все устройства и механизмы, функционирующие вблизи силовых агрегатов. Стоит отметить, что все приборы типа ИМС позволяют использовать в электромагнитной обстановке с минимальной степенью жёсткости – первой. «Степень жесткости 1 соответствует электромагнитной обстановке, в которой могут эксплуатироваться чувствительные приборы, использующие электронные лучи (мониторы, электронные микросхемы и др.)» [67]. Соответственно, меры по защите ИМС определяются выбором места, удалённого от источников полей с напряжённостью выше 1 А/м, а также магнитное экранирование модулей устройств целиком.

Электростатический разряд является наиболее опасным фактором, выводящим из строя ИМС ещё до того, как они будут распаяны на печатной плате. Кроме того, внешние электромагнитные поля и высоковольтные силовые модули могут вызвать кратковременные всплески напряжений на линиях, превышающие допустимое рабочее напряжение в разы, что может быть губительно для ИМС, имеющих низкий рейтинг по защите от ЭСР (500 В и менее).

Кратко, существует три пути накопления электростатического напряжения (заряда): трибоэлектрический, индуктивный, ёмкостной. Трибоэлектрический заряд возникает при трении диэлектрического материала о другой материал (не обязательно диэлектрический). Индуктивный заряд является ничем иным, как перераспределением зарядов при сближении тел с различным электростатическим потенциалом. Ёмкостной заряд возникает при уменьшении

ёмкости заземления (удаления от заземляющей поверхности) одного тела, находящегося под воздействием электрического поля другого тела [68].

Основной причиной выхода из строя ИМС является пробой диэлектрика. Пробой происходит как в МДП структурах, так и в биполярных, в случае, когда через активную область транзистора проходит металлизация, отделенная тонким слоем оксида. При пробое диэлектрика возникает канал паразитной проводимости (см. Рисунок 1.16) [68, 69].

Кроме пробоя диэлектрика, ЭСР высокой мощности может вызвать локальный разогрев кристалла ИМС до температуры плавления кремния (1415°C) и выше. Разрушение перехода эмиттер-база в n-p-n транзисторе чаще всего вызывается ЭСР. Кроме того, при недостаточной энергии ЭСР может наблюдаться постепенная деградация p-n перехода. Постепенная деградация цепей ИМС происходит при увеличении количества ЭСР. Деградация имеет эффект накопления и отказ ИМС может произойти неожиданно, поэтому это явление является наиболее опасным в длительной перспективе, так как затрагивает надёжность и долговременные процессы, тяжело воспроизводимые в лабораторных условиях при исследовании ИМС.

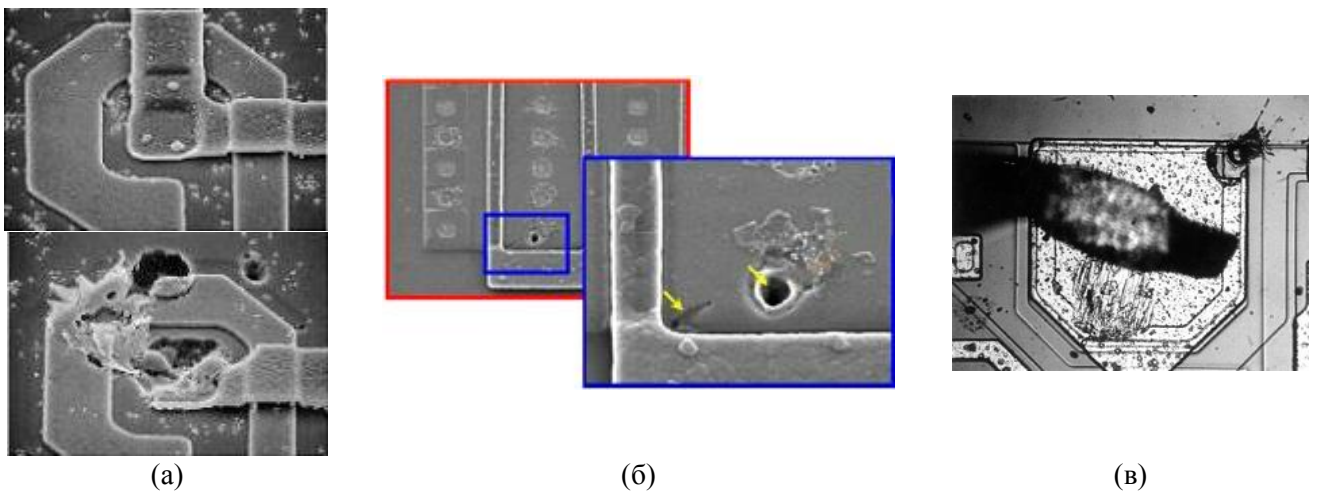


Рисунок 1.16 – Полное разрушение металлизации (а), частичное разрушение диэлектрика (б), перемычка на металлизации (в) в результате пробоя диэлектрика при ЭСР [68, 69]

Необходимо применять схемотехнические методы, ограничивающие токи и напряжения ЭСР. Некоторые приёмы заключаются в следующем:

- Увеличение импеданса сигнальных линий – установка последовательных сопротивлений или индуктивностей. Стоит отметить, что высокоскоростные линии невозможно защитить таким образом, так как номиналы сопротивлений и индуктивностей могут оказаться ограничивающим фактором быстрогодействия.
- Поглотители переходных процессов – Transient Voltage Suppressors (TVS) [70, 71].

- Фильтры нижних частот –RC или LC фильтры обеспечивает защиту линии от прямого ЭСР. Однако, как и в случае увеличения импеданса, не применимо к высокоскоростным интерфейсам.
- Использование синфазных дросселей – проводник для дифференциального сигнала (полезного) и индуктивность для синфазного (шума). Подходит для высокоскоростных интерфейсов [72].

Восприимчивость к шумовым помехам особенно важна для быстродействующих схем, так как нередко шумовая помеха может иметь продолжительность нескольких рабочих циклов, и выходной сигнал будет соответствующим образом искажён. Защита ИМС строится на основе фильтров, как внешних, так и внутренних, в том числе цифровых [73, 74]. Стоит отметить, что принципы защиты от шумовых помех в большинстве своём повторяют принципы защиты от ЭСР с той лишь разницей, что разработка защиты проводится преимущественно для ИМС, работающих в штатном режиме в составе сборки элементов на печатной плате. Кроме схемотехнических методов применяются программные методы коррекции ошибок в передаче данных. В случае сверхвысокочастотных интерфейсов на помощь также приходят экранирование и современные методы гальванической изоляции – оптические каналы связи.

1.2.5 Источник опорного напряжения и температурная стабильность ИМС

Более подробное изучение вопроса температурной стабильности ИМС позволяет определить блок ИОН как совокупность элементов, имеющих широкий диапазон функционирования в отдельности, но также широкий разброс по параметрам и температурным коэффициентам этих параметров. Принцип построения ИОН с напряжением, равным ширине запрещенной зоны с низким температурным коэффициентом, состоит в компенсации отрицательного температурного дрейфа опорного диода напряжением с положительным дрейфом, которое вырабатывается специальным блоком – РТАТ генератором (Proportional to absolute temperature) [75, 76]. После компенсации линейной составляющей температурного дрейфа диода выходное напряжение ИОН (в этом случае говорят об ИОН 1-го порядка) вдали от максимума также зависит от температуры (см. Рисунок 1.17). Опорное напряжение ИОН 1-го порядка при номинальной температуре T_0 определяется выражением:

$$U_{ОП0} = U_{G0} + \frac{(m-1)kT_0}{q} \quad (1.3)$$

где U_{G0} – экстраполированное значение ширины запрещенной зоны при температуре 0 К.

Зависимость температурного дрейфа выходного напряжения ИОН 1-го порядка от температуры описывается выражением:

$$\frac{dU_{оп}}{dT} = \frac{(m-1)kT_0}{qT} \quad (1.4)$$

Для компенсации квадратичной составляющей дрейфа выходного напряжения ИОН 1-го порядка используют дополнительное слагаемое пропорциональное квадрату абсолютной температуры, которое вырабатывается соответствующим генератором. В этом случае говорят об ИОН 2-го порядка. Его дрейф определяется уже некомпенсированным членом 3-го порядка (Рисунок 1.17).

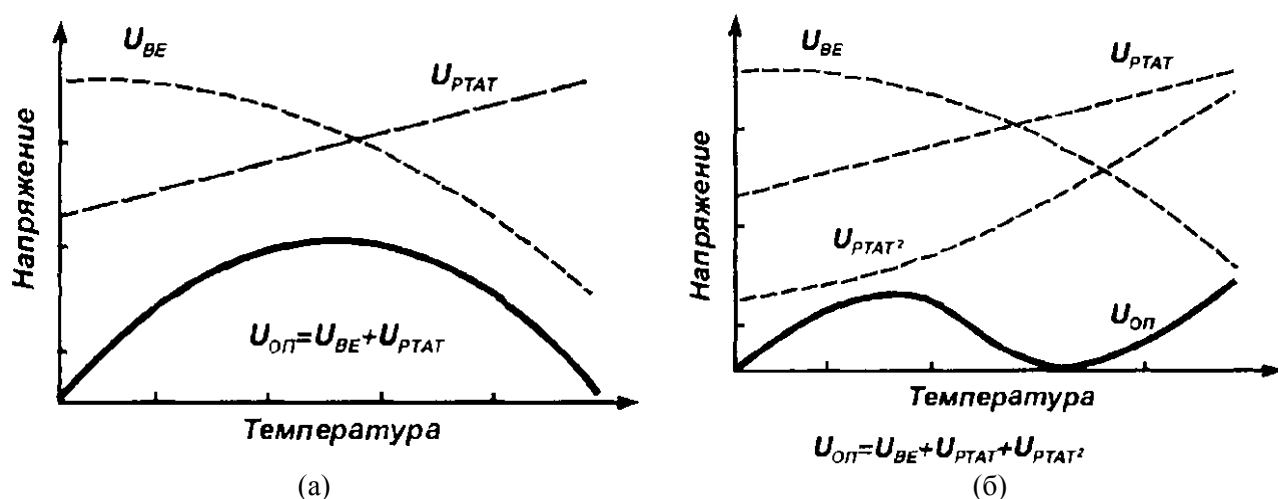


Рисунок 1.17 – Зависимость выходного напряжения от температуры в ИОН 1-го (а) и 2-го (б) порядка

Для построения ИОН используется стандартная схема, представленная на Рисунке 1.18. В этой схеме РТАТ-генератор реализован на элементах VT1, VT2, R3, R4, причем для получения ТКН (температурного коэффициента напряжения) примерно 2 мВ/град площадь транзистора VT1 должна быть больше площади VT2 в 10 раз, а сопротивление R3 при этом меньше R4 в 10 раз [75 – 77]. Усилитель ошибки D необходим для поддержания равенства токов в плечах R2 и R3. Для компенсации квадратичной составляющей, если это необходимо, в данной схеме удобно использовать резистор R5 или его часть, поскольку он суммирует все составные части токов ИОН, Рисунок 1.17(б).

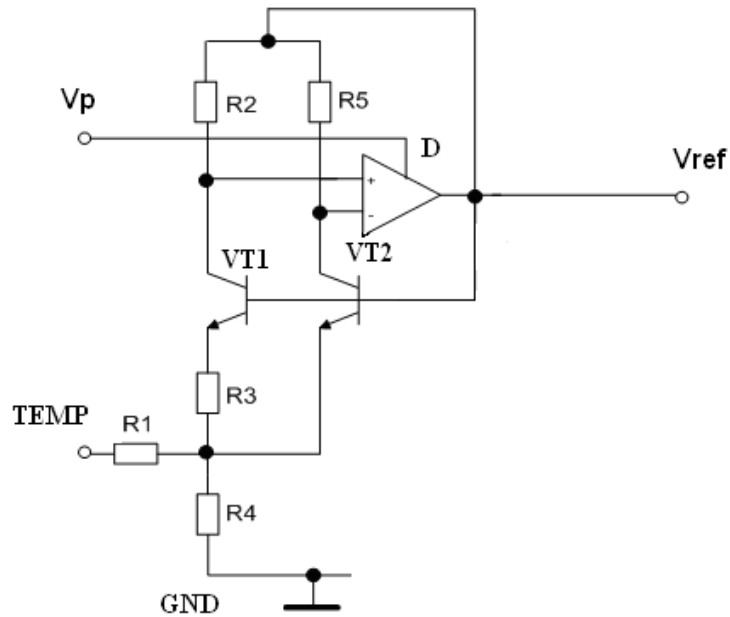


Рисунок 1.18 – Структурная схема ИОН

1.3 Теоретические основы МКСК ZVS

Рассмотрев основные вопросы, связанные с реализацией ИМС, рассмотрим вопросы реализации алгоритма МКСК, а также тех параметров, которые должно обеспечивать управляющее устройство и, в последующем, ИМС.

1.3.1 Реализация алгоритма МКСК

В блоках преобразователей ИВЭП СК скомбинированы в определённые конфигурации, определяющие непрерывность потока мощности в нагрузке при переводе ключей из одного состояния в другое [3, 4, 78]. Наиболее распространённая комбинация СК представляет собой стойку из последовательного соединения ключей, шунтированных обратными диодами. В частном случае один из СК в стойке (верхний или нижний) может отсутствовать. Примеры преобразователей напряжения понижающего и повышающего типа на основе стоек из пары ключей показаны на Рисунке 1.19. Для выявления проблем, связанных с коммутацией (переключением) тока СК и определения путей их разрешения рассмотрим упрощённый алгоритм работы схем при активизации одного из СК (T_1) и одного из диодов противоположного ключа (D_2), представленный на Рисунке 1.19. До поступления сигнала управления ключом (момент времени t_1 , Рисунок 1.19) ток, поддерживаемый индуктивностью L , через диод D_2 спадает в замкнутой цепи (цепь обозначена пунктирной линией).

На временной диаграмме работы схемы (Рисунок 1.20) эта составляющая тока также отображена пунктирной линией.

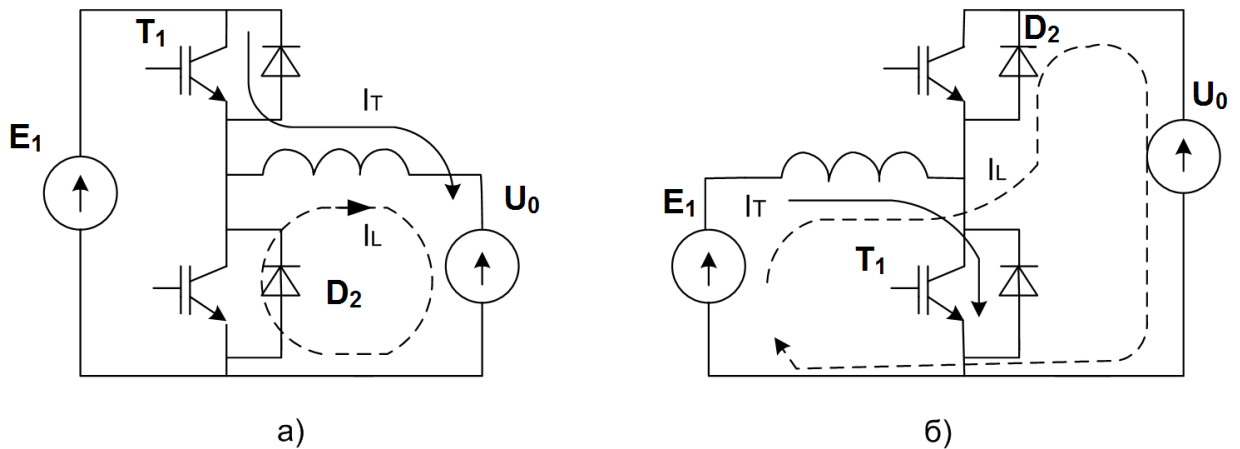


Рисунок 1.19 – Типовая схема импульсного преобразователя: понижающий (а) и повышающий (б)

По истечении интервала задержки отпирания ключа ($t_0 - t_1$) транзистор T_1 открывается, и под действием первичного источника ЭДС (E_1) начинает возрастать ток индуктивного элемента. После достижения током транзистора уровня тока индуктивности (момент времени t_3), напряжение «коллектор-эмиттер» транзистора начинает спадать. На интервалах нарастания тока ($t_H(i)$) и спада напряжения ($t_C(u)$) образуется импульс мощности потерь включения, зависящий как от длительности интервалов нарастания тока и спада напряжения, так и от уровня тока I_L в момент t_3 . В частности, при нулевом значении тока интервалы коммутации исчезают. Такой режим переключения является МКСК при нулевом уровне коммутируемого тока, или Zero Current Switching (ZCS) [4, 78]. Следствием является снижение потерь мощности в ключе и исключение бросков тока, порождаемых в паразитных цепях при большой скорости нарастания тока.

При снижении управляющего импульса до нуля (момент времени t_5) запускается механизм разряда входной ёмкости ключа, и по истечении интервала задержки ($t_5 - t_6$) напряжение на транзисторе растет (интервал $t_H(u)$). Далее следует интервал спада тока ($t_C(i)$).

Произведение мгновенных напряжений и токов определяет мгновенную мощность, пик которой близок к значению

$$P_{T(\text{ПИК})} \approx I_{L\text{max}} \times E_1 \quad (1.5)$$

а средняя величина мощности порядка

$$P_T \approx \frac{1}{2} P_{T(\text{ПИК})} \frac{t_H(u) + t_H(i)}{T} \quad (1.6)$$

где T – период частоты преобразования. В общем случае, кроме коммутационных потерь присутствует составляющая статических потерь, которая у современных транзисторов относительно мала.

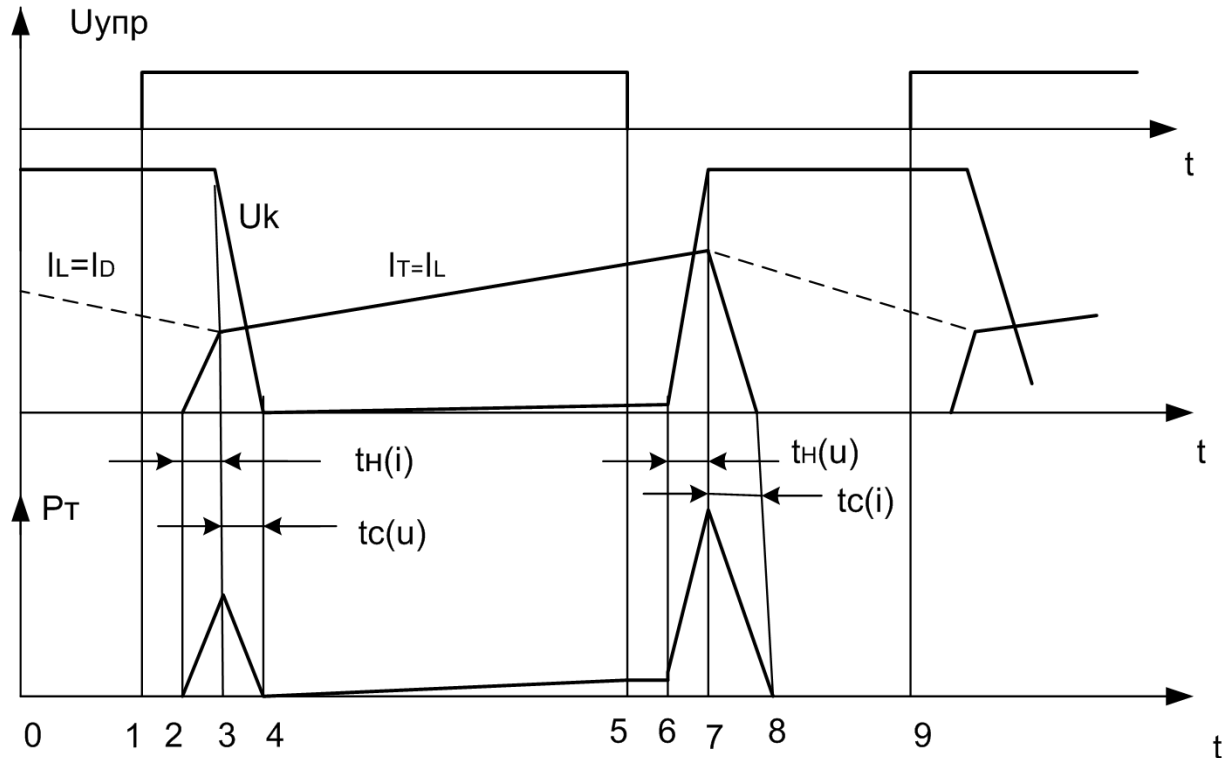


Рисунок 1.20 – Временные диаграммы работы стойки ключей, представленных на Рисунке 1.20

Из вышеизложенного следует, что для снижения $P_{\text{пик}}$ следует фиксировать напряжение на коллекторе транзистора на интервале $t_6 - t_8$ на уровне, близком к нулю. Этому случаю соответствует режим МКСК при нулевом уровне напряжения на силовом ключе, или Zero Voltage Switching (ZVS) [4, 78]. Данное решение в теории позволяет уменьшить коммутационную мощность потерь до нуля, однако в реальности величина потерь мощности существенно зависит от величины минимального напряжения на ключах и от скорости восстановления запирающих свойств транзисторов (длительности интервалов $t_5 - t_6$, $t_7 - t_8$). Строго говоря, данный вариант является ZVS с ограничением по времени интервала низкого напряжения на ключе и может быть ориентирован на быстродействующие транзисторы. Снятие названного ограничения требует дополнительного вмешательства в режим управления транзистором с целью жёсткой фиксации момента начала активной стадии запираения ключа, что может быть реализовано при получении информации о приближении траектории движения рабочей точки запираемого транзистора к границе активного режима.

На Рисунке 1.21 показана характеристика режима МКСК ZVS. На рисунке обозначены: $U_{\text{к}}$ – постоянное напряжение первичного источника, $I_{\text{л}}$ – максимальный расчётный ток ключа,

U_D – напряжение «коллектор-эмиттер» («сток-исток»), I_D – ток ключа, E_{ON} и E_{OFF} – потери энергии при включении и выключении транзистора. Низкое (близкое к нулю) напряжение U_D при включении и выключении транзистора является обязательным условием минимизации потерь энергии E_{ON} и E_{OFF} [79].

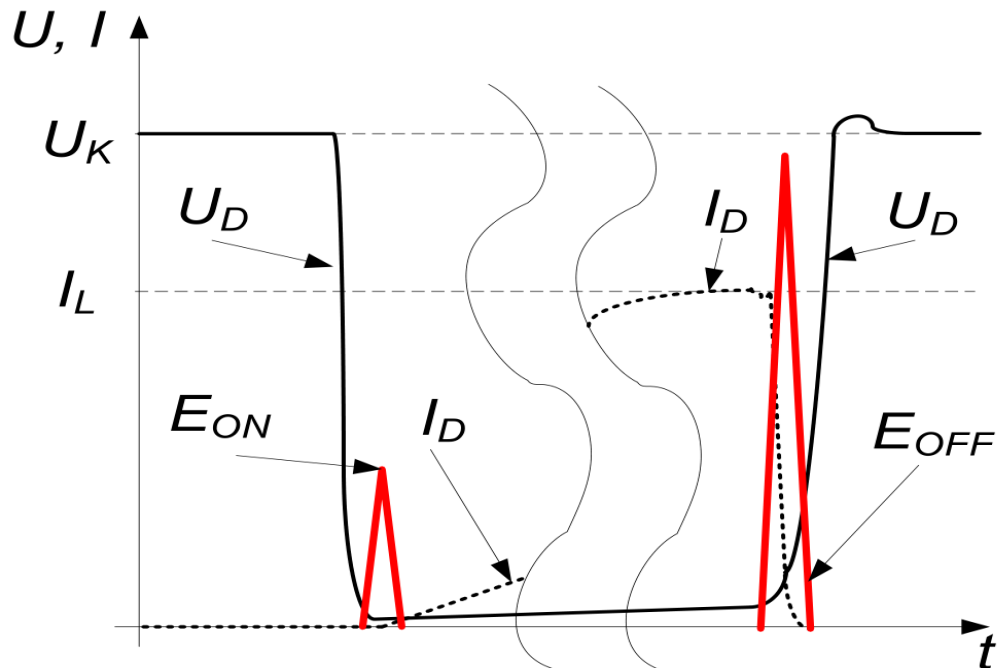


Рисунок 1.21 – Теоретическая характеристика режима ZVS [79]

1.3.2 Функциональная реализация МКСК ZVS

Одним из распространённых решений для реализации алгоритма МКСК ZVS является шунтирование ключей в стойке конденсаторами и обеспечение условий для их периодического перезаряда синхронно с частотой переключения. Для этого в стойке ключей необходимо периодически активизировать и транзисторную и диодную пару. Необходимость шунтирующих ёмкостей обусловлена условием непрерывности тока индуктивности при запираании транзистора. На стадии запираания транзистора ток индуктивности заряжает конденсатор выключаемого транзистора и разряжает конденсатор, шунтирующий второй транзистор. Скорость изменения напряжения на конденсаторах зависит от величины I_{Lmax} , величины суммарной ёмкости шунтирующих конденсаторов и скорости запираания транзистора, обусловленной особенностью механизма рассасывания носителей тока в дрейфовой зоне (БТИЗ) и разряда затворной ёмкости (МОПТ, БТИЗ) [80]. Следует отметить, что ряд разработчиков силовых транзисторов ориентирует их на применение в режиме, подобном описанному выше. Например, серия транзисторов IKW25N120H3 допускает при частотах переключения 100 – 200 кГц работать с токами $I_{max} = 20 – 30$ А [81].

На Рисунке 1.22(а) показана схема стойки ключей с необходимым обрамлением для реализации режима ZVS. Конфигурация стойки – модифицированная полумостовая схема с распределённым индуктивно-емкостным контуром. Пунктиром показан пример дополнения цепи для получения схемы преобразователя постоянного напряжения понижающего типа (ППНП). Шунтирующие ёмкости образуют обходные каналы для тока I_L при запираии транзисторов и, совместно с формирующей ток в цепи нагрузкой, образуют контур перезаряда конденсаторов с резонансной частотой ω_0 , равной:

$$\omega_0 = 1/\sqrt{L(C_1 + C_2)}.$$

Резонансные процессы перезаряда конденсаторов прерываются при условии достижения на любом из них уровня напряжения, равного напряжению первичного источника E (это явление называют автоматической фиксацией напряжения, или «voltage clamp» [82]). Второе условие прерывания резонансного процесса возникает при смене знака напряжения на конденсаторе C_1 или C_2 при достижении уровня порога открывания шунтирующего диода, обеспечивая возможность открывания транзистора T_1 или T_2 , соответственно, при напряжении близком к нулю.

Временные диаграммы отображают работу схемы в двух режимах:

1. Активный перезаряд конденсаторов при запираии верхнего ключа в момент времени t_3 и свободный перезаряд конденсаторов при завершении такта прямой передачи энергии в нагрузку (Рисунок 1.22(б)).

2. Активный перезаряд конденсаторов при запираии верхнего и нижнего ключей, (Рисунок 1.22(в)).

В первом случае нижний транзистор в стойке заблокирован (или исключён), что не позволяет управлять запасом энергии в индуктивном элементе и гарантировать на стадии резонансного процесса (Рисунок 1.22(б), интервал t_{p2}) режим фиксации напряжения на конденсаторе на уровне E . Следствием является возможность образования скачков тока заряда конденсатора C_2 при включении транзистора T_1 под действием разности напряжений ΔU (Рисунок 1.22(б), момент времени t_4):

$$\Delta U = E - U(C_2)$$

Следует заметить, что по формальным признакам рассмотренный преобразователь представляет собой управляемый источник тока. Среднее значение тока, транслируемого в нагрузку, определяется интегральной величиной тока индуктивного элемента, значение которого может варьироваться управлением относительной длительности проводящего состояния верхнего СК (например, изменением уровня максимального тока I_{Lmax} , или длительности паузы, связанной с частотой преобразования).

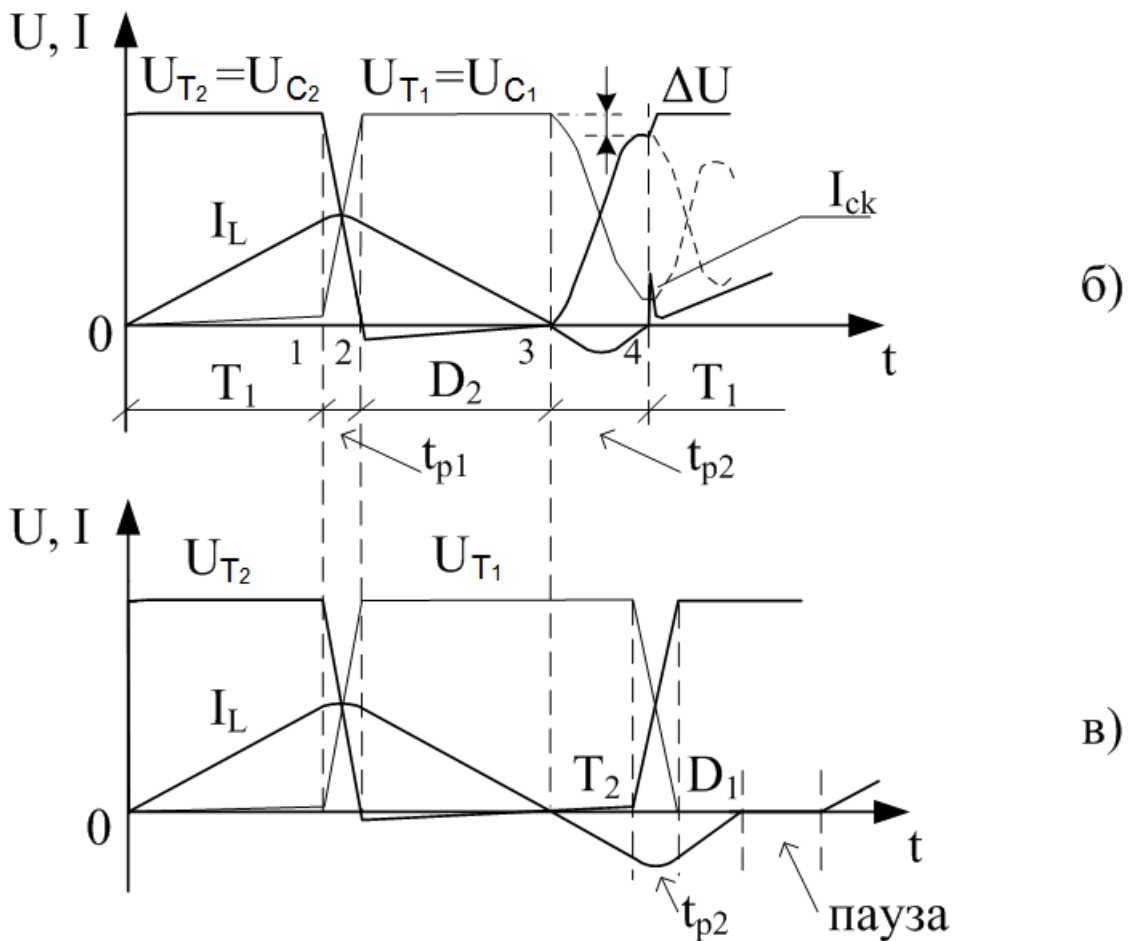
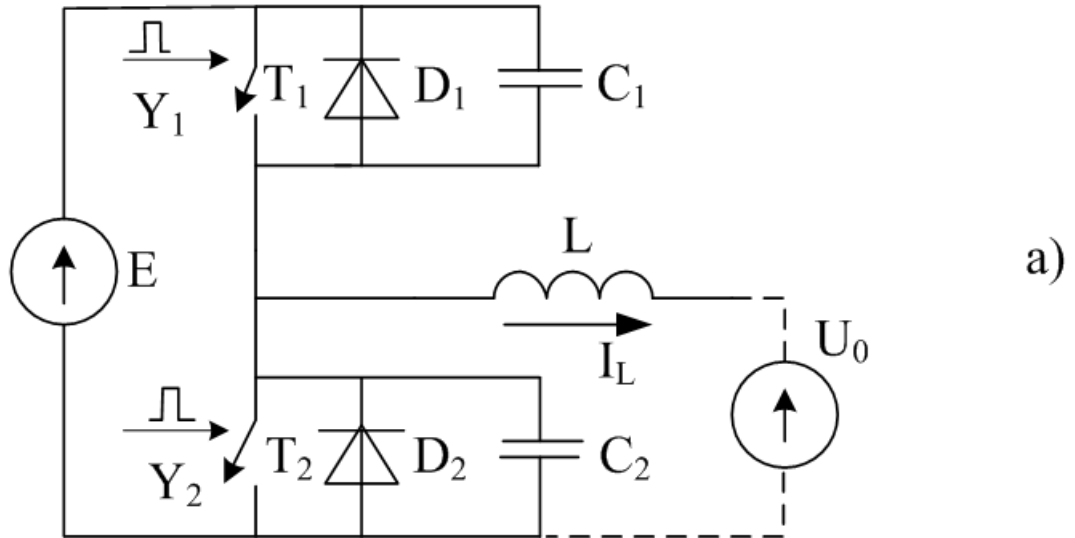


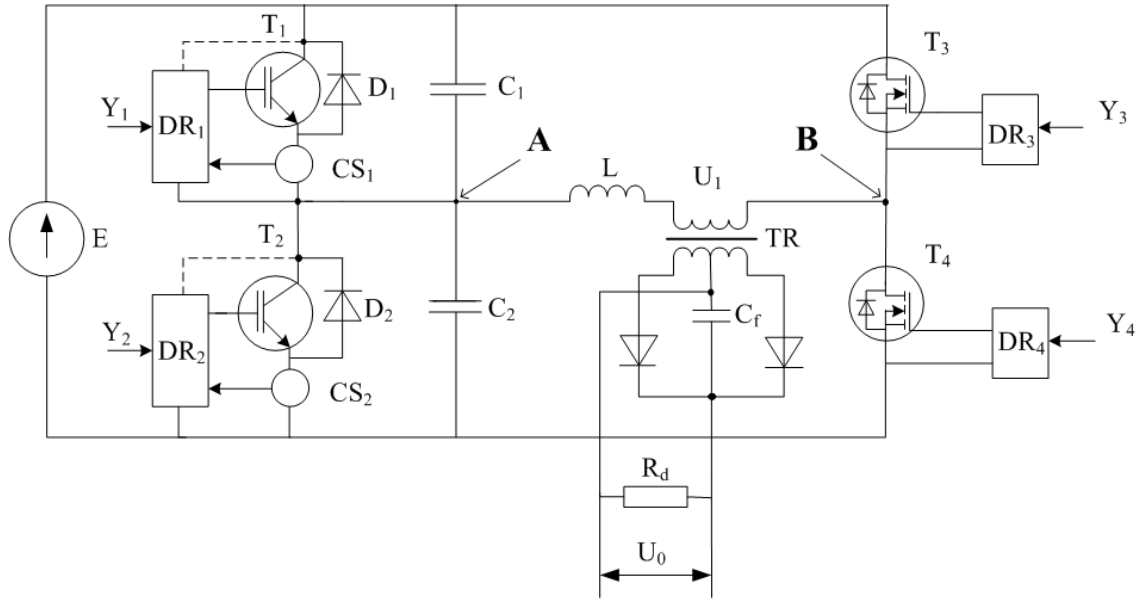
Рисунок 1.22 – Схема стойки ключей с необходимым обрамлением для реализации режима ZVS (а) и диаграммы работы преобразователя напряжения на её основе (б, в). Индексами Т, D, t_p обозначены интервалы работы транзисторов, диодов и интервалы резонансных процессов перезаряда конденсаторов[80]

Из изложенного следует, что для реализации режима ZVS с исключением токовых стрессов в моменты включения транзисторов в стойке следует ориентироваться на режим перезаряда шунтирующих конденсаторов с фиксацией уровня напряжения. В свою очередь, это требует организации жёсткой последовательности переключения полупроводниковых приборов в структуре ключа (транзистор/диод) и формирования интервалов времени для перезаряда конденсаторов, как показано на Рисунке 1.22(в). Из диаграммы видно, что введение паузы перед включением транзистора T_2 после снижения тока через диод D_2 до нуля или паузы перед включением T_1 после снижения тока через D_1 позволяет регулировать выходные параметры преобразователя без нарушения режима ZVS.

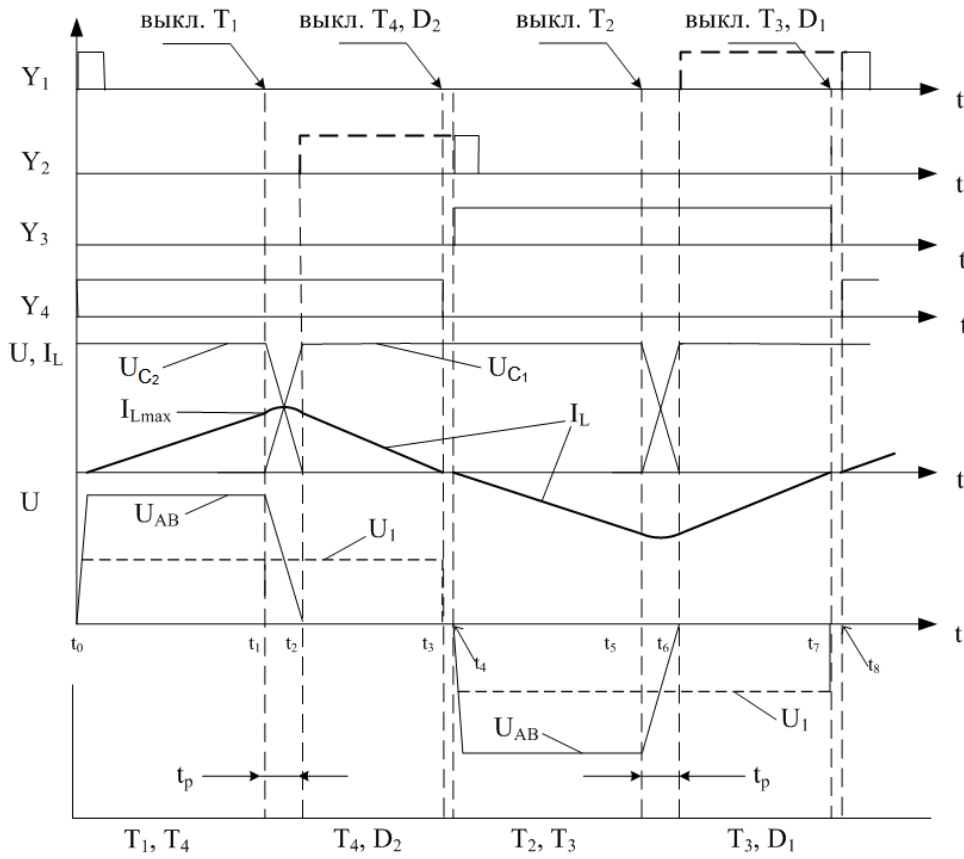
1.3.3 Схемотехническая реализация вторичного преобразователя ИВЭП с МКСК ZVS

Пример применения изложенной идеологии в ППНП на основе мостового инвертора напряжения с формированием выходного тока и последующим звеном выпрямления показан на Рисунке 1.23(а). Левая стойка транзисторных ключей ориентирована на режим МКСК ZVS. Из-за треугольной формы тока ключи правой стойки (T_3, T_4) включаются при нулевом токе нагрузки, что соответствует режиму МКСК ZCS [4, 78, 80]. Функцию ключей стойки ZCS могут выполнять МОП транзисторы, обладающие относительно малыми выходными емкостями (порядка 300 пФ), практически не влияющими на рабочие процессы в цепи.

При симметричном режиме управления ключами функция выходного тока инвертора представляет собой пилообразную знакопеременную волну с паузами ($t_3 - t_4, t_7 - t_8$) при смене полуволны. Паузы задаются сигналами управления ключами T_3, T_4 . СК T_3, T_4 управляются посредством драйверов DR_3, DR_4 . На интервале каждой полуволны структура преобразователя совпадает с рассмотренной выше структурой ППНП (Рисунок 1.24), в которой источником противо-ЭДС нагрузки является приведенное к первичной обмотке трансформатора напряжение $U_1 = n U_0$, где $n = W_1/W_2$, и W_1, W_2 – число витков первичной обмотки и вторичной полуобмотки согласующего трансформатора TR, соответственно. Управление ключами стойки ZVS формируется датчиком низкого напряжения на коллекторах ключей T_1 и T_2 в структуре соответствующих драйверов DR_1, DR_2 . Контроль максимального уровня тока ключей и, соответственно, индуктивного элемента, обеспечивается датчиками тока (CS). Управление величиной порога переключения транзисторов по току может быть решено в структуре драйверов (на схеме эти элементы не показаны) [83]. Каналы управления Y_1, Y_2 предусмотрены для расширения функциональных возможностей.



а)



б)

Рисунок 1.23 – ППНП на базе мостового инвертора напряжения с формированием тока (а), временные диаграммы для предельно непрерывного режима (б). Обозначения Т и D внизу рисунка (б) обозначают временные интервалы работы элементов схемы [78, 80]

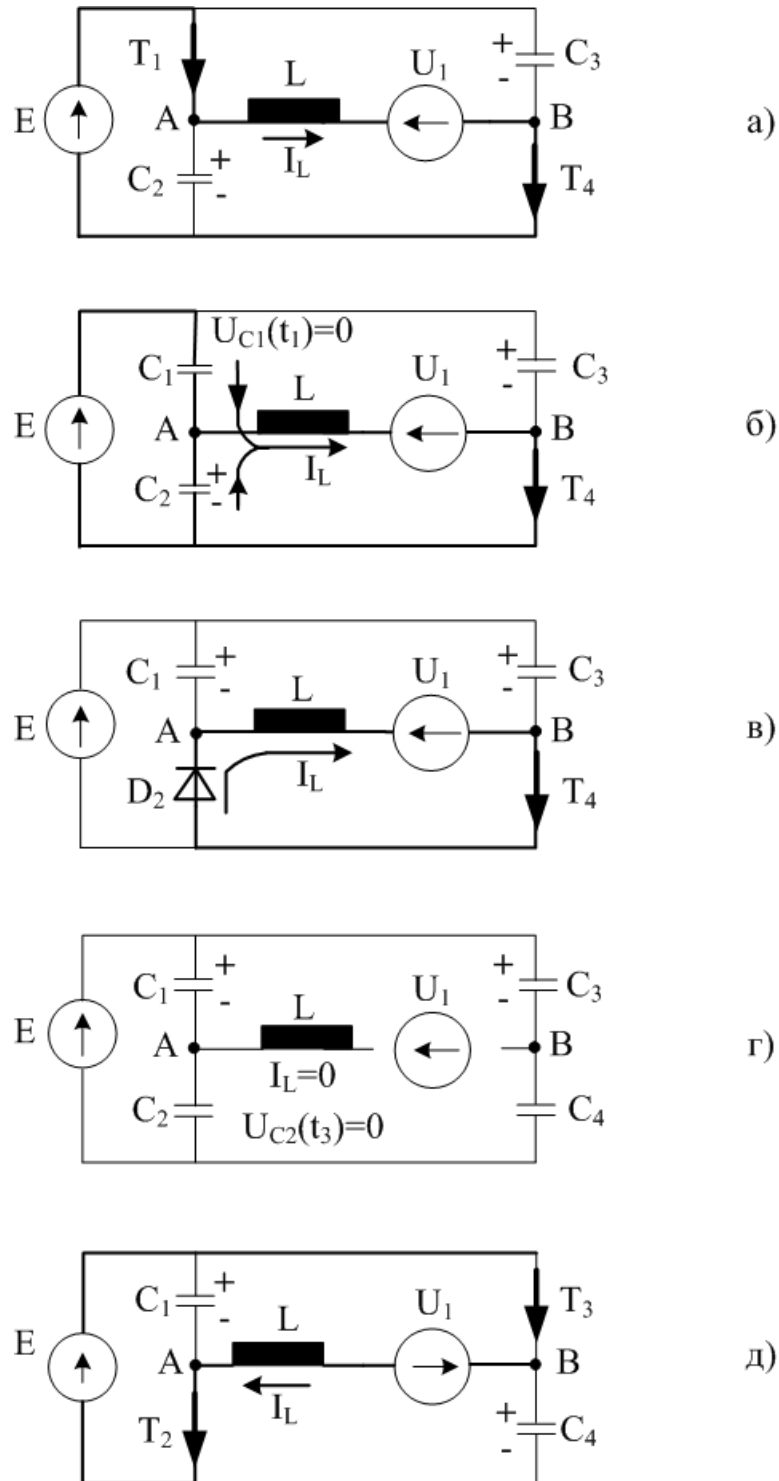


Рисунок 1.24 – Состояния силовой цепи на интервалах времени $t_0 - t_1$ (а), $t_1 - t_2$ (б), $t_2 - t_3$ (в), $t_3 - t_4$ (г), $t_4 - t_5$ (д) [78, 80]

Из последовательности смены состояния цепей ППНП следует, что в схеме инвертора реализуется режим ZVS для ключей левой стойки и режим ZCS для ключей правой стойки. Обязательным условием реализации этой возможности является режим прерывистого тока индуктивности или, в предельном случае, граничный режим, характеризуемый максимальным значением мощности.

Идеология схемы допускает регулирование выходных параметров преобразователя воздействием на длительность паузы между импульсами тока (изменением частоты преобразования и/или на амплитуду импульсов коммутируемого тока).

1.3.4 Особенность алгоритма МКСК ZVS – Эффект Миллера

Следует заметить, что ZVS не определяет требований к временным характеристикам нулевого уровня напряжения на силовых зажимах коммутируемого СК, поэтому эффективность технологии может существенно зависеть как от типов СК (МОП или БТИЗ), так и технических приемов фиксации низкого уровня напряжения на интервале восстановления запираемых свойств ключей. Эта особенность сопряжена как с показателями коммутационной составляющей мощности потерь в СК, так и с допустимыми значениями скоростей изменения тока (I) или напряжения (U) во времени (t) (dI/dt и dU/dt , соответственно) и, следовательно, с уровнем генерируемых электромагнитных помех. Вместе с тем, сам факт обеспечения начальной стадии переключения СК при низком уровне напряжения, особенно при использовании МОП ключей, даёт хороший эффект при мощности ИВЭП порядка 0.5 – 2.5 кВт [5, 78].

Стоит отметить, что наиболее простым решением является фиксация частоты коммутации СК [8], что позволяет реализовать резонансный режим МКСК ZVS. Данный режим МКСК имеет один существенный недостаток – при регулировке мощности требуется изменить рабочий ток преобразователя, что, при настройке на максимальный ток при номинальной мощности, приводит к нарушению условия непрерывного тока индуктивности. Подбор внешних элементов силового контура частично решает данную проблему, так как позволяет в момент разрыва тока накапливать энергию в резонансном контуре, однако пределы регулировки ограничены значением в 50% [5]. Регулировка в широком диапазоне нагрузки требует как регулировки значения циркулирующего тока, так и частоты коммутации [6, 7, 8]. Данным требованиям удовлетворяют автоколебательные схемы с перестраиваемыми цепями выключения СК, завязанными на эффект Миллера [7].

Далее рассмотрены особенности управления СК с учётом эффекта Миллера в автоколебательном режиме ZVS [78].

ZVS предполагает как минимум два аспекта: стартовый – начало переключения транзистора, ток начинает развиваться при нуле напряжения; основной – процесс развивается во времени и завершается при относительно малом напряжении на силовых электродах ключа. При этом для получения времени выключения на уровне 100 – 200 нс требуется активное

вмешательство в режим управления током затвора с целью формирования условий для быстрого рассасывания носителей заряда в дрейфовой зоне кристалла.

В качестве примера рассмотрим процесс записания ключа в схеме цепи передачи энергии, Рисунок 1.25(а). Потребителю (представлен источником встречного напряжения U_0) при условии достижения на измерительном резисторе R_s порогового сигнала задания U_z при соответствующей величине тока коллектора I_{kz} . По условиям работы преобразователя в цепи передачи энергии включена индуктивность L . Транзистор шунтирован встречным диодом и ёмкостью формирования корректной траектории в границах области безопасной работы (ОБР) ключа при допустимых значениях скорости изменения напряжения (dU/dt).

Управляющий драйвер ключа (ДР) обеспечивает условие возбуждения с адаптацией к активному режиму записания ключа. Адаптация обеспечивается шунтированием затворной цепи транзистором выходного каскада драйвера, образующего с силовым ключом токовое зеркало, поддерживающим на стадии разряда емкости Миллера $I_{km} = \text{const}$.

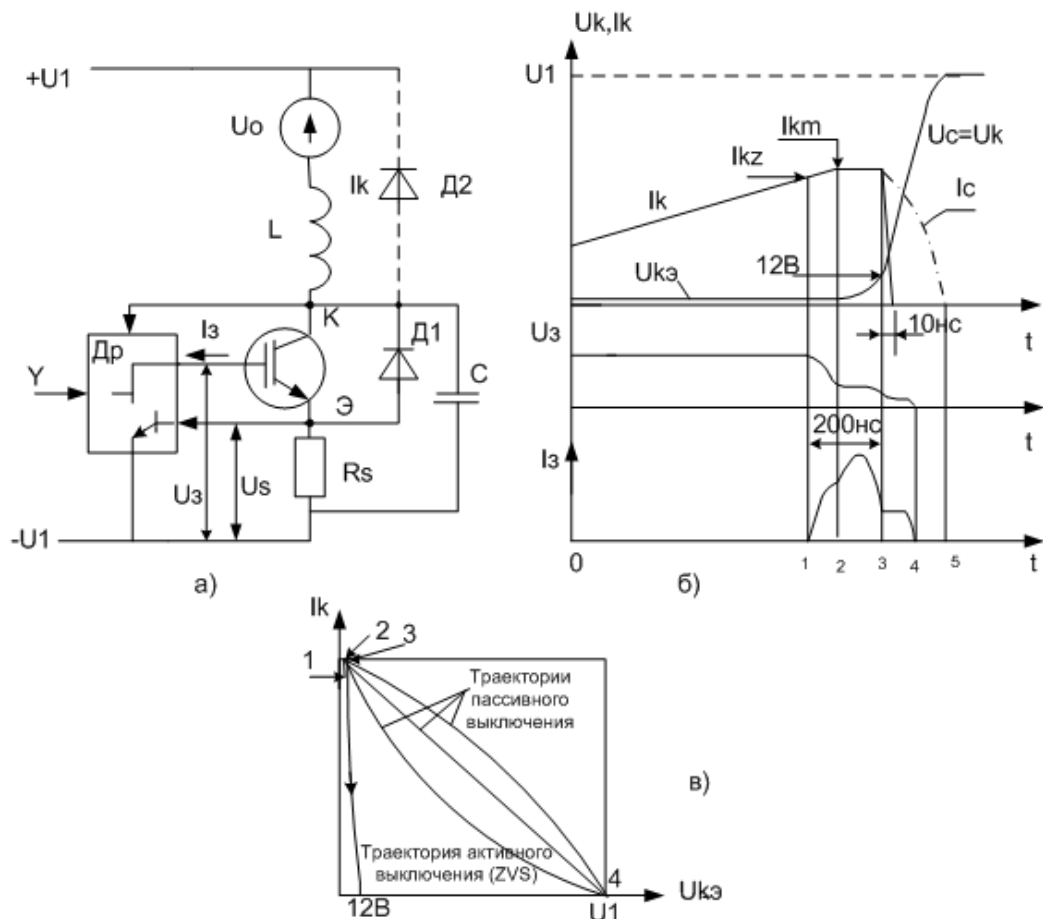


Рисунок 1.25 – Схема ключа (а), временные диаграммы рабочего процесса при его выключении (б), и траектория переключения в зоне ОБР (в) [78]

В схеме ключа предусмотрен обратный диод D_2 , определяющий момент фиксации максимального напряжения $U_{kэ}$ при завершении этапа резонансного процесса заряда конденсатора C .

Алгоритм работы схемы на интервале запираания ключа на Рисунке 1.25(б):

1. На интервале времени $0...1$ под воздействием напряжения заряда емкости входа U_z ключ открыт (замкнут), в силовом контуре под воздействием разности напряжений U_i и U_o развивается ток $I_L=I_k$.

2. При достижении уровня $I_{kz} = U_z/R_s$, в момент времени t_1 в управляющем драйвере включается шунтирующий транзистор. Входная емкость разряжается (напряжение U_z снижается), однако, транзистор остается в проводящем состоянии по причине эффекта Миллера. Нарастающий ток I_k достигает максимального значения I_{km} . Длительность интервала $t_1...t_2$ зависит от величины $C_{вх}$, сопротивления $R_{kэ}$ шунтирующего транзистора и уровня порогового напряжения на затворе, при котором активизируется эффект Миллера. В практических устройствах на основе транзисторов серии IKW20N60, IKW50N60 достигнуто значение $\Delta t_{1-2} \approx 100$ нс[8, 81, 84].

3. В момент времени t_2 начинается разряд емкости Миллера. Силовой транзистор переходит в активный режим и с помощью токового зеркала (т.е. эффекта отрицательной обратной связи по току) поддерживает $I_{km} = \text{const}$ при медленном росте напряжения на коллекторе силового ключа. К моменту времени t_3 ток разряда емкости Миллера снижается, носители тока из дрейфовой зоны кристалла удалены, и за относительно малое время (порядка 10 нс) ток коллектора снижается до нуля, напряжение $U_{kэ}$ достигает значения 12 В.

Оставшееся напряжение затвора ниже порогового значения и на проводимость тока ключа не влияет. Интервал времени активного режима и связанного с ним интенсивного рассасывания носителей тока в дрейфовой зоне не превышает 120...140 нс.

4. Начиная с момента времени t_4 , при выключенном силовом транзисторе, ток индуктивности переводится в шунтирующую емкость обеспечивая резонансный процесс её заряда. К моменту времени t_5 напряжение емкости достигает уровня $U_1+\Delta U_{D_2}$. Начиная с этого момента ток индуктивности переводится в контур «свободной» циркуляции энергии (D_2-U_o-L).

В результате, искусственная задержка запираания ключа на время $t_2...t_3$ с использованием режима активного рассасывания носителей тока при относительно малом напряжении на коллекторе обеспечили режим близкий к идеальному режиму ZVS, см. Рисунок 1.25(в).

Таким образом, основной задачей при реализации алгоритма ZVS является реализация режима выключения силового ключа (см. Рисунок 1.25(б)), разделённого на 2 этапа.

Выводы по главе 1

Исходя из современных тенденций и результатов анализа присутствующих на рынке ИВЭП, наиболее частым является использование МКСК в схеме вторичного преобразователя ИВЭП. Приоритетным направлением является реализация резонансной схемы LLC с МКСК ZVS, функционирующей на частотах коммутации более 200 кГц. Эти меры обеспечивают увеличение КПД и уменьшение электромагнитных помех, а также позволяют улучшить массогабаритные показатели. Реализация корректора коэффициента мощности с использованием технологии ZVS является перспективным направлением, но второстепенным после вторичного преобразователя по причине меньших рабочих токов и, соответственно, меньшего вклада в КПД и электромагнитную совместимость.

Увеличение эффективности и надёжности ИВЭП, снижение габаритов и электромагнитного излучения ИВЭП становится возможным при использовании специализированных схемных решений и ИМС контроля и управления. Исходя из выходной мощности осуществляется выбор наиболее подходящей схемотехнической архитектуры. Использование МКСК значительно увеличивает предельную мощность преобразователя, в случае полумостовой схемы до значений 2 – 3 кВт, а при полной мостовой схеме – до 6 кВт. Зарубежные ИМС позволяют реализовать резонансные режимы МКСК, имеющие ряд ограничений. Решений, позволяющих реализовать алгоритм МКСК ZVS с учётом эффекта ёмкости Миллера во всём диапазоне мощностей, в виде специализированных устройств не найдено; только косвенные признаки позволяют говорить о программной реализации данного алгоритма.

На основании анализа литературных источников и образцов современных ИВЭП сделаны следующие выводы:

1) Для решения задачи конструирования мощного малогабаритного ИВЭП требуется повысить как частоту преобразования, так и КПД устройства. Обе проблемы возможно решить, используя алгоритмы управления МКСК. Дополнительным требованием к современному ИВЭП является обеспечение стабильных параметров во всём диапазоне мощностей при импульсном характере нагрузки. Этому условию удовлетворяют только нерезонансные режимы МКСК ZVS/ZCS. Соответственно, автоколебательный режим МКСК ZVS является наиболее перспективным для реализации в перспективных ИВЭП.

2) Для создания малогабаритных ИВЭП дискретная реализация управляющих устройств уступает интегральной реализации как по причине уменьшения плотности элементов, так и по причине ограниченного быстродействия системы. Решением данных проблем исторически является микроэлектронная технология производства ИМС, чаще всего – технология КМОП, но

в последнее время всё большее внимание уделяется гибридным технологиям (БиКМОП, BCD). Развитие технологии позволяет говорить о реализации требуемых параметров управляющих устройств в рамках субмикронных технологий, позволяющих уменьшить площадь кристалла ИМС и снизить токи потребления.

3) В настоящее время акцент при проектировании микроэлектронных устройств смещается в сторону компьютерного моделирования структур кристалла ИМС, как схемотехнического, так и геометрического. Не существует универсальной методики проектирования ИМС, объединяющей проектирование как высоковольтных элементов с высокой токовой нагрузкой, так и высокочастотных устройств. При разработке ИМС необходимо принимать во внимание огромное количество параметров и переменных, а также учёт их взаимосвязей и перекрёстного влияния. К тому же, проявляется сильная зависимость от топологической реализации схемотехнического решения ИМС.

Целью данной работы является исследование и разработка субмикронных интегральных микросхем управления для мощных малогабаритных высокочастотных источников вторичного электропитания в режиме мягкой коммутации силовых ключей при нуле напряжения (ZVS).

Для выполнения исследования требуется решить следующие задачи:

1) Макетирование и моделирование управляющего устройства, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения, на основании которых сформированы требования для реализации устройства в интегральном исполнении по субмикронным микроэлектронным технологиям.

2) Разработка методики измерений и исследований экспериментальных образцов ИМС, изготовленных по субмикронным технологиям, реализующих алгоритм переключения силовых ключей ИВЭП при нуле напряжения, разработанной по высоковольтной субмикронной технологии.

3) Выполнение схемотехнического и технологического моделирования, топологической реализации и экспериментальной верификации образца ИМС, разработанного по высоковольтной субмикронной технологии, реализующего алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения.

4) Выполнение схемотехнического моделирования, топологической реализации и экспериментальной верификации экспериментальных блоков образца ИМС многофункционального контроля и управления, разработанной по высоковольтной субмикронной технологии BCD (Bipolar-CMOS-DMOS.).

Решение задач заключается в последовательном выполнении моделирования ИВЭП, функционирующего в режиме ZVS, определении требований к управляющему устройству ИВЭП, моделировании управляющего устройства ИВЭП. Далее предполагается макетирование

ИВЭП и его управляющих устройств, верификация моделей и их корректировка, создание и экспериментальную верификацию управляющих ИМС. Последнее предполагает реализацию в ИМС алгоритма МКСК ZVS, интеграцию на едином кристалле высоковольтных устройств (более 10 В) и устройств с высокой токовой нагрузкой (более 10 А в импульсном режиме), а также возможность функционирования на высоких частотах (до 1 МГц).

2 ИССЛЕДОВАНИЕ ВОЗМОЖНОСТЕЙ РЕАЛИЗАЦИИ УПРАВЛЯЮЩИХ УСТРОЙСТВ ИВЭП, РЕАЛИЗУЮЩИХ АЛГОРИТМ МКСК ZVS

В данной главе приведены результаты расчёта параметров высокочастотного макета ИВЭП мощностью более 2 кВт, функционирующего в режиме МКСК ZVS, базовых электрических требований к управляющим устройствам. Представлено последовательное моделирование узлов прототипа управляющего устройства в дискретном исполнении, которое позволило определить электрические параметры составляющих элементов. Описаны результаты технологического моделирования, показавшие возможность интегральной реализации конкретного схемотехнического решения по технологии КМОП.

На Рисунке 2.1 представлена схема вторичного преобразователя ИВЭП, для которой проведены все расчёты. Данный полумостовой преобразователь является DC/DC конвертером, позволяет реализовать алгоритм ZVS, состоит из 2-х СК Q1 и Q2, двух управляющих устройств – драйверов СК – DR1 и DR2, а также необходимого обрамления для создания цепей циркуляции тока. Технологическое моделирование включало в себя определение возможностей реализации выделенного фрагмента: как низковольтной части (DR2), так и совместную реализацию системы управления совместно с высоковольтными силовыми устройствами D6 и Q2.

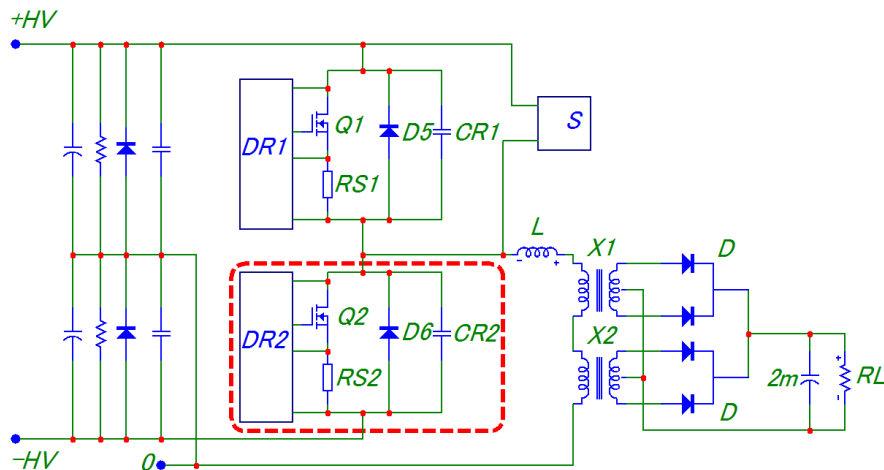


Рисунок 2.1 – Схема разрабатываемого ИВЭП, выделен объект для моделирования

2.1 Расчёт схемы ИВЭП для определения параметров управляющих устройств

В Главе 1 показана возможность представления преобразователя с мостовым инвертором в симметричном режиме переключения транзисторов в стойках эквивалентным

преобразователем постоянного напряжения в постоянное (ППНП), Рисунок 1.22 – 1.23. На Рисунке 2.1 отображена стойка ключей с необходимым обрамлением, функционирующая в соответствии с алгоритмом, приведённым на Рисунке 1.23. Упрощение схемы, по сравнению с Рисунком 1.22, затрагивает вспомогательную стойку в режиме МКСК ZCS, и позволяет реализовать полумостовую схему ИВЭП, функционирующую в режиме МКСК ZVS. При дополнении схемы до полной мостовой, режим основной стойки не изменится.

Основным параметрам реального преобразователя (напряжению $U_{AB}(t)$, напряжению нагрузки U_0 и выходному току индуктивности $I_L(t)$) на схеме замещения соответствуют величины их модулей. Кроме того, величина U_0 по уровню напряжения приведена к первичной обмотке $U_1 = nU_0$. Форма импульсов тока и напряжения в схеме замещения совпадают с модулями соответствующих параметров выходной цепи реального преобразователя. Частота импульсов тока и напряжения в схеме замещения равна удвоенной частоте инверторного звена.

При пренебрежении потерями мощности в элементах силовой цепи и условии относительной малости интервалов перезаряда ёмкостей, основные расчётные соотношения могут быть выражены следующим образом (А – 3) [85].

3. Коэффициент преобразования по напряжению ($M = U_1 / E$):

$$M = \frac{2}{1 - \sqrt{\frac{1 + 8\tau \cdot f_d}{D_1^2}}} \quad (2.1)$$

где $\tau = L/R_0$, $f_d = 2f_s$ – частота импульсов тока, и $R_0 = n^2 R_d$, R_d – сопротивление нагрузки реального преобразователя, D_1 – коэффициент заполнения, совпадает с относительным временем интервала $t_0 \dots t_1$.

Б. Необходимая величина D_1 для получения требуемого значения M :

$$D_1 = \sqrt{2\tau \frac{M^2}{1-M} f_d} \quad (2.2)$$

В. Предельно-непрерывный режим тока индуктивности реализуется при $M_p = D_1$, что соответствует условию:

$$\tau \times f_d = 0.5(1 - M_p) \quad \text{или} \quad L \times f_d = 0.5(1 - M_p)R_0 \quad (2.3)$$

Очевидно, в режиме прерывистого тока значения

$$\tau \times f_d < 0.5(1 - M_p), \quad R_0 > 2(1 - M_p)f_d.$$

Г. Параметры первичного тока и мощности преобразователя в предельном режиме определяются соотношениями:

- максимальный ток входа/ключа/индуктивности:

$$I_{Lmax} = \frac{E(1 - M_p)M_p}{L \cdot f_d} \quad (2.4)$$

- средние значения тока индуктивности (I_{0L}), тока входа (I_{01}), выхода (I_{02}), и действующее значение выходного тока (I_{∂}):

$$I_{0L} = \frac{1}{2} I_{Lmax} D = \frac{E(1 - M_p)M_p^2}{2L \cdot f_d}, \quad I_{01} = I_{0L} \cdot M_p, \quad I_{02} = I_{01} \cdot n, \quad (2.5)$$

$$I_{\partial} = I_{Lmax} \sqrt{\frac{1}{3}} = \sqrt{\frac{P_0}{3E \cdot M}} \quad (2.6)$$

- максимальная мощность преобразователя:

$$P_{0max} = \frac{1}{2} E \cdot I_{Lmax} \cdot D_1 = \frac{E^2(1 - M_p)M_p^2}{2L \cdot f_d} \quad (2.7)$$

Д. Время перезаряда конденсаторов C_1, C_2 .

При выключении транзистора T_1 (рис. 2.6, рис. 2.7, момент времени t_1) конденсатор C_1 разряжен ($U_{C_1}(t_1) = 0, U_{C_2}(t_1) = E$). Под воздействием напряжения источника, противо-ЭДС нагрузки и тока индуктивности $I_L(t_1) = I_{Lmax}$, в цепи развивается резонансный процесс собственной частотой эквивалентного контура $\omega_0 = 1/\sqrt{L(C_1 + C_2)}$ и волновым сопротивлением $Z_0 = \sqrt{L/(C_1 + C_2)}$ [2]:

$$I(t) = I_{Lmax} \cdot \cos(\omega_0(t - t_1)) + \frac{1}{Z_0} E(1 - M) \cdot \sin(\omega_0(t - t_1)), \quad (2.8)$$

$$U_{C_1}(t) = U \cdot I_{Lmax} \cdot Z_0 \cdot \sin(\omega_0(t - t_1)) + E(1 - M)(1 - \cos(\omega_0(t - t_1))), \quad (2.9)$$

$$U_{C_2}(t) = E - U_{C_1}(t)$$

Анализ выражений (8), (9) показывает, что преобладающими являются значения первых слагаемых, поэтому с погрешностью не более 10 % на интервале резонансного перезаряда емкостей значение $t_p = t - t_1$ определяется соотношением:

$$t_p \leq \frac{1}{\omega_0} \arcsin\left(\frac{E}{I_{L\max} \cdot Z_0}\right) \approx E(C_1 + C_2) / I_{L\max} \quad (2.10)$$

Анализ показывает, что при $P_0 \geq 2$ кВт и при относительно больших значениях C_1, C_2 (порядка 4 нФ) величина t_p находится в пределах 100 – 150 нс и на точность расчетов интегральных характеристик тока и мощности существенно не влияет.

Е. Скорости нарастания тока ключей.

Из условия линейности функции тока во времени на интервале активной фазы рабочего цикла (интервал времени $t_0 - t_1$) следует:

$$dI / dt = \frac{I_{L\max} \cdot f_d}{M} = \frac{2P_{0\max}}{ME}$$

Ж. Скорость нарастания напряжения на ключах при их запираии.

Приняв в выражении (9) $t_1 = 0$ запишем производную сигнала $U_C(t)$ в виде:

$$\frac{dU_C}{dt} = \omega_0 \cdot I_{L\max} \cdot Z_0 \cos(\omega_0 t) + E(1 - M)\omega_0 \sin(\omega_0 t) \quad (2.11)$$

При допущении малости значения аргумента тригонометрических функций в диапазоне значения $t = 0 - t_p$

$$\frac{dU_C}{dt} \approx \frac{I_{L\max}}{C}, \quad t_p \approx \frac{2I_0}{C_1 + C_2}$$

Решение не учитывает второго слагаемого в выражении (11), доля которого в общем решении не превышает значения 5 – 7 %.

3. Электромагнитная мощность трансформатора (S_T). С учётом особенностей загрузки вторичных обмоток трансформатора в выпрямительном звене [41] и треугольной формы полуволны тока значение S_T в общем случае ($K_p < 1.0$) определяется выражением:

$$S_T = 0.5(U_{\partial 1} \cdot I_{\partial 1} + 2U_{\partial 2} \cdot I_{\partial 2}) = 1.41 \cdot P_{0\max} \cdot \sqrt{K_p} \quad (2.12)$$

В качестве примера в Таблице 2.1 приведены основные параметры для ИВЭП с максимальной мощностью в предельно непрерывном режиме $P_{0\max} = 3$ кВт, $E = 400$ В, $C_1 = C_2 = 4 \times 10^{-9}$ Ф. Как следует из расчёта, электромагнитная мощность трансформатора при $K_p = 0.8$ составляет $S_T = 1.13P_0$, то есть 3.4 кВА.

Таблица 2.1 – Пример расчёта основных параметров для ИВЭП на Рисунке 2.1

M_p	0.5		0.7	
f_d , кГц	200	400	200	400
U_0 , В	200	280	200	280
$I_{Lmax}/I_{01}/I_{02}$, А	30.0/7.5/15.0		21.43/7.5/10.72	
L , мкГ	16.25	8.125	19.3	9.7
t_p , нс	106.0		172	
dI/dt , А/мкс	12	24	12.25	24.5
dU_C/dt , В/нс	3.75		2.68	
S_T , кВА.	$(1.41 \cdot P_{0max} \cdot \sqrt{K_p})^*$			

Режим ZVS допускает регулирование параметров преобразователя при условии $M < M_p$ и, соответственно, $D_1 < M$. Выражение (4) для этого режима преобразуется к виду:

$$U_0 = E \frac{1 - I_{Lmax}^2 \cdot L \cdot f_d}{2P_0} \quad \text{или} \quad M = 1 - \frac{I_{Lmax}^2 \cdot L \cdot f_d}{2P_0} \quad (2.13)$$

где

$$P_0 \leq 0.5 \times E \times I_{Lmax} \times D_1, \quad D_1 = I_{Lmax} \times L \times f_d / (E(1 - M)).$$

На границе предельно-непрерывного режима $M = D_1$, $P_0 = P_{0max}$ и, соответственно, $f_d = f_{max}$ для заданных параметров I_{Lmax} , U_0 (или M), P_{0max} .

Из приведённых соотношений следует возможность оперативного управления рабочим процессом различными способами. Наиболее просто реализуются следующие варианты управления:

А. Временной способ (вариация параметра D_1 изменением длительности импульса управления ключей левой стойки при фиксированной частоте). В этом случае значение I_{Lmax} является функцией M и f :

$$I_{Lmax} = \sqrt{\frac{1(1 - M) \cdot P_0}{L \cdot f_d}} \quad (2.14)$$

Например, для получения $P_{0max} = 4$ кВт при $E = 400$ В, $M = D_1 = 0.5$, $L = 10$ мкГн и $f_d = 200$ кГц необходимое значение $I_{Lmax} = 44.72$ А. При $D_1 < 0.5$ и сохранении прежним значения M параметры I_{Lmax} и P_0 уменьшаются: I_{Lmax} – пропорционально величине D_1 , а значение мощности – пропорционально квадрату величины D_1 .

Б. Управление величиной I_{Lmax} в критическом ($D_1 = M$) или «докритическом» режимах работы преобразователя. В последнем случае частота является функцией M .

В. Частотный способ при фиксированном значении $I_{L\max}$. Этот вариант допускает изменение диапазонов регулирования дискретным выбором значения $I_{L\max}$. На Рисунке 2.2 показан пример семейства регулировочных характеристик $U_0 = v(f)$, полученных на основе приведенных выше выражений при различных значениях P_0 для случая $E = 400$ В, $L = 10$ мкГн, $I_{L\max} = 24$ А. Пунктиром обозначена линия границы режима (ЛГР) прерывистого тока индуктивности, гарантирующего реализацию режима ZCS при отпирании ключей инвертора. Моделирование в среде Multisim показывают хорошее совпадение результатов. Одной из причин «кажущегося» противоречия, связанного с неизбежностью влияния потерь, является пополнение выходной мощности импульсом энергии на интервале перезаряда ёмкости ключей. При длительности перезаряда порядка 170 нс, амплитуде импульса тока 24 А (форма импульса близка к прямоугольной, с высотой равной $I_{L\max}$) и частоте $f_d = 200$ кГц дополнительная инжекция мощности в нагрузку составляет порядка 375 Вт.

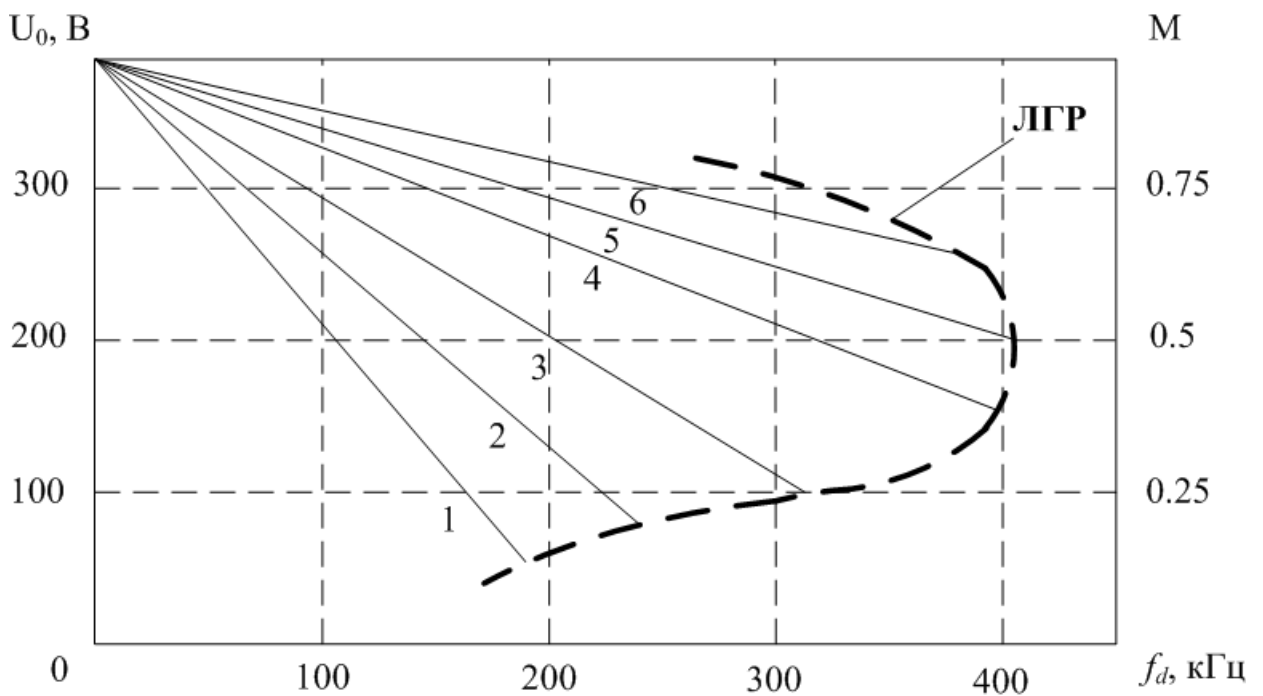


Рисунок 2.2 – Регулировочные характеристики преобразователя. F_d – частота выпрямленного тока, равная удвоенной частоте инверторного звена. Номерами на рисунке обозначены:

1 – $P_0 = 600$ Вт, $D_1 = 0.125$; 2 – $P_0 = 900$ Вт, $D_1 = 0.19$; 3 – $P_0 = 1200$ Вт, $D_1 = 0.25$; 4 – $P_0 = 1800$ Вт, $D_1 = 0.38$; 5 – $P_0 = 2400$ Вт, $D_1 = 0.5$; 6 – $P_0 = 3000$ Вт, $D_1 = 0.63$

Рассмотренный ИВЭП по формальным признакам представляет управляемый источник тока с емкостным накопителем электрической энергии. В рассмотренной схеме реализуются принципы ZVS для СК стойки. Условия МКСК накладывают ограничения на выбор режима работы по частоте переключения. При выборе варианта работы с постоянной величиной коммутируемого тока максимальная (предельная) частота переключения определяется границей

режима непрерывности тока индуктивности. Этому режиму соответствует максимальная мощность при выбранном коэффициенте преобразования по напряжению. В силу специфики условия формирования тока выходной цепи номинальный режим следует выбирать с учётом возможных его вариаций. Так, например, в номинальном режиме нагрузки величина выходной мощности должна быть ниже пиковой на 10 – 20 % в зависимости от требуемого диапазона изменения входного напряжения. Достоинством данного алгоритма и схемотехнического решения является возможность эффективного использования в стойке СК нового поколения, как МОП, так и БТИЗ, адаптированных к таким режимам.

Соответственно данным, представленным в Таблице 2.1, требуется реализовать устройство управления СК в режиме МКСК ZVS. Данное устройство по формальным признакам относится к драйверам СК с расширенным функционалом, см. Рисунок 2.1 [3, 4].

2.2 Моделирование принципиальной схемы управляющего устройства, реализующего алгоритм МКСК ZVS

Функциональная схема драйвера МКСК ZVS (D-ZVS) для управления единичным СК в составе полумостового преобразователя, рассмотренного выше, приведена на Рисунке 2.3. Основные узлы D-ZVS отвечают за следующие функции устройства: Датчик напряжения на силовом ключе (Дн), датчик тока силового ключа на основе компаратора (К), параметрическая разрядная цепь затвора силового ключа (R_{var}) – разряд Миллера (разряд в зависимости от рабочего тока ключа), буферный усилитель-формирователь импульсов (Форм), основная логика и буферизация разряда ёмкости Миллера (Лог. + Буф.). Ряд элементов схемы широко распространены в схемотехнике драйверов [3, 85]. Дополнением к классической структуре является введение элементов контроля и управления током разряда затворной ёмкости и элементов логики (Лог.) и коммутирующего буферного устройства (Буф.) для жёсткого сопряжения последовательности управляющих воздействий на силовой транзистор. Алгоритм управляющих воздействий ориентирован на реализацию изложенного выше механизма разделения интервала запираения ключа на две стадии.

Задача перевода схемотехнического решения D-ZVS на базе дискретных комплектующих элементов в микромодульное (интегральное) исполнение решалась после осуществления расчётов, моделирования и макетирования дискретного прототипа. Характеристики элементов драйвера и расчёт параметров силовой части представлены ниже и получены путем моделирования поведения каждого узла схемы.

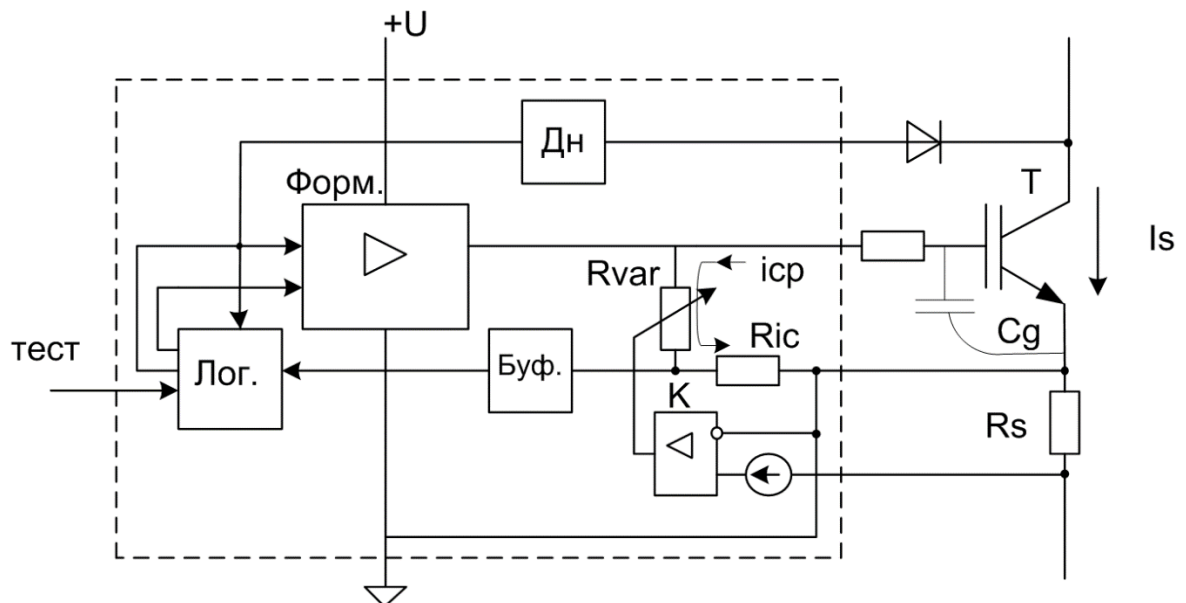


Рисунок 2.3 – Функциональная схема драйвера D-ZVS

Для напряжения питания схемы D-ZVS 12...15 В и напряжения на высоковольтной шине 400 В, имеет смысл вынос датчика напряжения либо его части за пределы основной низковольтной части схемы D-ZVS.

Максимальная частота работы СК под управлением D-ZVS при номинальной мощности инвертора составляет 200 кГц, что соответствует периоду в 5 мкс. Соответственно, активные элементы схемы драйвера должны выбираться с условием высокой граничной частоты (порядка 200 МГц), чтобы была возможность минимизировать внутренние переходные процессы и их негативное влияние. Включение и выключение силового ключа должны происходить в полностью контролируемом режиме, чтобы режим МКСК не был нарушен, более того – данный режим нуждается в точной настройке, что ведёт к необходимости изменения работы схемы на временах, соответствующих времени нарастания и спада напряжения на силовом ключе, которые составляют около 200 нс, что соответствует частотам в 5 МГц. Поэтому, это требование более чем справедливо.

Далее рассмотрен процесс исследования схемы управления D-ZVS в программном пакете Microcap [86], использовались методы проектирования и моделирования на языке SPICE [86, 87].

2.2.1 Исследование базовой схемы D-ZVS, включение при нуле напряжения

Базовый датчик напряжения на силовом ключе представлен на Рисунке 2.4. В качестве транзистора Q1 выбран транзистор BCW68. Эмуляция напряжения «сток-исток» производилась посредством программируемого источника напряжения (напряжения 0 В и 100 В,

прямоугольные импульсы, период 5 мкс, время нарастания и спада составляют 200 нс, время вершины – 2.1 мкс). Высоковольтная линия определена узлами PWR+ и PWR–, низковольтная линия питания определяется узлами LPWR+ и LPWR–. Ток в цепи транзистора Q1 определён на уровне 50 мА при сопротивлении резистора R2 в 300 Ом.

Принцип работы данного узла схемы заключается в следующем: при падении напряжения «сток-исток» на силовом транзисторе Q5 менее значения:

$$U_{\text{пит}} - 4 * 0.7 \text{ В} = 15 \text{ В} - 2.8 \text{ В} \approx 12 \text{ В},$$

начинает открываться транзистор Q1, в узле 1 (коллектор транзистора) появляется уровень напряжения, соответствующий напряжению питания за вычетом падения напряжения «эмиттер-коллектор» и падения напряжения на резисторе R1. Введение дополнительных задержек в полной схеме приводит к тому, что силовой ключ Q5 включится уже при напряжении «сток-исток», равном 0 В, т.е. при нулевом (наиболее близком) напряжении, что и является основополагающим принципом алгоритма МКСК ZVS. Также, требуются дополнительные элементы: параллельный диод D6, нагрузочный резистор 10 Ом RX1 (определяющий максимальный ток через СК на уровне 10 А), а также буфер X1 (который является драйвером затвора силового ключа).

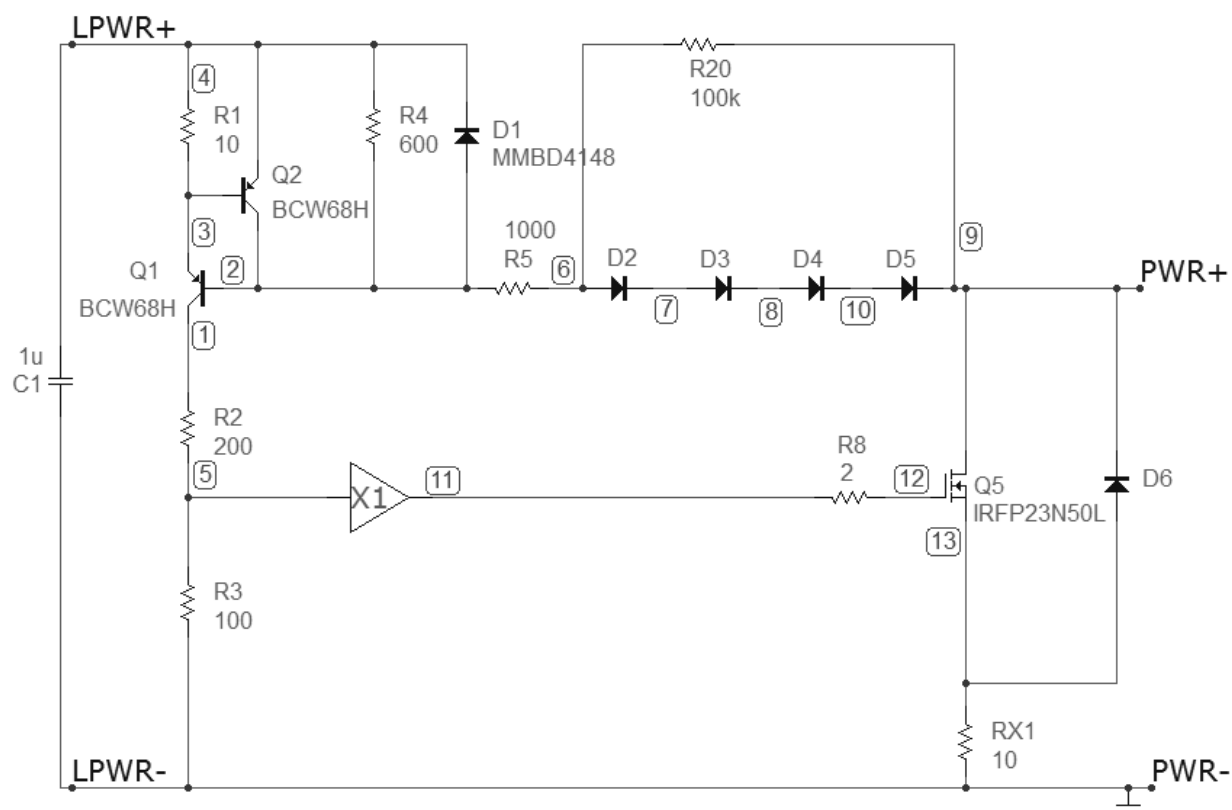


Рисунок 2.4 – Электрическая схема моделирования D-ZVS, включение СК

Открытие СК Q5 по сигналу датчика напряжения осуществляется стабильно, Рисунок 2.5. СК International Rectifier IRFP23N50L [88] рассчитан на ток 23 А, максимальное напряжение «сток-исток» составляет 500 В. Использовалась соответствующая ему Spice-модель с сайта производителя. Посредством резистивного делителя 2 к 1 (R2 и R3, соответственно) напряжение на коллекторе Q1 преобразовывается в ~ 5 В для подачи на вход буферного усилителя X1.

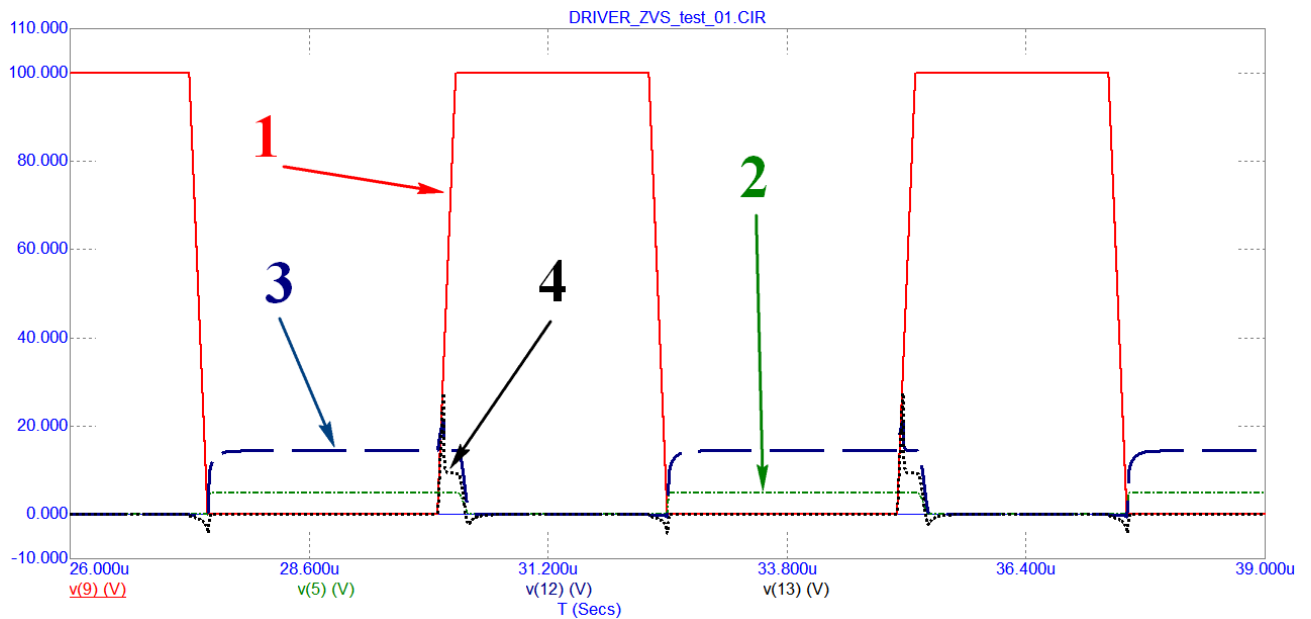


Рисунок 2.5 – Эпюры напряжений в узлах 9 (высоковольтная линия, 1), 5 (вход буфера X1, 2), 12 (выход буфера – затвор Q5, 3), 13 (исток транзистора Q5, 4)

На Рисунке 2.6(а) представлена следующая модификация электрической схемы D-ZVS: идеальный буфер был заменён на схему драйвера затвора фирмы IXYS модели IXDD614 [89]. Цифровые элементы, использованные при создании схемы, описаны Spice-моделями с параметрами временных задержек, типичных для современной логики: задержка переключения из состояния «0» в «1» составляет ≈ 10 нс, выходное сопротивление – 45 Ом, задержки внутренних преобразований «цифра-аналог» и «аналог-цифра» – порядка 1.5 нс. В качестве выходных транзисторов M1 и M2 использованы транзисторы типа 2N6568 и 2N6804, имеющие одинаковое сопротивление канала 0.3 Ом и схожее максимальное значение допустимого тока 11 А (и 14 А, соответственно). Программируемый генератор напряжения заменён на источник постоянного напряжения (напряжение 400 В). Произведена замена силового ключа Q5 на транзистор марки IRFP27N60K (600 В, 27 А, 180 мОм) фирмы Vishay [90]. Эквивалент трансформатора – индуктивность номиналом 10 мкГн. Эквивалентное сопротивление нагрузки – резистор номиналом 4 Ом, ограничивает ток до 100 А. Для создания режима запуска (эквивалент условий функционирования СК в стойке) использован СК IRFP27N60K.

Посредством кратковременного открытия ключа производилось выравнивание потенциалов электродов стока и истока основного силового ключа. Добавление диода (D8) привело к реализации протекания тока индуктивности в обратном направлении – эквивалент двухтактной схемы с трансформатором.

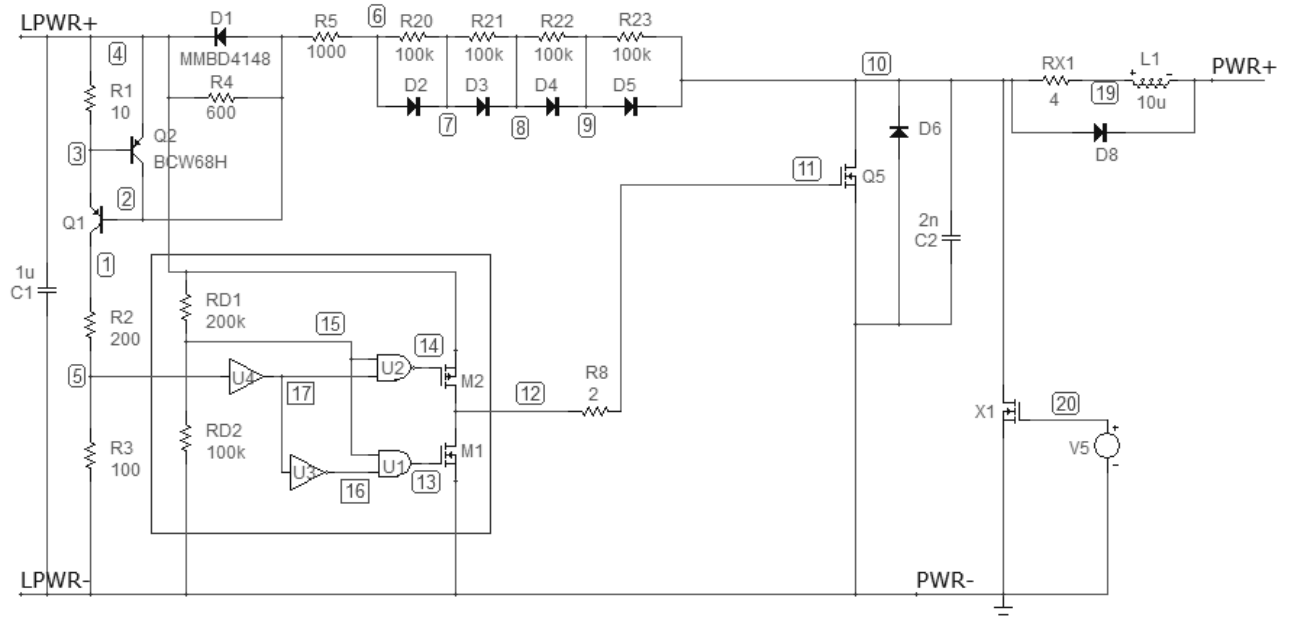
Ток основного СК нарастает линейно по образу «пила», но рост начинается не с нулевого значения, Рисунок 2.6(б), что связано с параллельным включением запускающего СК, вследствие этого ток разделяется и медленно нарастает через каждый ключ. Затем, после выключения запускающего СК, ток на основном СК Q5 удваивается, что выражается в небольшом «скачке» на начальном участке рабочего цикла.

Необходимость параллельной ёмкости C2 обусловлена следующими факторами. В момент включения и выключения схемы D-ZVS происходят быстрые изменения напряжения. В момент выключения СК Q5 нарастание напряжения до 400 В происходит за время ~ 12 нс, что выражается в скорости изменения напряжения около 33 В/нс, в то время как в момент, предшествующий включению, падение напряжения от 400 В до ~ 150 В происходит за 1 нс, что определяет скорость изменения напряжения в ~ 250 В/нс. Данные параметры являются недопустимыми для СК. В спецификациях на СК соответствующей мощности (например, для одного из мощных силовых транзисторов FCH47N60N (Fairchild semiconductor), рассчитанных на рабочий ток в 47 А) предельное значение скорости изменения напряжения при сохранении работоспособности ключа является значение 100 В/нс, в то время как скорость регенерации встроенного диода ограничена значением 20 В/нс. Параллельная ёмкость номиналом 2 нФ позволяет увеличить время нарастания напряжения в момент выключения СКQ5 до 25 нс, что определяет скорость изменения напряжения (от 0 В до 400 В) около 16 В/нс (см. Рисунок 2.7(а)), а скорость спада напряжения (от 400 В до ~ 150 В) около 50 В/нс (см. Рисунок 2.7(б)).

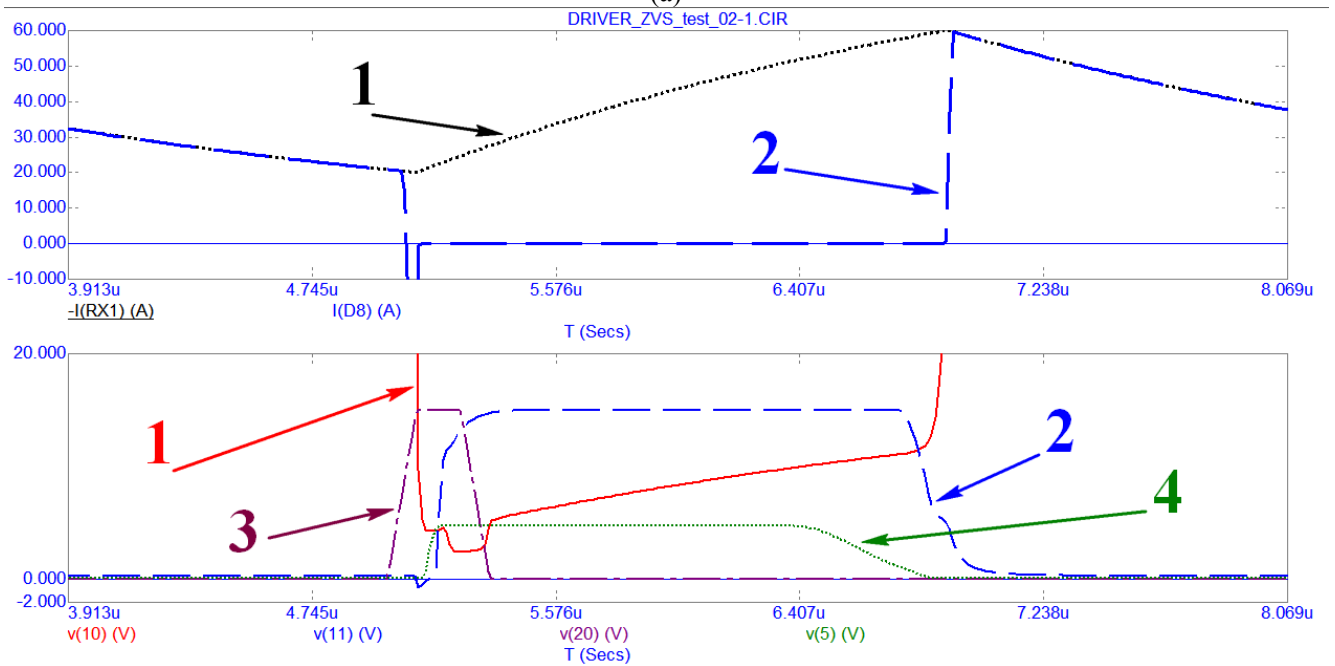
В Таблице 2.2 представлены скорости спада/нарастания напряжения «сток-исток» СКQ5 для различных номиналов C2. Стоит отметить, что сам СК характеризуется наличием ёмкостей в своей структуре, выходная ёмкость составляет около 500 пФ.

Таблица 2.2 – Скорости спада/нарастания напряжения «сток-исток» СКQ5 и токи ёмкости C2

Номинал C2, пФ	0	330	500	750	1000	2000	4000
Скорость спада напряжения, В/нс	250	125	125	100	83	50	31
Скорость роста напряжения, В/нс	33	30	25	22	21	16	12
Ток C2, А	-	15	20	27	33	46	55



(a)



(б)

Рисунок 2.6 – Электрическая схема моделирования включения СК при нуле напряжения в эквивалентной схеме стойки СК (а) и протекание тока в индуктивной нагрузке (верхний график): ток в нагрузочном резисторе RX1 (1) и ток диода D8 (2); эпюры напряжений (нижний график) в момент включения СКQ5 в узлах: 10 (сток Q5, 1), 11 (затвор Q5, 2); 20 (затвор запускающего СК, 3), 5 (напряжение на входе буферного усилителя, 4) (б).

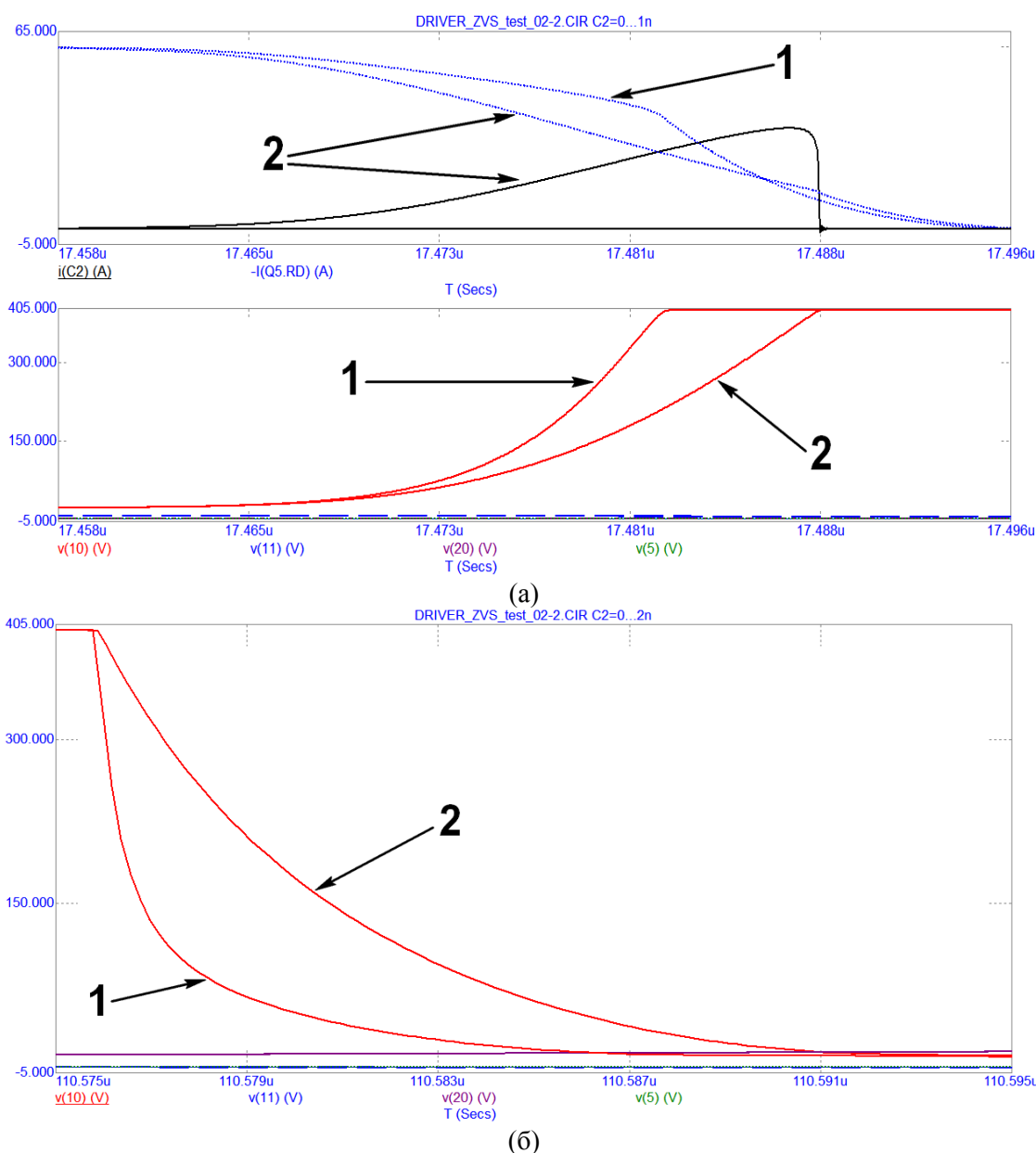


Рисунок 2.7 – Ток стока Q5 (пунктир) и ток C2 (сплошная), напряжение «сток-исток» в момент выключения Q5 (сплошная) (а) и напряжение «сток-исток» в момент, предшествующий включению Q5 (сплошная) (б). 1 – C2 отсутствует; 2 – C2 = 2 нФ

Таким образом, к емкостному элементу предъявляются повышенные требования по токовой нагрузке и температурному режиму, как следствие. Данным условиям удовлетворяют конденсаторы, выполненные по технологии многослойной керамики с использованием диэлектрика с малыми потерями. Предпочтительно выбрать конденсаторы, рассчитанные на значение тока, увеличенное на 25 %. Например, для конденсатора номиналом 1 нФ значение тока с эффективным запасом составит 41 А, что приводит к скорости нарастания тока 1.6 А/нс. Температурный режим керамических конденсаторов зависит от токовой загрузки, поэтому, принимая во внимание работу менее 10% цикла, температурный режим конденсаторов следует рассчитывать исходя из значения постоянно действующего переменного тока около 4 А.

2.2.2 Исследование D-ZVS, выключение при нуле напряжения

Алгоритм ZVS подразумевает не только включение, но и выключение при нуле напряжения. Требуется контроль тока, фиксация максимального значения тока, выключение силового ключа с одновременным переводом тока во внешнюю цепь для выполнения условия околонулевого напряжения на силовом ключе. Данные элементы представлены на Рисунке 2.8.

Базовая версия датчика тока реализована на основе резистивного шунта R9, включённого последовательно с силовым ключом Q5. RC-цепь (R10, C3) является фильтром помех для транзистора Q6 марки 2SD1380 (npn, общего назначения, быстрый), который через цепь резисторов R11, R12 соединён с затвором силового ключа.

Напряжение на высоковольтной шине составляет 400 В, СК имеет возможность осуществления перекачки энергии половину периода (1/2), ток растёт линейно («пила», среднее значение составляет 1/2 от максимального), поэтому максимальное значение тока для мощности в 2 кВт составляет:

$$I = 4 * 2000 / 400 = 20 \text{ (A)}.$$

Соответственно, токовый шунт и датчик тока сконфигурированы для фиксации тока в 20 А. При увеличении падения напряжения на резисторе R9 до ~ 700 мВ происходит полное открытие транзистора Q6. Таким образом, номинал резистора R9 составляет 0.035 Ом. Номиналы R10 и C3 составляют 20 Ом и 2.2 нФ, что определяет время задержки в 44 нс.

Идея создания разрядной цепи основана на принципе разрядки ёмкости затвора СК посредством мощного полевого транзистора (естественно, менее мощного, чем основной СК Q5). В качестве разряжающего СК Q7 выбран IRFR9024N (-55 В, -11 А, 0,175 Ом) [91], ток стока ограничен резистором R21 (4 Ом) на уровне ~ 3 А. Управление транзистором Q7 осуществляется при помощи разработанного датчика тока посредством резистивного делителя R11 – R12. Из спецификации на транзистор IRFR9024N следует, что необходимое напряжение «затвор-исток» для тока стока 3 А составляет ≈ -5...-5.5 В. Номиналы резисторов делителя — R11 = 100 Ом, R12 = 80 Ом (ограничение тока через транзистор Q6 на уровне 60 мА) диапазон управляющего напряжения затвора Q7 (напряжение «затвор-исток») составляет -5.2...-5.5 В.

Дополнительная цепь обратной связи для управления буферным усилителем, создана на основе полевого транзистора X4 (марки BS170, 200 В, 0.25 А), который управлял разрядным транзистором Q8 (марки ММВТ3904, npn, 40 В, 0.1 А). Выключение входа буферного усилителя происходит при включении транзистора Q8.

На Рисунке 2.9 показаны эпюры напряжений, отражающие включение транзистора Q8 при выключении X4. Ток стока СК Q5 нарастает до значения 28 А за время 750 нс, уменьшение тока стока СК Q5 от максимального значения до нуля происходит за 36 нс.

Стоит отметить, что данная схема D-ZVS выключает СК не решая следующую проблему: задержка выключения приводит к превышению запрограммированного значения рабочего тока, а также к росту напряжения на силовом ключе до момента прекращения протекания тока, то есть условия режима коммутации при нуле напряжения не выполняются.

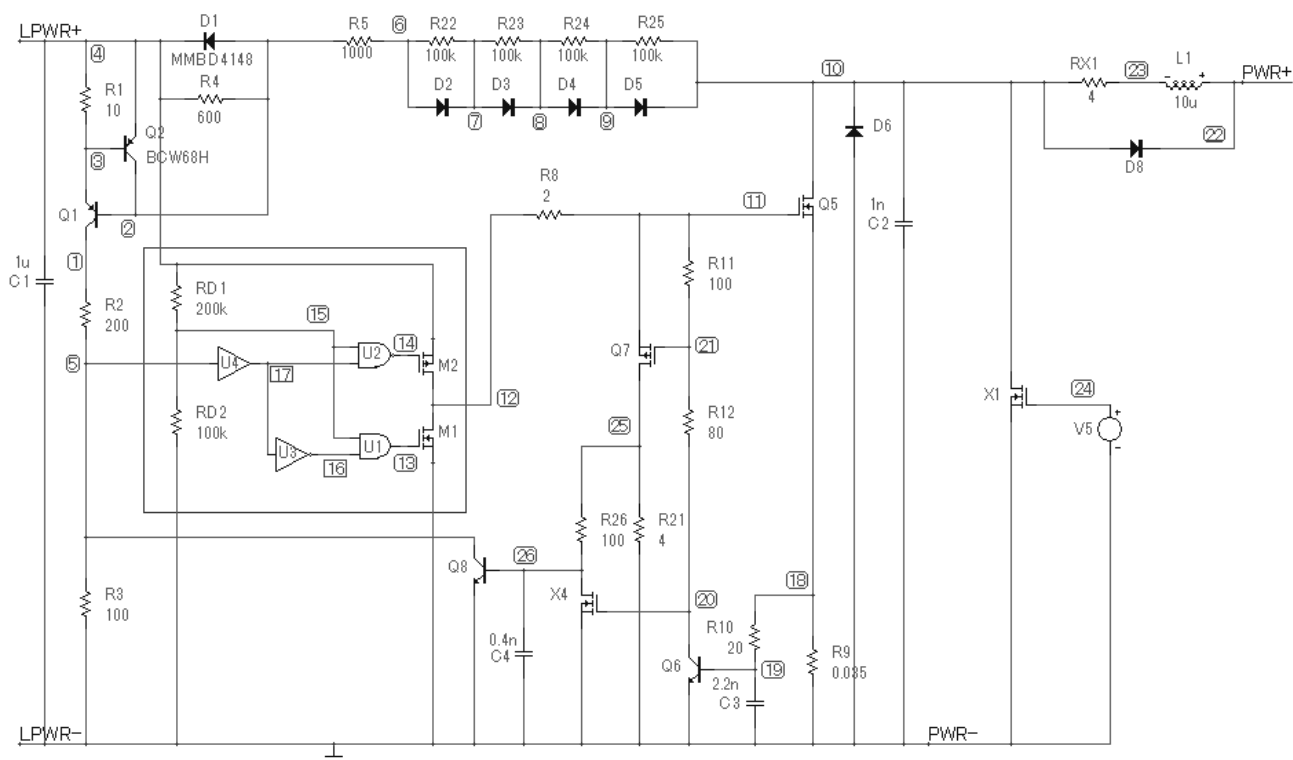


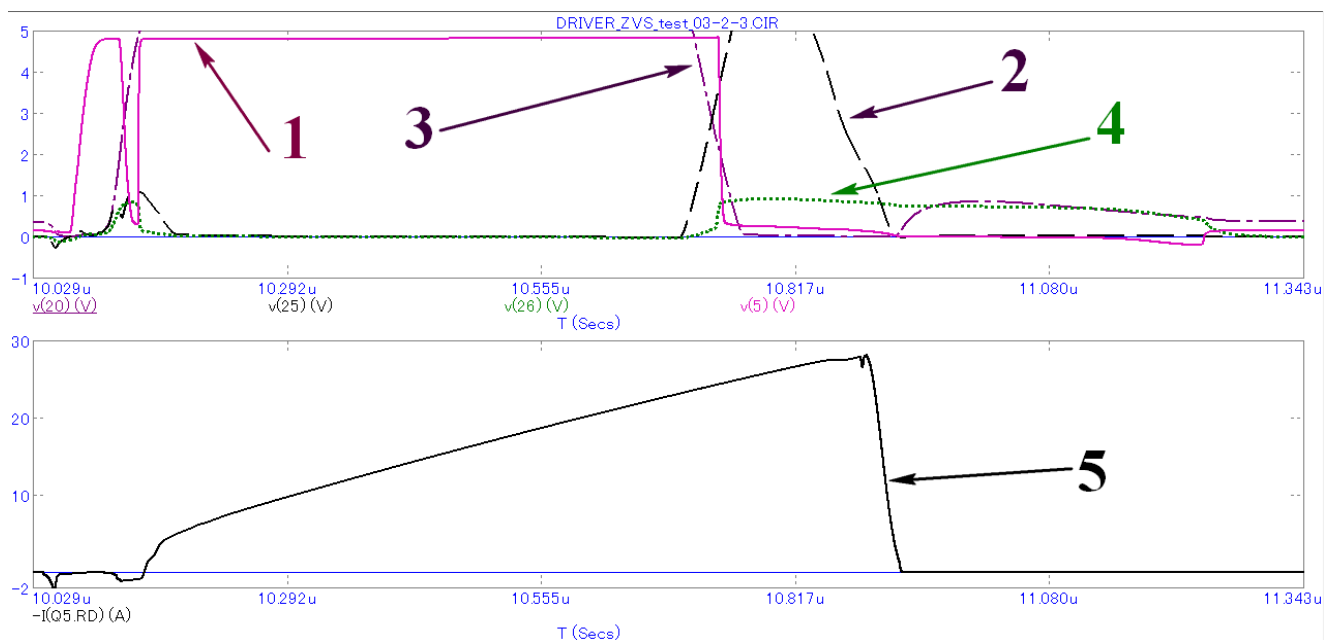
Рисунок 2.8 – Электрическая схема моделирования выключения СК с учётом эффекта Миллера

Данная задержка вызвана тем, что момент выключения СК Q5 не совпадает с моментом выключения входа буферного усилителя. Естественная задержка цепи выключения входа буферного усилителя составляет 45 нс, задержка буферного усилителя составляет около 30 нс, суммарная задержка отключения выхода буферного усилителя, и, соответственно, затвора силового ключа, составляет ≈ 75 нс, что составляет 10% от рабочего цикла силового ключа Q5.

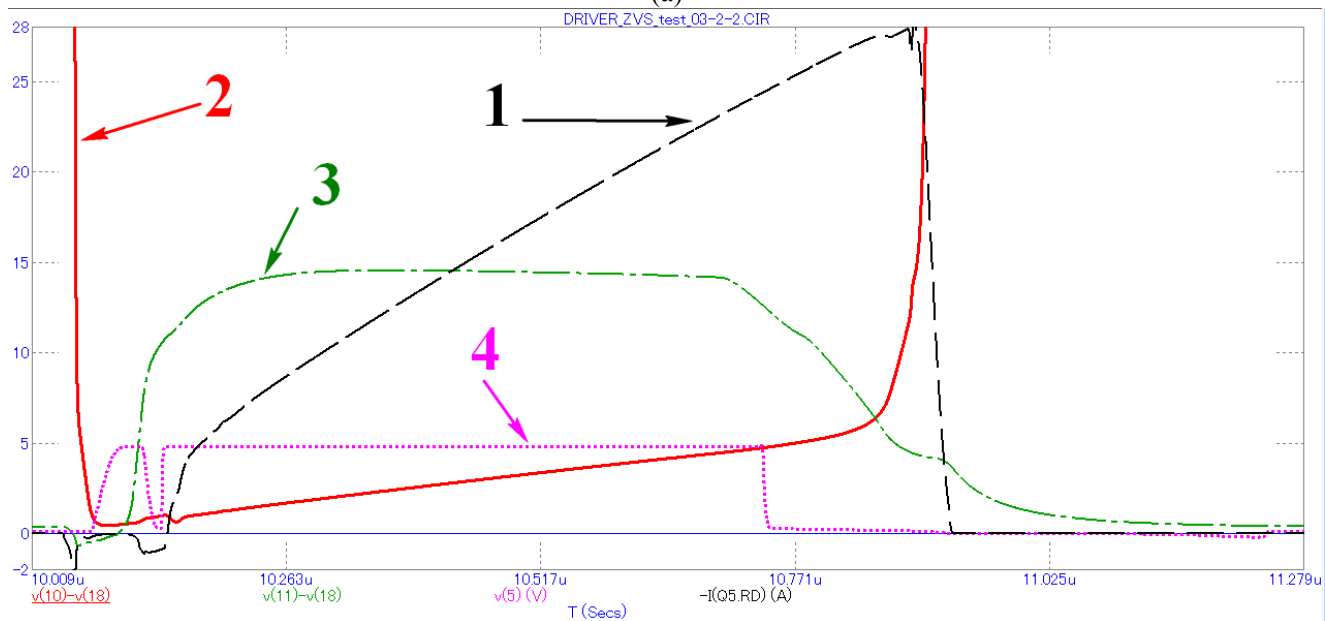
Использование тристабильного буферного усилителя (ТБУ) с высокоимпедансным (Z) состоянием позволяет реализовать режим зарядки затвора силового ключа и последующее отключение выхода ТБУ, а также осуществить двустадийную разрядку затворной ёмкости СК.

Алгоритм заключается в следующем: при появлении на входе ТБУ высокого уровня через программируемый промежуток времени активизируется цепь перевода ТБУ в Z-состояние. Определим задержку простой RC-цепочкой, перевод в Z-состояние осуществляется переводом уровня «разрешение работы» в ноль посредством транзистора BS170 (60 В, 50 мА, быстрый слаботочный ключ). Процесс разрядки затвора разделён на 2 этапа. Первый – разряд

ёмкости Миллера посредством специальной цепи драйвера ZVS для разряда затвора и выключение входа буферного усилителя. Второй – подача разрешающего сигнала для включения ТБУ и дальнейшей разрядки затвора СКQ5 посредством цепи разряда D-ZVS и ТБУ.



(a)



(б)

Рисунок 2.9 – Эпюры напряжений: вход буферного усилителя (1), сток Q7 (2), коллектор Q6 (3) и напряжение «база-эмиттер» Q8 (4) и ток стока Q5 (5) (а) и ток стока Q5 (1) и эпюры «сток-исток» Q5 (2), «затвор-исток» (3), напряжение на входе буфера (4) (б)

На Рисунке 2.10 приведена электрическая схема D-ZVS, являющаяся окончательным вариантом реализации алгоритма в дискретном виде.

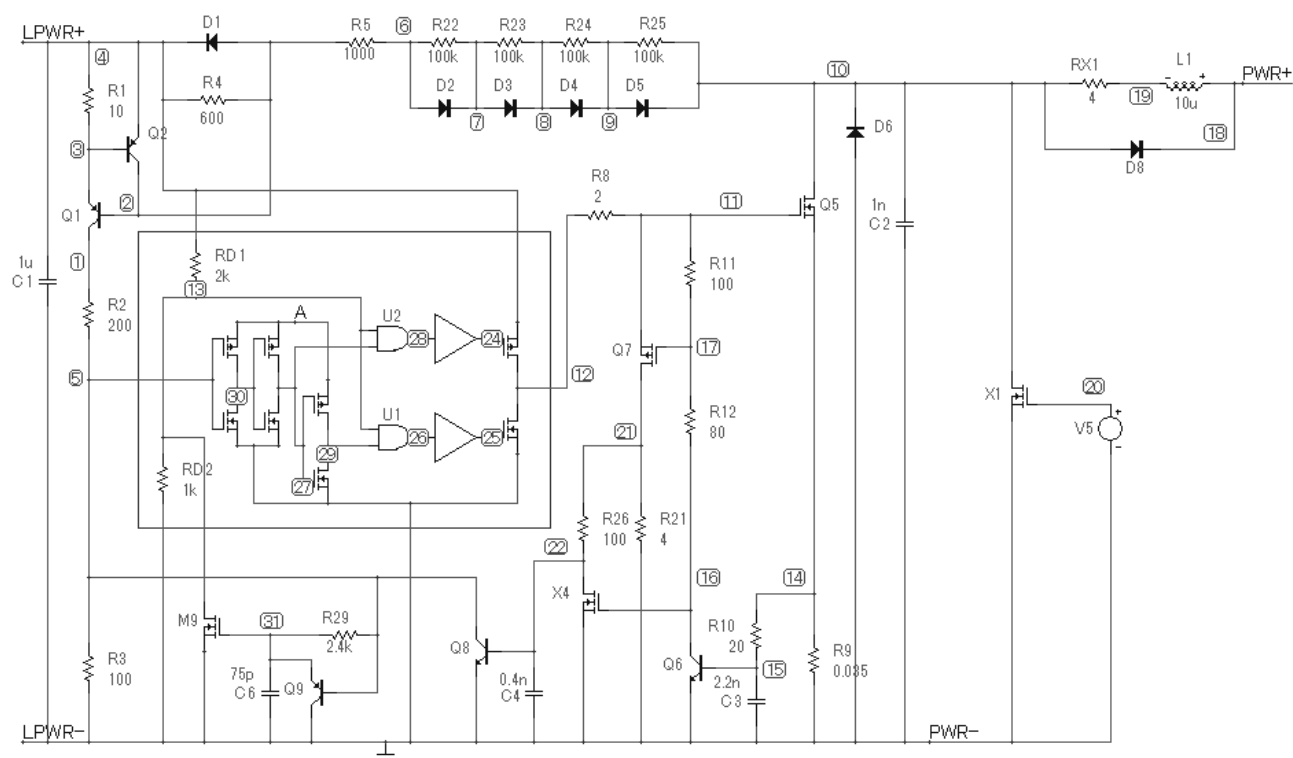


Рисунок 2.10 – Электрическая схема D-ZVS, полностью реализующего алгоритм ZVS

На Рисунке 2.11 представлены эпюры напряжений, из которых следует, что полное время разряда затвора силового ключа составляет 220 нс (110 нс – ёмкость Миллера и 110 нс – форсированный доразряд), максимальное значение тока 27 А, рабочий цикл 680 нс, время спада тока до нулевого значения 30 нс, Рисунок 2.12.

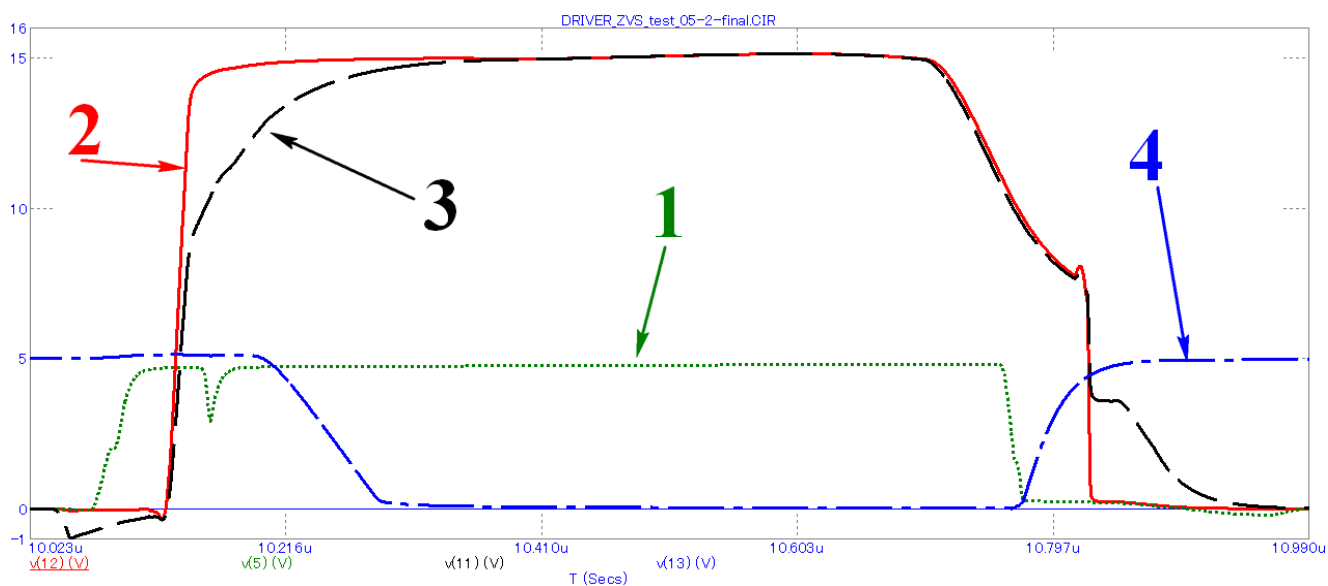


Рисунок 2.11 – Эпюры: напряжение на входе (1) и выходе (2) ТБУ, затвор Q5 (3), вывод «разрешение работы» ТБУ (4)

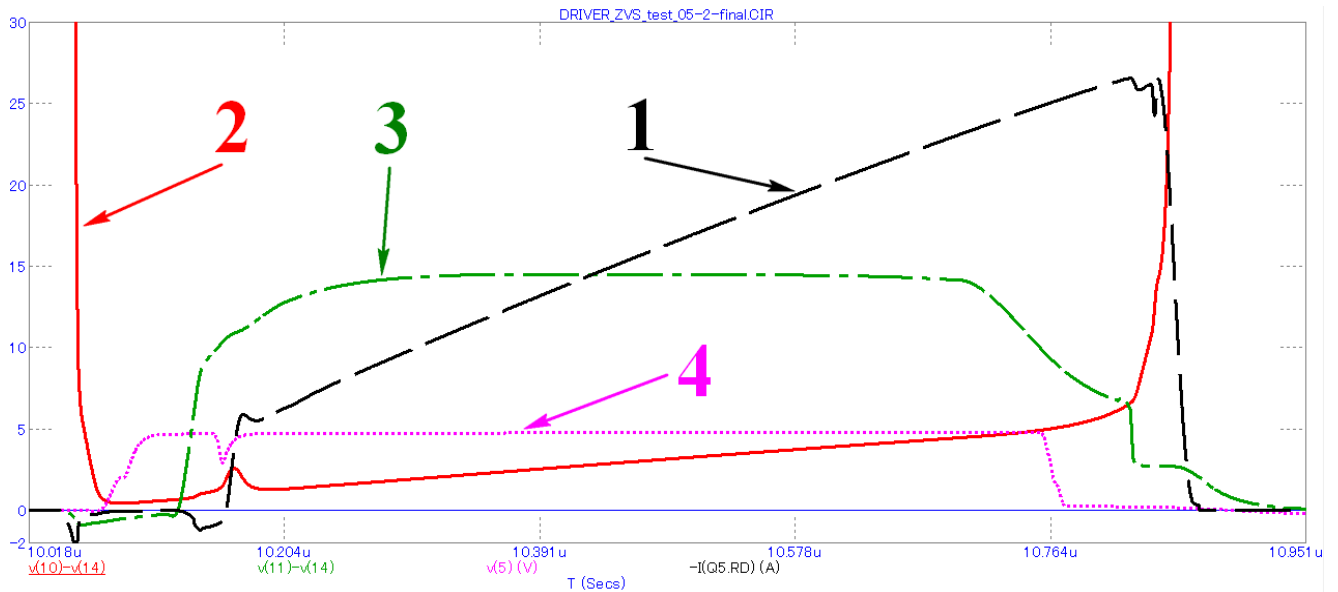


Рисунок 2.12 – Ток стока Q5 (1) и эпюры напряжений: «сток-исток» Q5 (2), «затвор-исток» (3), вход ТБУ (4)

2.2.3 Динамические и статические потери энергии в СК под управлением D-ZVS

Расчёт мощности, выделяемой на одиночном ключе схемы преобразователя в процессе работы при перегрузке (повышении выходной мощности более 2 кВт) на 35%, а также мощности при работе в составе полумостовой схемы с использованием двух драйверов ZVS, показал следующие результаты.

В случае непрерывного запуска одиночного драйвера ZVS получено, что рабочий цикл для такой схемы составил ≈ 1 мкс, соответственно, частота работы составила 1 МГц.

Линейный рост тока стока имеет длительность 660 нс, ток растёт до значения 27 А, напряжение «сток-исток» растёт от 2 до 7 В. Мощность статических потерь силового ключа на участке активного протекания тока составляет 11.14 Вт.

Участок фиксации тока имеет протяжённость 20 нс, ток фиксирован на значении 27 А, напряжение «сток-исток» растёт от 7 до 15 В. Мощность динамических потерь составляет 1.08 Вт.

Этап прекращения тока имеет протяжённость 30 нс, ток уменьшается с 27 А до значения 0 А, напряжение «сток-исток» растёт от 15 до 350 В. Мощность потерь составляет 34 Вт.

Статическая мощность потерь на силовом ключе составила 11.14 Вт. Динамическая мощность потерь составила 34 Вт, что более чем в 3 раза превышает мощность статических потерь. Минимальная ёмкость, которая требуется для функционирования силового ключа в допустимых пределах по скорости нарастания/спада напряжения, составляет 1000 пФ. Выходная ёмкость транзистора IRFP27N60 составляет 460 пФ (данные из спецификации), таким образом, соотношение емкостей составляет 2:1 (внешняя ёмкость: собственная ёмкость).

Соответственно, распределение энергии происходит также 2:1, поэтому динамические потери, характеризующие силовой ключ на третьем участке рабочего цикла, составляют 11.3 Вт, что сравнимо со статическими потерями. Суммарные динамические потери на силовом ключе составляют 12.38 Вт. На параллельном конденсаторе происходит выделение энергии ≈ 22.7 Вт, однако, ввиду выделения данной мощности за 30 нс, средняя выделяемая конденсатором энергия составляет 0.68 Вт за рабочий период в 1 мкс, но в условиях высоких значений импульсных токов.

В случае включения драйвера D-ZVS в схему полумостового преобразователя данные значения мощностей необходимо пересчитать. По причине наличия средней точки, напряжение для расчёта мощности устанавливается как половина от максимального. То есть, для рабочего напряжения в 200 В необходимо устанавливать рабочий ток на уровне:

$$I = 4 * 2000 / 200 = 40 \text{ (A)}.$$

Изменены датчик тока, силовой ключ (в Spice-модели силового ключа заданы параметры, соответствующие силовому ключу FCH47N60 (600 В, 47 А, 58 мОм) фирмы Fairchild Semiconductor).

Частота работы полумостового преобразователя, построенного с использованием 2-х драйверов ZVS, определяется временем работы одиночного драйвера. Для режима работы, соответствующего 25% перегрузке (запрограммированное увеличение тока стока до значения 51 А), определено, что рабочий участок периода работы одиночного драйвера ZVS составляет 1550 нс. Суммарный рабочий период полумостового преобразователя составил ≈ 3.2 мкс с учётом всех задержек работы драйвера, что составляет ≈ 310 кГц для принятого при моделировании эквивалента нагрузки.

Линейный рост тока стока имеет длительность 1.35 мкс, ток растёт от 17 А до значения 51 А, напряжение «сток-исток» растёт от 1 до 6 В. Мощность статических потерь силового ключа составляет 8.96 Вт.

Участок фиксации тока имеет протяжённость 36 нс, ток фиксирован на значении 51 А, напряжение «сток-исток» растёт от 6 до 14 В. Мощность динамических потерь на втором участке составляет 1.15 Вт.

Этап прекращения тока имеет протяжённость 30 нс, ток уменьшается с 51 А до значения 0 А, напряжение «сток-исток» растёт от 14 до 400 В. Мощность потерь составляет 23.1 Вт.

Статическая мощность потерь на силовом ключе составляет ≈ 9 Вт. Динамическая мощность потерь с учётом соотношения ёмкостей «внешняя/собственная» как 2:1, приводит к результату в 7.7 Вт. Суммарная динамическая мощность, выделяющаяся в рабочем цикле на силовом ключе, составляет ≈ 8.9 Вт. Мощность, выделенная на резонансном конденсаторе, составляет ≈ 0.15 Вт.

Проведена дополнительная оценка параметров полумостового преобразователя мощностью 1000Вт. Результаты схемотехнического расчёта представлены в сводной Таблице 2.3, включающей схему включения D-ZVS, рабочие частоты, мощности статических и динамических потерь на силовых ключах, мощности потерь на резонансных конденсаторах. Для сравнения приведены данные по потерям на одном силовом ключе для классической полумостовой схемы инвертора, работающей в режиме коммутации по методу ШИМ. Стоит отметить, что работа драйвера ZVS в единичном виде лишена смысла, так как система лишается возможности осуществлять автоколебательный процесс. Данные представлены для подтверждения эффективности алгоритма МКСК ZVS.

Таблица 2.3 – Результаты схемотехнического моделирования

Схема включения	P, Вт	F, кГц	E _{СТАТ} , Вт	E _{ДИН} , Вт	E _С , Вт
Единичный драйвер, U _{выс} =400 В	2700	1000	11.14	12.38	0.68
Полумостовой преобразователь, U _{выс} =400 В	2500	310	8.96	8.85	0.15
Полумостовой преобразователь, U _{выс} =400 В	1000	625	3.68	7.7	0.28
Полумостовой преобразователь, ШИМ, U _{выс} =400 В	2000	200	68	90	-

2.2.4 Результаты схемотехнического моделирования прототипа D-ZVS

В результате моделирования отработано схемотехническое решение драйвера D-ZVS и сделаны следующие выводы: при реализации схемы драйвера ZVS правильность её работы (а также настройка) должны подтверждаться эпюрами напряжений на силовом ключе «сток-исток» и «затвор-исток» (Рисунок 2.13), а также эпюрами напряжения «сток-исток» и тока стока (Рисунок 2.14).

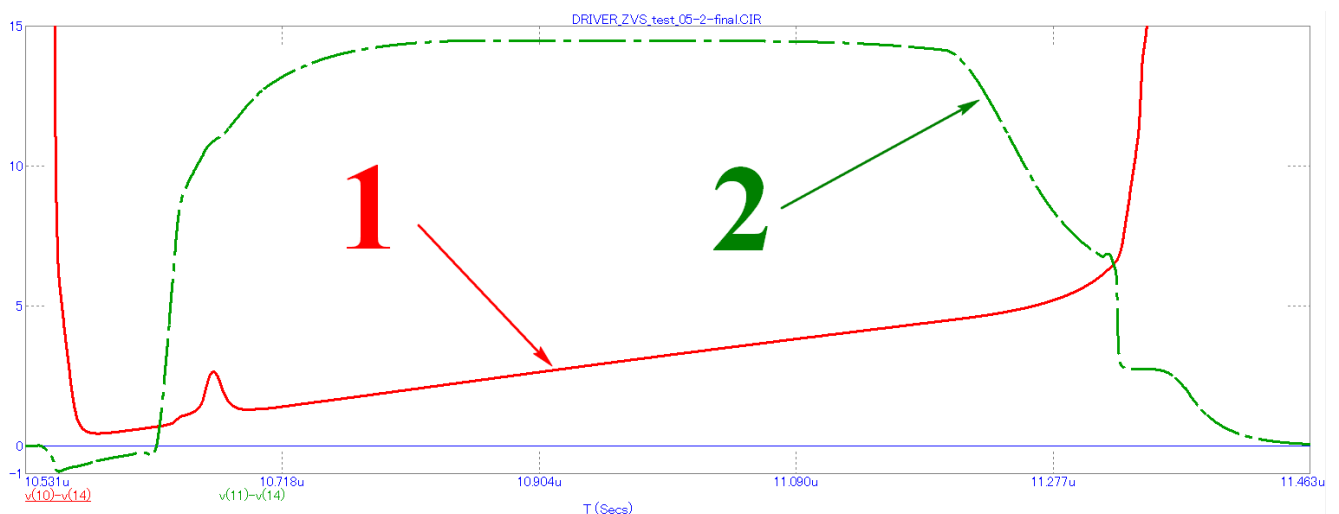


Рисунок 2.13 – Эпюры напряжений на силовом ключе «сток-исток» (1) и «затвор-исток» (2)

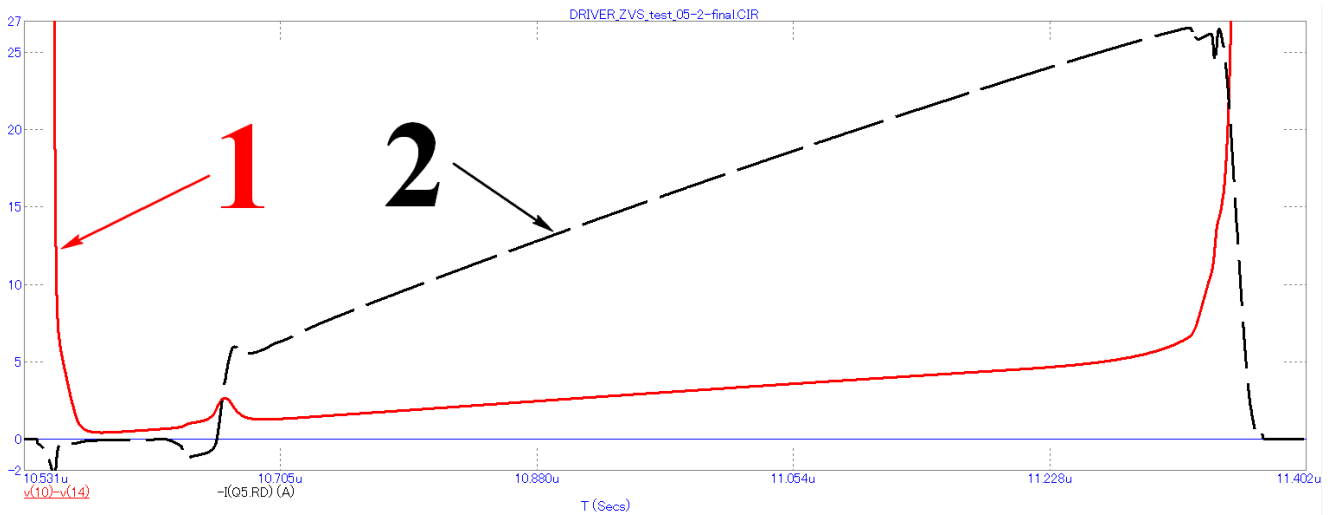


Рисунок 2.14 –Эшоры напряжения «сток-исток» (1) и тока стока силового ключа (2)

Проблема широкого внедрения идеологии ZVS осложняется трудностями, обусловленными неизбежным влиянием значительных коммутуемых токов на процессы управления через паразитные связи (а также полигоны земли). Как было отмечено выше, разработка драйверов управления СК в интегральном исполнении позволит минимизировать данные эффекты, а также повысить быстродействие. Возможности схемотехнической реализации драйверов и их эффективность показаны выше.

2.3 Оценка возможности реализации схемы D-ZVS в интегральном исполнении

Далее рассмотрены результаты оценки возможности создания драйвера D-ZVS по стандартной технологии изготовления ИМС – КМОП. Исходя из результатов моделирования D-ZVS, в него должны входить N- и P- канальные транзисторы, способные обеспечивать в рабочем режиме ток стока до $I_D = 10$ А при напряжении сток-исток $U_{DS} = 15$ В. Эти параметры определяются напряжением, которое требуется для управления СК полумостовой стойки ИВЭП, и током заряда и разряда затворной ёмкости за малые промежутки времени (порядка 200 нс при частоте функционирования 200 кГц).

Первым и самым важным этапом решения поставленной задачи является оценка возможностей технологии для создания транзисторов с близкими к условию задачи значениями параметров. Данная оценка разбивается на несколько этапов, основными из которых стали: создание оценочных моделей N- и P- канальных силовых МОП транзисторов, расчет их электрофизических характеристик, и оценка потенциальной возможности изготовления схемы драйвера D-ZVS в интегральном исполнении по высоковольтной КМОП технологии.

Данные исследования проведены в программном пакете САПР по технологическому проектированию (Sentaurus TCAD) [92], использовались методики и рекомендации, описанные в работах [87, 93, 94].

2.3.1 Исследование оценочных моделей N- и P- МОП транзисторов

Моделирование проводилось без привязки к конкретной технологии производства, использовался упрощённый набор технологических операций, которых более чем достаточно для определения возможностей КМОП технологии как таковой для реализации ключевых параметров устройств. При моделировании учитывались современные подходы и технологические аспекты изготовления элементов ИМС, поэтому полученные модели имеют структуру и характеристики, близкие к производимым в настоящее время устройствам и элементам полупроводниковой техники [95].

Стандартный N-МОП транзистор представляет собой структуру, показанную на Рисунке 2.15(а). Аналогично N-МОП транзистору, модель P- канального транзистора (P-МОП), рассчитанная аналогичным образом, имеет структуру, показанную на Рисунке 2.15(б). Цветовые карты показывают концентрацию примеси.

Этапы формирования транзистора кратко выглядят следующим образом:

а) Формирование кармана P-типа глубиной 7...11 мкм, в данном случае порядка 9...10 мкм. Такой карман хорошо изолирован от подложки и имеет напряжение пробоя порядка 90...110 В.

б) Подлеги́рование канала бором, для обеспечения нужного порогового напряжения, в данном случае доза бора подобрана для обеспечения «порога» на уровне 1...1.2 В.

в) Тонкое окисление под затвор. Обычно толщина окисла составляет от 0.045 до 0.06 мкм. В данной работе этап окисления был исключен, для ускорения процесса, и окисел толщиной 0.05 мкм получен осаждением без проведения термических операций, что стоит учитывать при корректировке дозы подлеги́рования и перераспределения примеси во время окисления.

г) Осаждение поликристаллического кремния (поликремния) с толщиной 0.6 мкм. Поликремний не легируется и служит маской при формировании истоков и стоков будущего транзистора.

д) Леги́рование истоков и стоков фосфором с большой дозой и большой энергией для обеспечения высокой концентрации примеси в нужных областях транзистора.

е) Перераспределение примеси в истоках и стоках: термическая операция, обеспечивающая глубину переходов 1...2 мкм.

Ж) Операции нанесения защитных слоев, металлизация, низкотемпературные термические операции, которые не вносят особых корректив в структуру транзистора.

Рассматриваемые модели представляют собой базовую единичную модель транзистора – топологическая длина канала $L = 3$ мкм (реальная определялась с учётом боковых уходов примеси), ширина канала $W = 1$ мкм. В дальнейшем проводилось масштабирование канала для получения нужных характеристик. На Рисунке 2.16 приведена визуализация профиля электрически активной примеси, распределение электростатического потенциала, распределение полной плотности тока в области канала, области пространственного заряда (ОПЗ) для N-МОП, на Рисунке 2.17 – аналогичные параметры для P-МОП. На Рисунке 2.18 показаны вольтамперные характеристики (ВАХ) тестового N-МОП транзистора, полученные при подаче электрического смещения подложки + 5 В и напряжении «затвор-исток» 20, 15, 10, 5, 3 и 1 В. Данный N-МОП транзистор в требуемых условиях стабильно функционирует при напряжении до 10 В (при $U_G = 15$ В) и обеспечивает ток стока 0.4 мА, пороговое напряжение составило ≈ 1.1 В.

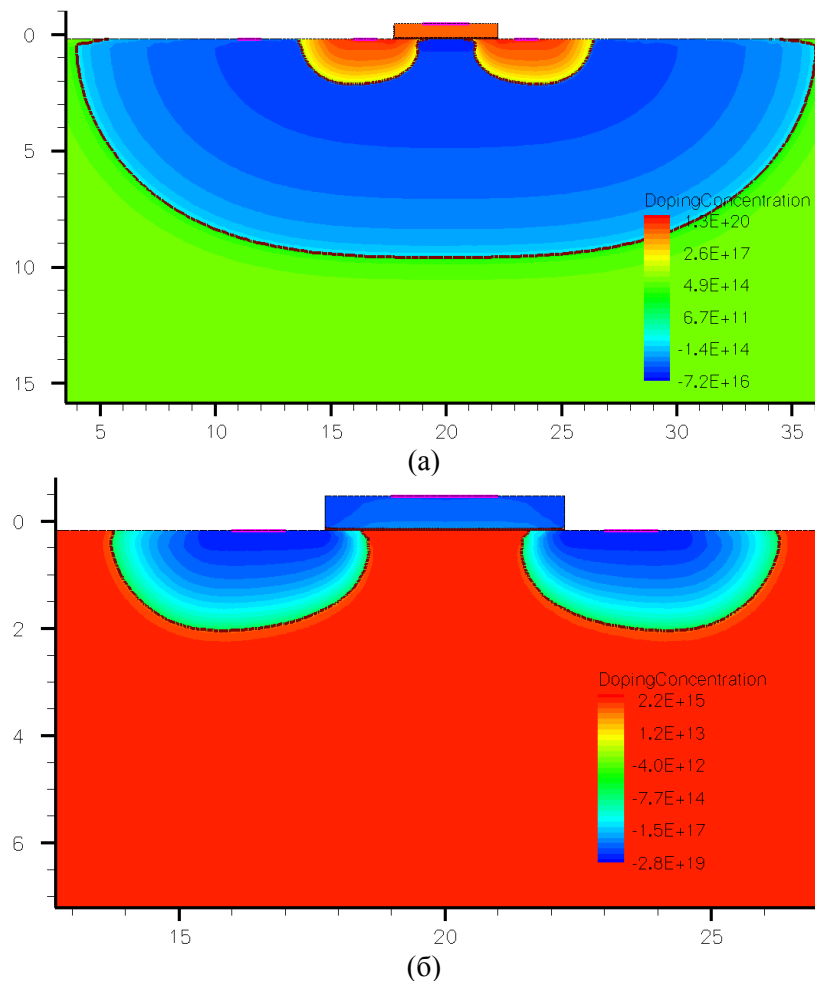


Рисунок 2.15 – Двумерный концентрационный профиль электрически активной примеси: N-МОП (а) и P-МОП (б)

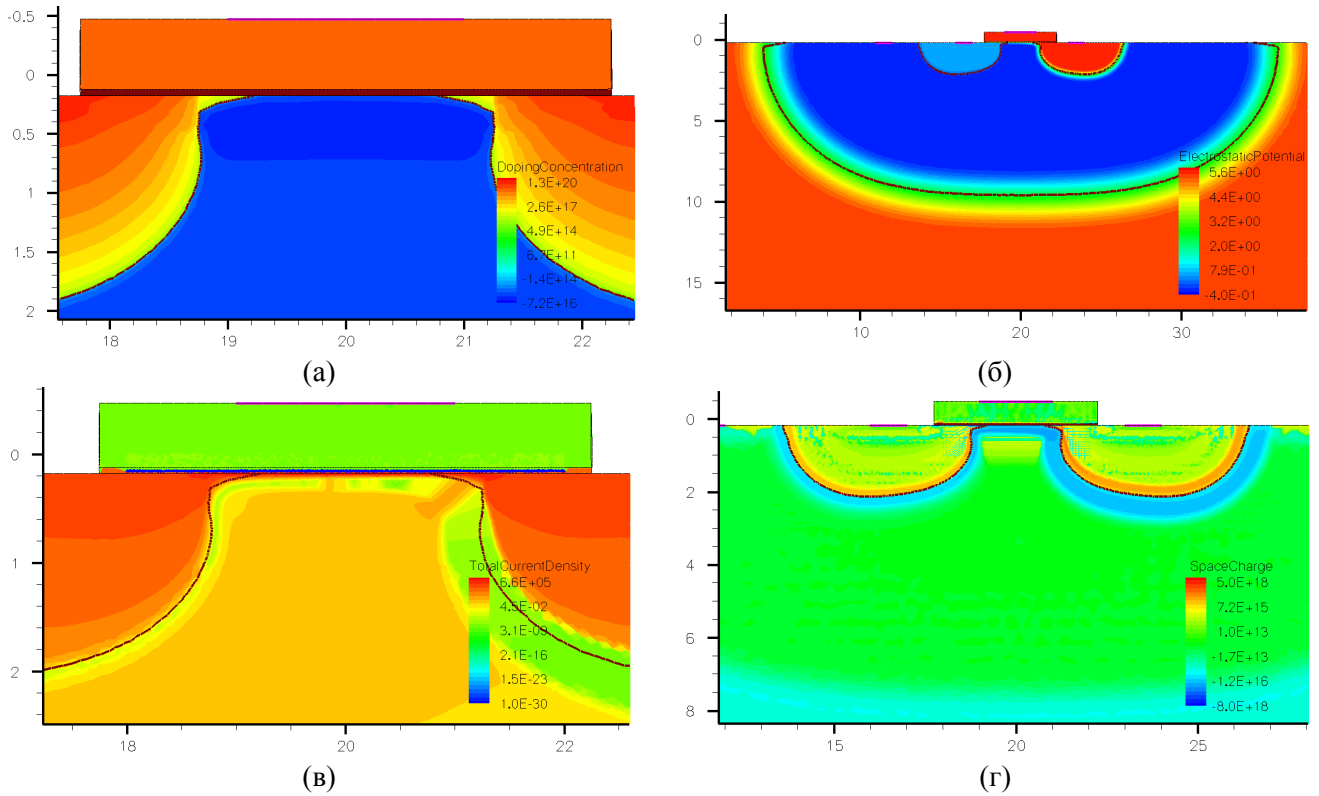


Рисунок 2.16 – Характеристики N-канального транзистора: концентрационный профиль электрически активной примеси (а), распределение электростатического потенциала (б), распределение полной плотности тока в области канала (в), распределение пространственного заряда (ОПЗ) (г)

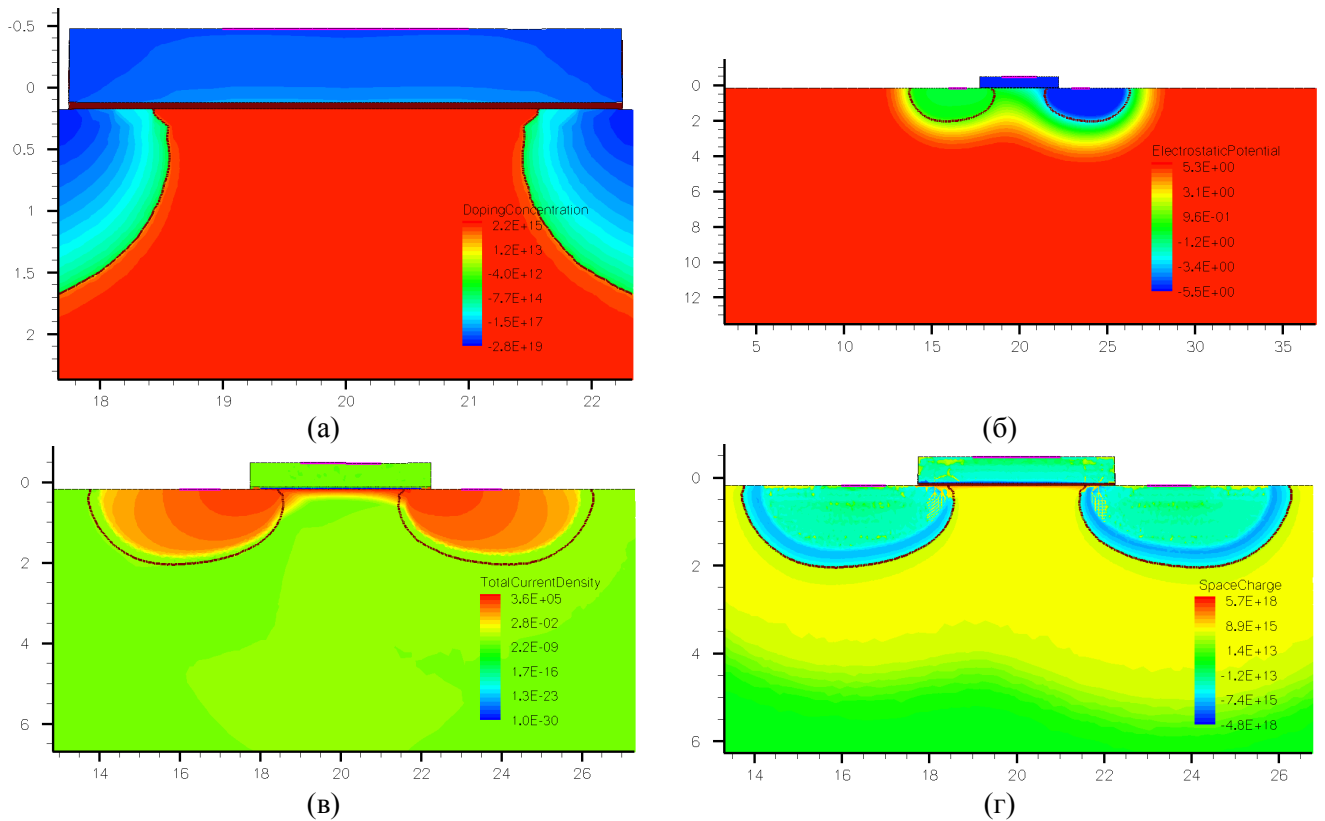


Рисунок 2.17 – Характеристики P-канального транзистора: концентрационный профиль электрически активной примеси (а), распределение электростатического потенциала (б), распределение полной плотности тока в области канала (в), распределение пространственного заряда (ОПЗ) (г)

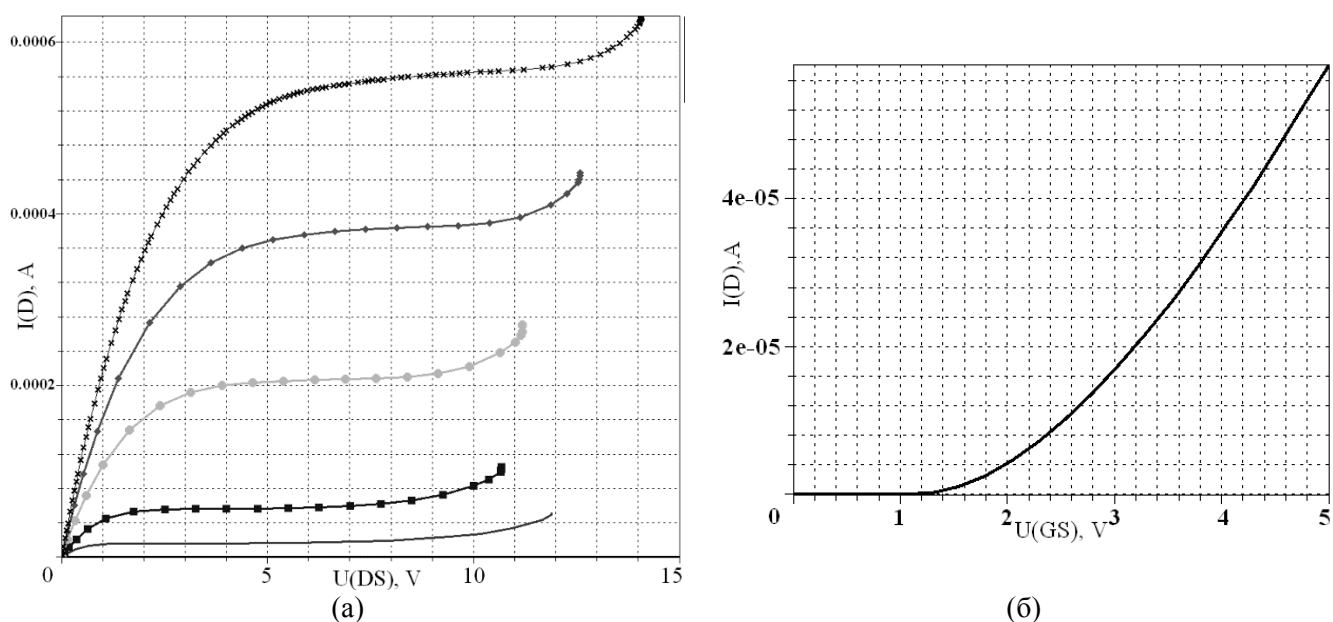


Рисунок 2.18 – Семейство выходных ВАХ N- канального транзистора (а) и передаточная характеристика при напряжении «затвор-исток» 5 В (б)

На Рисунке 2.19 приведено семейство ВАХ для модели P-МОП транзистора при напряжении «затвор-исток» -5, -3 и -1 В. В отличие от N-МОП транзистора, имеет место более высокое напряжение пробоя, ток стока при $U_G = -5$ В и $U_{DS} = -10$ В составляет около 0.05 мА. Для сравнения: ток стока N-МОП транзистора при аналогичных уровнях напряжения на затворе $U_G = +5$ В и при максимально допустимом $U_{DS} = +10$ В составил 0.08 мА, т.е. соотношение токов для N- и P- транзисторов составило 1.6 к 1, соответственно. Пороговое напряжение составляет $U_{П} \approx 0.5$ В.

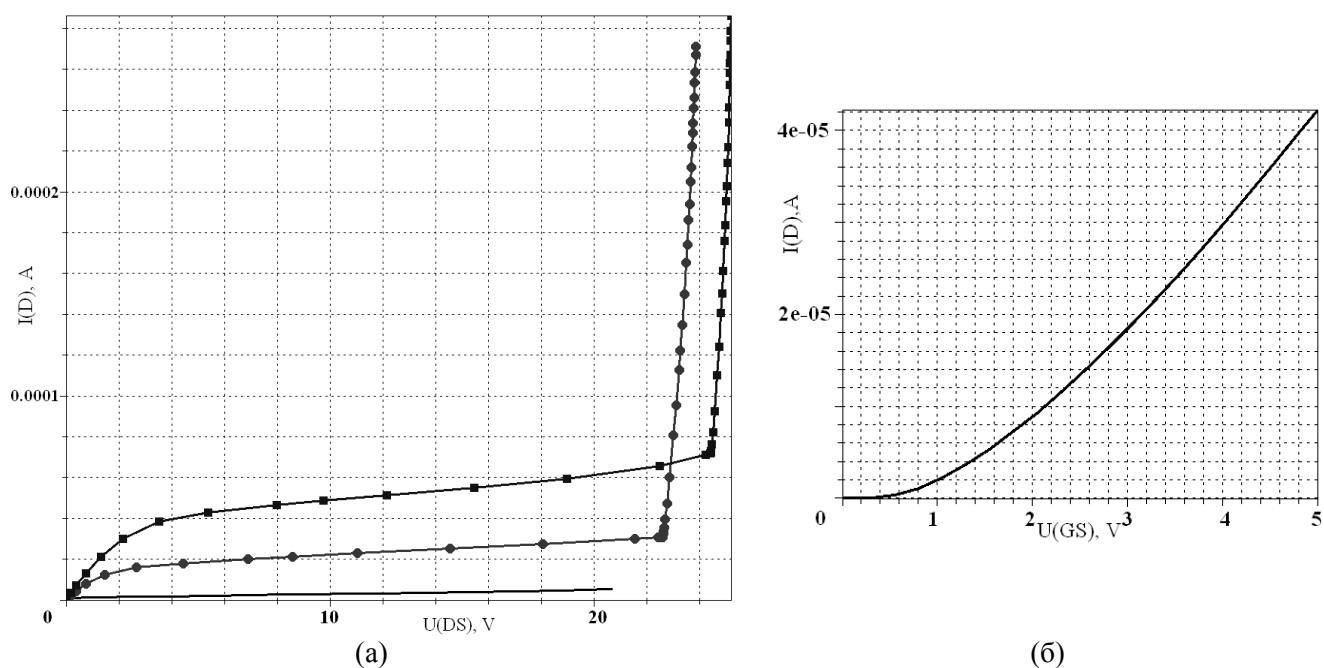


Рисунок 2.19 – Семейство выходных ВАХ P- канального транзистора (а) и передаточная характеристика при напряжении «затвор-исток» -5 В (б)

По результатам, полученным в ходе моделирования, можно сделать вывод, что стандартная КМОП технология с проектно-технологическими нормами 3 мкм имеет возможности для реализации схем, подобных D-ZVS. Необходимые электрофизические параметры ($I_D = 10$ А, при $U_{DS} = 15$ В) могут быть получены путем внесения незначительных изменений в стандартный технологический маршрут.

2.3.2 Технологические и конструктивные решения реализации ИМС

После изучения поведения оценочных моделей транзисторов и принятия решения о возможности применения КМОП технологии с проектными нормами 3 мкм для получения N- и P- канальных транзисторов с близкими к заданным значениями параметров, решена задача детального моделирования технологического маршрута для более точного определения характеристик транзисторов.

Поскольку оценочная модель P- канального транзистора удовлетворяет требованиям по пробивному напряжению (более 15 В), потребовалось решить задачу, связанную со структурой N-МОП. Выделение объекта дальнейшего моделирования позволило решить следующие конкретные задачи:

- 1) Моделирование N-МОП транзистора по полному технологическому маршруту на подложке КЭФ-4.5.
- 2) Электрофизическое моделирование полученной модели транзистора.
- 3) Определение возможности поднятия напряжения пробоя сток-исток до 15 В.
- 4) Определение ширины канала N-МОП транзистора, обеспечивающей протекание тока стока более 10 А.

Как показано ранее, для канала $W = 1$ мкм и $L = 3$ мкм напряжение пробоя «сток-исток» составило $\approx 9...12$ В. Значение порогового напряжения составляет около 1 – 1.1 В. Моделирование для подложки типа КЭФ-4.5 показало аналогичные результаты. Для обеспечения более высокого напряжения пробоя «сток-исток» изменена топологическая длина канала. Увеличение длины канала L приводит к росту напряжения пробоя «сток-исток», что связано с увеличением расстояния до смыкания областей пространственного заряда между электродами транзистора. С другой стороны, это приводит к увеличению сопротивления канала и снижению тока стока. Поэтому предприняты следующие шаги: увеличение топологической длины канала модели транзистора L для реализации требуемого напряжения пробоя, пересчёт технологической модели для обеспечения заданного значения тока.

Увеличение длины канала до $L = 6$ мкм позволило увеличить напряжение пробоя до 13 В при напряжении на затворе $U_G = 15$ В. Увеличение длины канала до $L = 8$ мкм позволило поднять напряжение пробоя сток-исток до величины 16.5 В (при напряжении на затворе 15 В). Результаты моделирования выходных ВАХ в сравнении показаны на Рисунке 2.20(а). Отчётливо видно уменьшение тока стока на величину около 30 % при увеличении длины канала от 4 мкм до 8 мкм. Пороговое напряжение имеет сильную зависимость от длины канала только в случае перехода от 4 мкм к 6 мкм, при переходе от 6 мкм к 8 мкм такой зависимости не наблюдалось. Сравнение передаточных характеристик показано на Рисунке 2.20(б).

Следующим шагом подобрана ширина канала W для обеспечения тока более 10 А для N-МОП транзистора. Результаты моделирования для $L = 8$ мкм, при напряжении на затворе 15 В, показаны на Рисунке 2.21. Ширины канала $W = 50000$ мкм достаточно для обеспечения требуемых параметров по току стока (10 А и более).

Аналогичный расчёт двумерной модели P-МОП транзистора на подложке типа КЭФ-4.5 показал, что напряжение пробоя «сток-исток» составило более 20 В, что обеспечило запас для схемы D-ZVS. Пороговое напряжение практически точно повторило значение оценочной модели и составляет около 0.5 В. Для обеспечения необходимого значения тока рассчитана серия ВАХ для модели P-МОП транзистора с целью подбора ширины канала W , результаты представлены на Рисунке 2.22.

Как следует из полученных зависимостей, достаточной шириной канала для обеспечения тока стока более 10 А, является значение в 50000 мкм (50 мм). Поэтому, именно это значение W выбрано в качестве целевого параметра. После определения конструктивных и технологических параметров транзисторов P- и N- типа, и возможности их реализации по стандартному КМОП маршруту, проведен следующий этап моделирования.

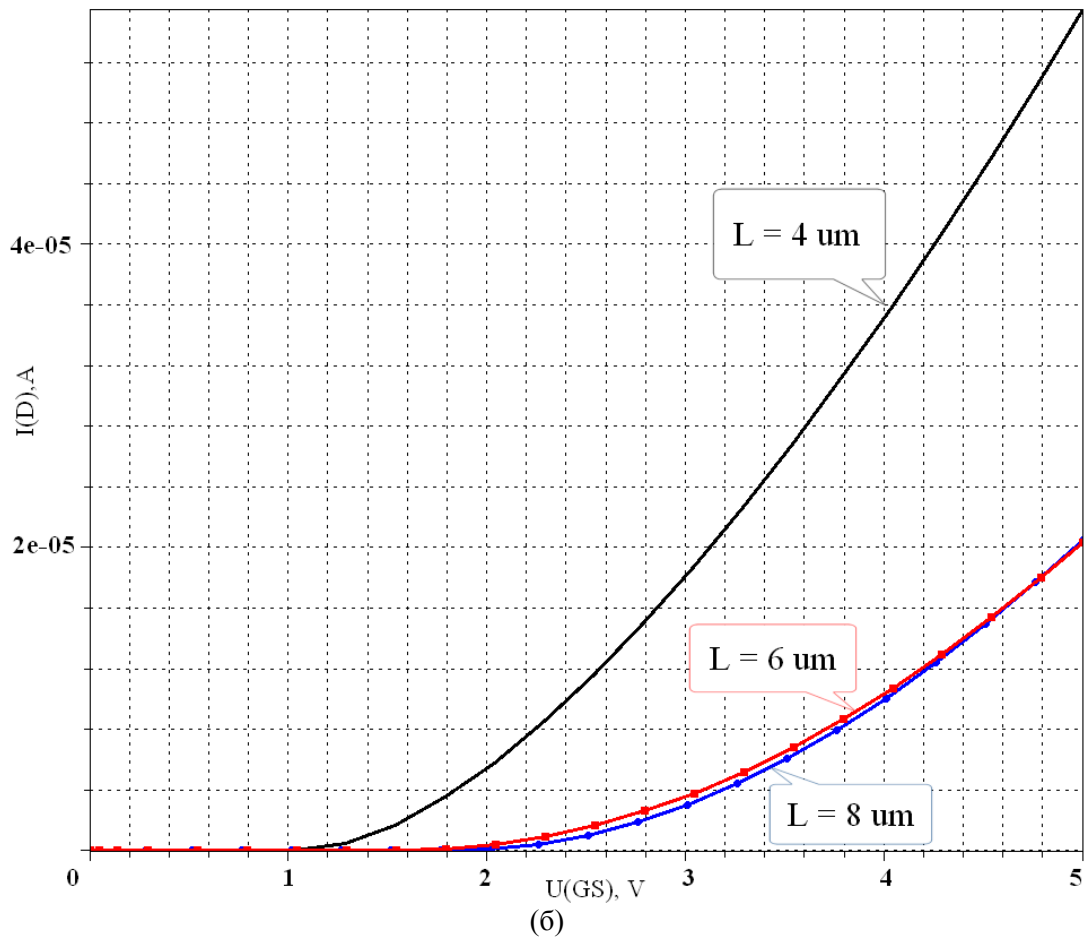
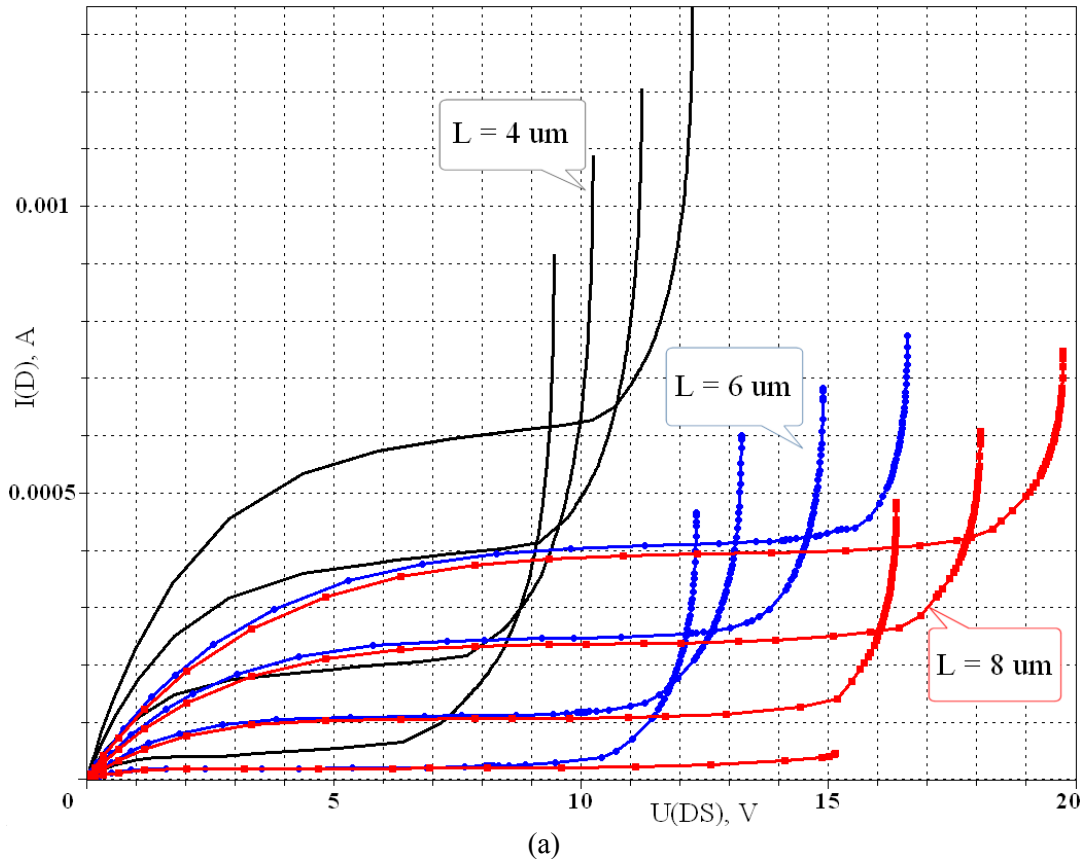


Рисунок 2.20 – Сравнение семейства выходных (а) и передаточных (б) ВАХ N- канального транзистора с длинами каналов $L = 4$ мкм, $L = 6$ мкм и $L = 8$ мкм

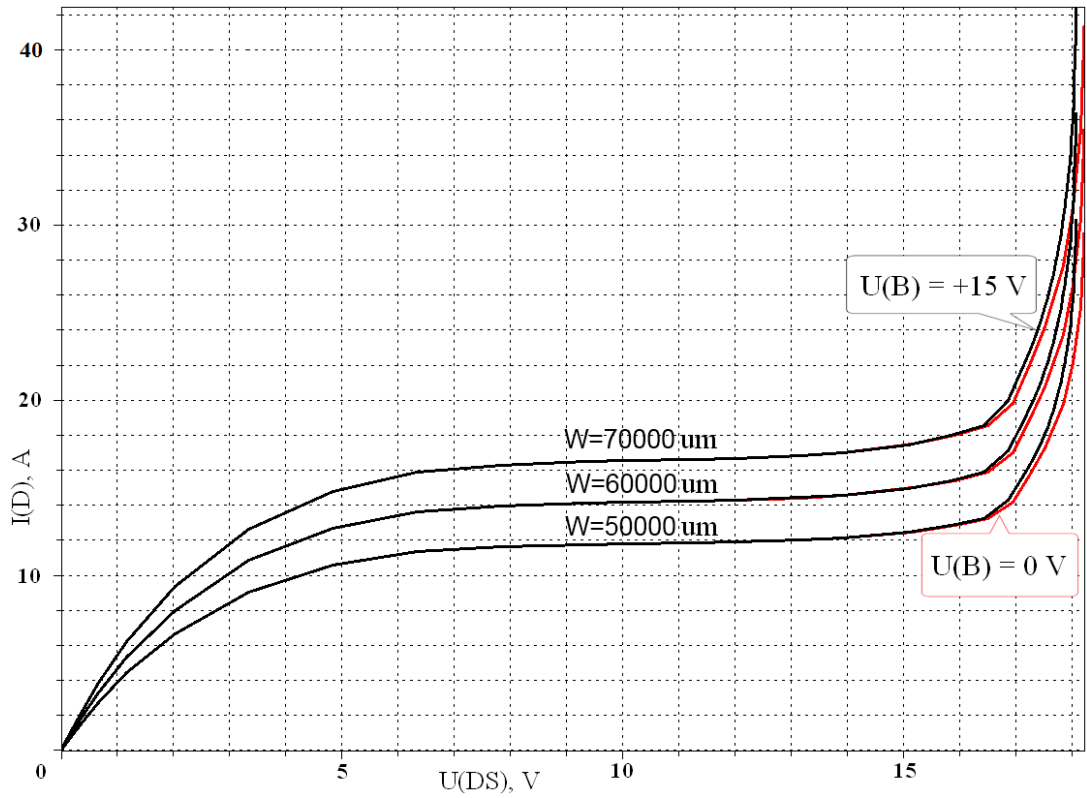


Рисунок 2.21 – Семейство выходных ВАХ N-канального транзистора с $L = 8$ мкм и различной W ; подложка КЭФ-4.5; смещение подложки: +15 В и 0 В

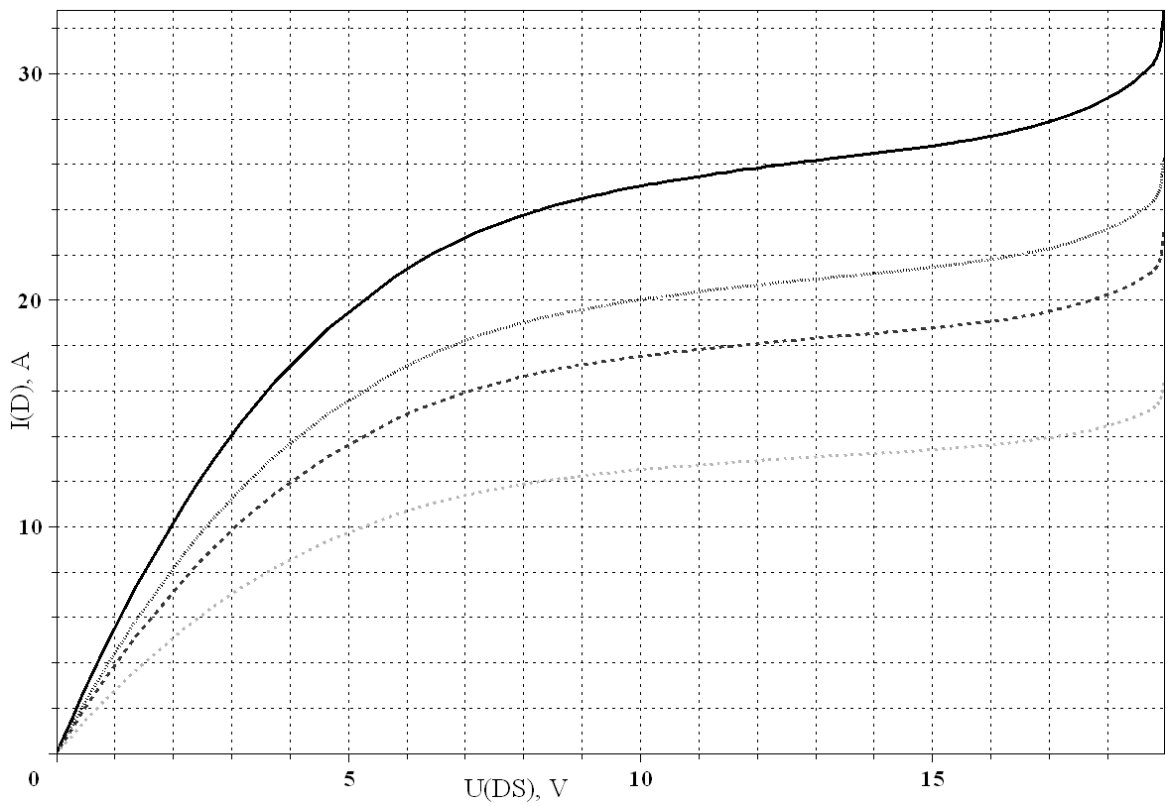


Рисунок 2.22 – Семейство выходных ВАХ P- канального транзистора; подложка КЭФ-4.5; W (в сторону уменьшения тока): 100, 80, 70 и 50 мм

2.3.3 Изучение возможности изготовления высоковольтных элементов ИМС

Драйвер D-ZVS подразумевает определение высоковольтных импульсов в цепи, до 400 – 500 В и более. Но, поскольку на подложке КЭФ-4.5 в рамках стандартной технологии КМОП с технологическими нормами 3 мкм невозможно обеспечить пробивные напряжения «карман-подложка» в таких пределах, необходимо решение вопроса пробоя кармана N-МОП транзистора на высокоомных подложках [96]. Ввиду распространённости, выбор сделан в пользу таких подложек, как КЭФ-25 и КЭФ-40. Проведено технологическое моделирование Р-кармана для будущего N-канального транзистора и определены максимальные значения пробивных напряжений карман-подложка, без внесения поправок в технологию изготовления. Результаты моделирования пробивных напряжений Р-кармана для различных подложек представлены на Рисунке 2.23.

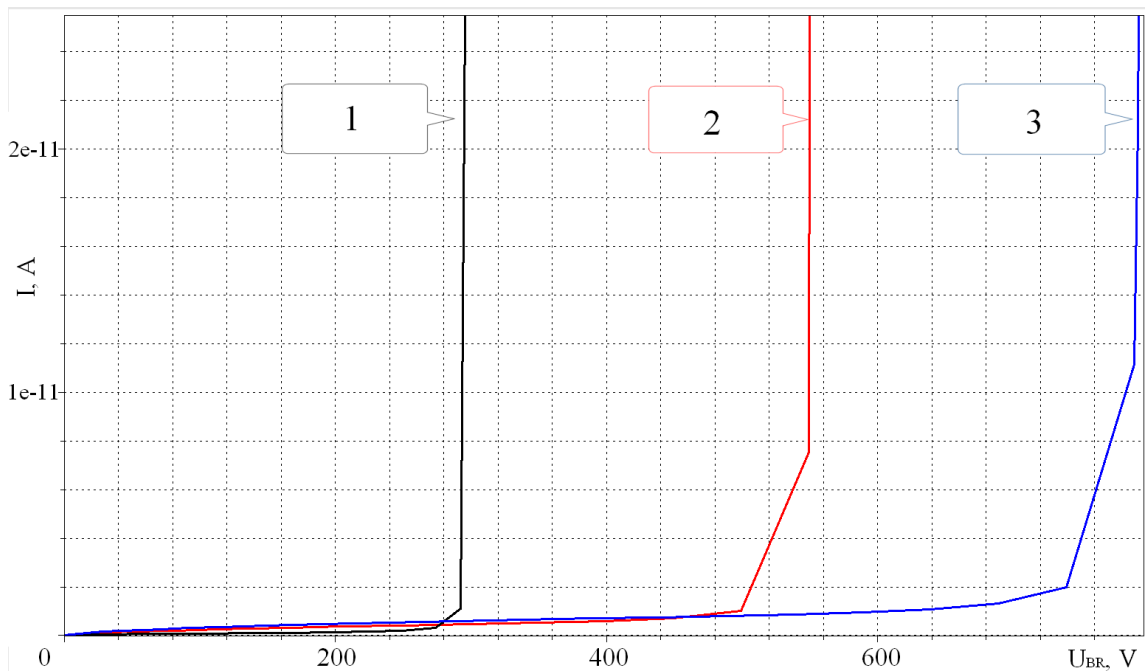


Рисунок 2.23 – ВАХ обратного смещённого р-п-перехода «карман-подложка»: КЭФ-4.5 (1), КЭФ-25 (2), КЭФ-40 (3)

Как следует из представленной ВАХ обратного смещённого р-п-перехода Р-кармана, подложка КЭФ-25 обеспечивает необходимую изоляцию 400 – 500 В без запаса по напряжению. А подложка КЭФ-40 имеет больший запас по обеспечению необходимого пробивного напряжения. Следующим шагом проведено уточнение параметров работоспособности Р-МОП транзистора на каждой из них.

Технологическое и электрофизическое моделирование транзистора, а также сравнение с ранее полученными данными для подложки КЭФ-4.5 приведено в Таблице 2.4 и на Рисунке 2.24. Расчёты позволили оценить технологическую длину канала: эффективную длину канала

(L^*) и длину канала в приповерхностной области (D). Данные параметры визуализированы на Рисунке 2.25.

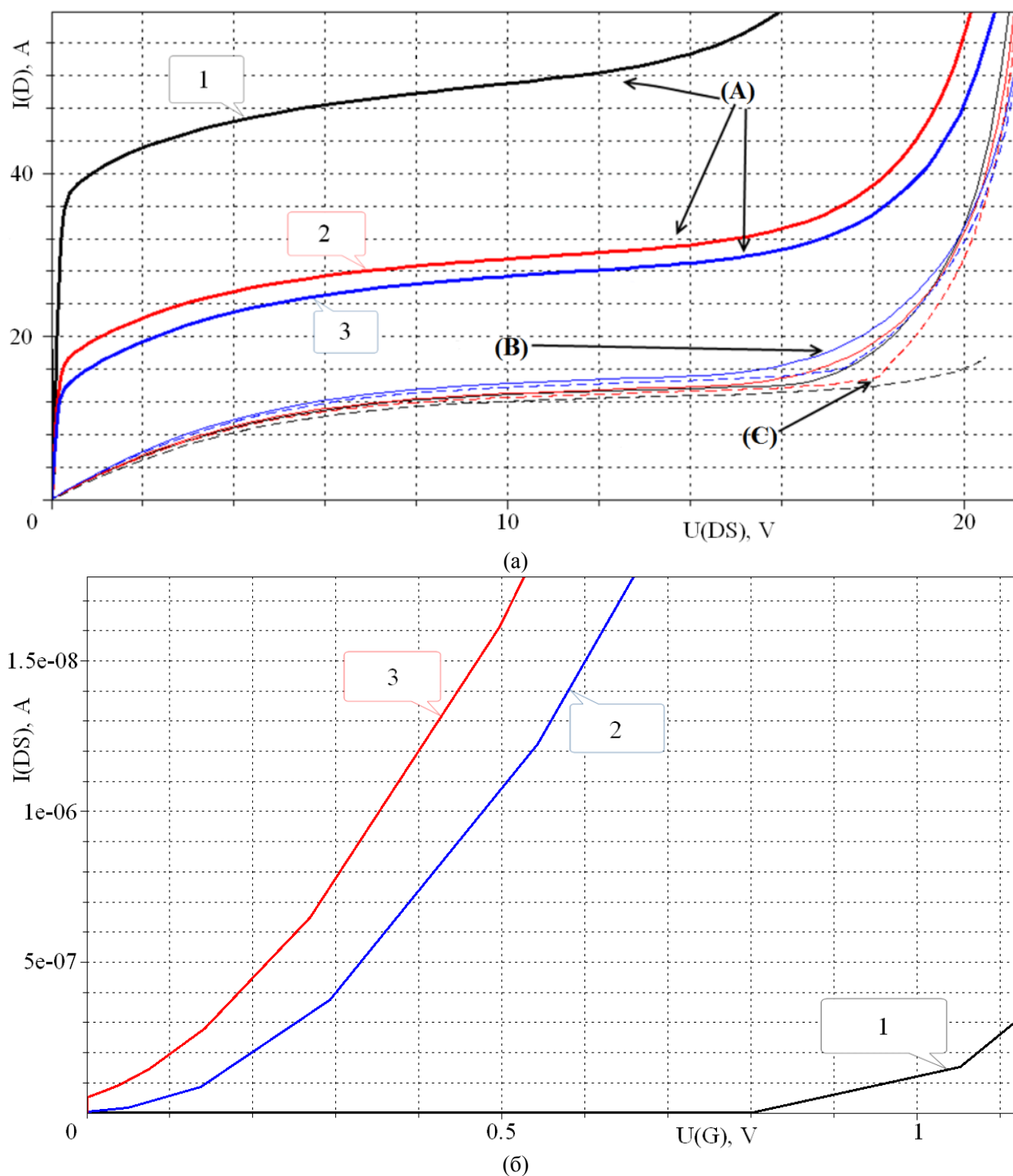


Рисунок 2.24 – (а) выходные ВАХ Р-канального транзистора с $W = 50 \mu\text{м}$; электрическое смещение подложки: -15 В (А); 0 В (В); +15 В (С);
 (б) передаточные ВАХ Р-канального транзистора с $W = 1 \mu\text{м}$; электрическое смещение подложки +5 В; тип подложки: КЭФ-4.5 (1), КЭФ-25 (2), КЭФ-40 (3)

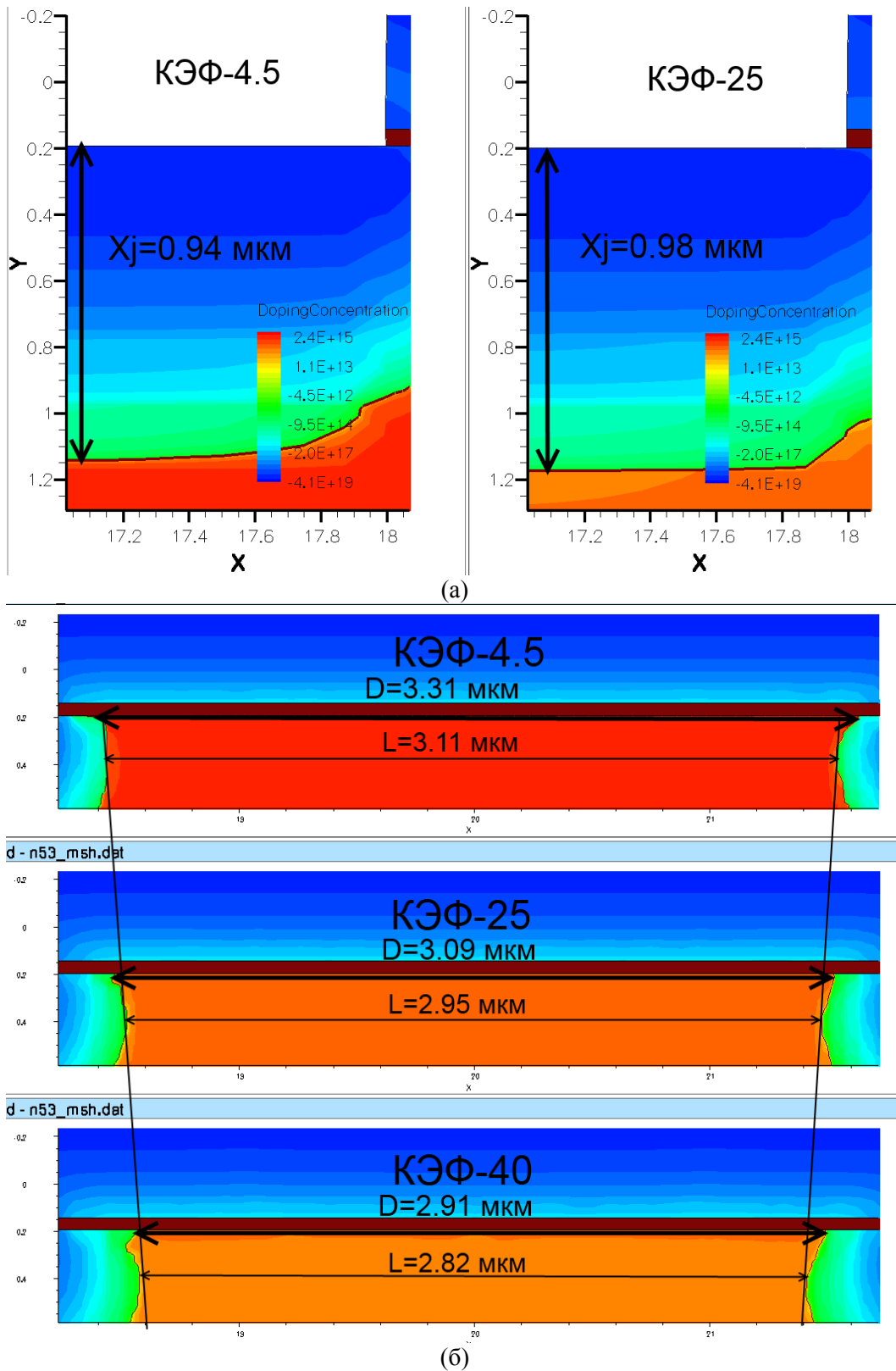


Рисунок 2.25 – Глубины залегания электродов (а) и технологическая длина канала Р-МОП – транзистора на различных подложках

Как следует из полученных зависимостей, выходные ВАХ практически не отличаются по форме и имеют сравнимые напряжения пробоя «сток-исток», а передаточная характеристика претерпела куда более сильные изменения. Транзистор, при одинаковых параметрах измерения,

на подложке КЭФ-25 практически открыт, а на КЭФ-40 и вовсе имеет стабильный канал при нулевом напряжении на затворе. Поэтому для дальнейшего использования данного транзистора на этих подложках потребуется корректировка маршрута и введение операции подлегирования канала примесью n-типа, с целью поднятия порогового напряжения.

Сравнение реализации P- канального транзистора на подложках КЭФ-25 и КЭФ-40 с КЭФ-4.5 показало, что увеличение сопротивления подложки дает прирост по току при напряжениях на подложке 0 и +15 В, по сравнению со стандартной КЭФ-4.5. Однако при отрицательном напряжении на подложке (-15 В) КЭФ-4.5 выигрывает по току в 2 раза у КЭФ-25 и КЭФ-40, отличия между КЭФ-25 и КЭФ-40 не столь значительны. Данное обстоятельство позволяет при реализации нестандартного электрического смещения подложки реализовать низковольтные транзисторные ключи с высокой токовой нагрузкой.

Таблица 2.4 – Сравнение технологической длины канала P-МОП транзистора, выполненного на различных подложках

Тип подложки	D, мкм	L*, мкм	Ток, отн. Ед.
КЭФ-4.5	3.31	3.11	1
КЭФ-25	3.09	2.95	1.08
КЭФ-40	2.91	2.82	1.16

Выводы по главе 2

Проведены расчёты, позволяющие разработать макет ИВЭП с архитектурой полумостового DC/DC конвертора (ППНП) и схему его управления – драйвера МКСК D-ZVS в дискретном исполнении, на основании которого возможно реализовать ИМС драйвера МКСК D-ZVS. Осуществлено технологическое моделирование, результаты которого показывают возможность реализации ИМС D-ZVS по субмикронной технологии. Высоковольтные элементы ИМС могут быть реализованы, с одной стороны, при использовании высокоомных подложек, с другой – при увеличении длины канала транзисторов.

Использование драйвера D-ZVS в составе ИВЭП мощностью 2500 Вт, построенного по полумостовой схеме со средней точкой, на частоте преобразования около 300 кГц, приведёт к уменьшению мощности потерь на единичном СК стойки. Оценка показывает величины потерь на уровне менее 10 Вт для статических потерь и менее 10 Вт для динамических потерь.

При использовании внешнего преобразователя, позволяющего определять напряжение на высоковольтных шинах ИВЭП, а также при работе с внешним СК (типа ДМОП, HEXFET [97]), для создания низковольтных устройств предпочтительнее использовать кремниевые подложки типа КЭФ-4.5. С точки зрения возможностей корректировки рабочего и пороговых напряжений транзисторов в высоковольтных цепях на кристалле ИМС целесообразнее

использовать кремниевые подложки КЭФ-40. Это даёт возможность реализации пробивного напряжения «карман-подложка» более 600 В, возможность получить высокое значение тока стока транзисторов, высокое пробивное напряжение «сток-исток», что важно при реализации D-ZVS в интегральном исполнении.

В ходе проведённых исследований получены следующие результаты:

1) Целесообразно начинать проектирование ИМС исходя из конструкции и характеристик законченного устройства (ИВЭП), определяющего совокупность требований к схемотехническим решениям устройств управления. Последующим этапом проектирования является разработка конкретного архитектурного решения, алгоритмов функционирования, а также реализация устройства управления ИВЭП в дискретном исполнении. Это позволяет перейти к интегральной реализации устройств управления ИВЭП в виде ИМС.

2) В процессе схемотехнического моделирования устройства управления ИВЭП установлены граничные режимы функционирования драйвера D-ZVS, определены следующие его параметры: частота функционирования до 1 МГц, граница детектирования низкого напряжения на СК полумостовой стойки, составляющая 12 В, невосприимчивость к шумовым помехам на линии управления, составляющая менее 12 В при длительности менее 30 нс (30 МГц и выше), а также возможность реализации сложной обратной связи посредством регулирования потенциалов (регулировка уровня тока).

3) Схемотехническое решение позволяет реализовать автоколебательный режим МКСК ZVS, так как D-ZVS функционирует в широком диапазоне частот (возможность перестройки в 10 раз в диапазоне до 1 МГц), и может быть реализовано по субмикронным технологиям микроэлектронного производства, в том числе при условии реализации высоковольтных элементов на кристалле ИМС (напряжение до 20 В).

4) Схемотехническая реализация D-ZVS позволяет конструировать ИВЭП мощностью более 2 кВт, частотой коммутации СК до 1 МГц, с предельно малыми потерями мощности на СК (менее 1 %), что определяет КПД преобразователя в 96% (оценка по мощности потерь) и возможность миниатюризации ИВЭП.

Предварительные расчёты геометрических размеров транзисторов с учётом требований схемы D-ZVS определили следующие параметры:

1) Для обеспечения требуемых параметров к КМОП транзисторам, ток стока 10 А и более, а также напряжения пробоя сток-исток 15 В и более, при исполнении на подложке КЭФ-4.5, необходимо реализовать:

- для N-канального транзистора: топологическую длину канала L не менее 8 мкм, ширину канала W не менее 50000 мкм;

- для Р-канального транзистора: топологическую длину канала L не менее 4 мкм, ширину канала W не менее 50000 мкм.

2) КМОП транзисторы могут быть реализованы на высокоомных подложках, таких как КЭФ-25 и КЭФ-40, по стандартному КМОП процессу с соответствующей корректировкой режима подлегирования примеси n -типа в канал транзистора.

3 ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ УСТРОЙСТВ D-ZVS, ИВЭП, ИМС D-ZVS

В данной главе приведены результаты исследования прототипа D-ZVS в дискретном исполнении, макета ИВЭП с МКСК ZVS под управлением разработанных D-ZVS, а также результаты интегральной реализации D-ZVS по высоковольтной субмикронной технологии. Рассмотрены проблемы переноса схмотехнической реализации в интегральное исполнение и преимущества гибридной технологии BCD.

Продемонстрировано ограничение по частоте функционирования для дискретной реализации алгоритма и ИВЭП в целом, определена необходимость разработки ИМС D-ZVS по современным субмикронным технологиям. Показано, что в самых современных технологиях микроэлектроники невозможно реализовать высоковольтные (более 12 В) элементы с субмикронными нормами (длина канала менее 1 мкм), более того, технологии, основанные на КМОП, при модификации на передовых фабриках мира имеют параметры, близкие к полученным на этапе технологического моделирования, а также дополнительные ограничения.

Верификация математических моделей является краеугольным камнем современных технических наук. Показано, что требуются всё усложняющиеся модели для описания всех эффектов как собственно прибора, так и перекрёстных влияний при топологической реализации, продемонстрированы различия уровней описания моделей BSIM4 и BSIM3 на примере конкретных устройств [87].

Верификация алгоритма проектирования ИМС от конечного устройства проведена следующим образом. Реализовано устройство, максимально соответствующее схмотехнической модели D-ZVS, проведены исследования макета ИВЭП, проведена верификация модели в ИМС, а также отмечены пути более точной реализации заложенных идей и алгоритмов схмотехническими и технологическими методами.

3.1 Макетирование прототипа драйвера D-ZVS

Драйверы D-ZVS разработаны на основе принципиальной схемы, рассмотренной выше, и детально описаны в [78, 79, 98], а также с использованием наработок из [99].

3.1.1 Разработка дискретного макета – прототипа D-ZVS

По причине отсутствия в программе SPICE-моделирования модуля для разработки печатных плат, произведён перенос схемы в пакет, позволяющий осуществить разработку

макета D-ZVS [100]. Произведён подбор дискретных элементов преимущественно поверхностного монтажа (SMD). Использованы различные типоминималы габаритов корпусов элементов – для соответствия по рабочему напряжению и току (мощности), а также распараллеливание элементов. Дополнительным модулем был установлен регулятор тока. Методика регулировки заключается в шунтировании резистора R9. Использование низковольтного транзистора позволяет использовать транзисторы с меньшим сопротивлением канала, что приводит к меньшему нагреву транзистора. Эта особенность позволяет выбрать транзистор в относительно «миниатюрном» корпусе TO-220. Резисторы R22 – R24 выбраны в корпусах SMD 1206 и 1210. Итоговая схема драйвера D-ZVS, которая является отправной точкой для разработки топологии печатной платы макета драйвера, представлена на Рисунке 3.1.

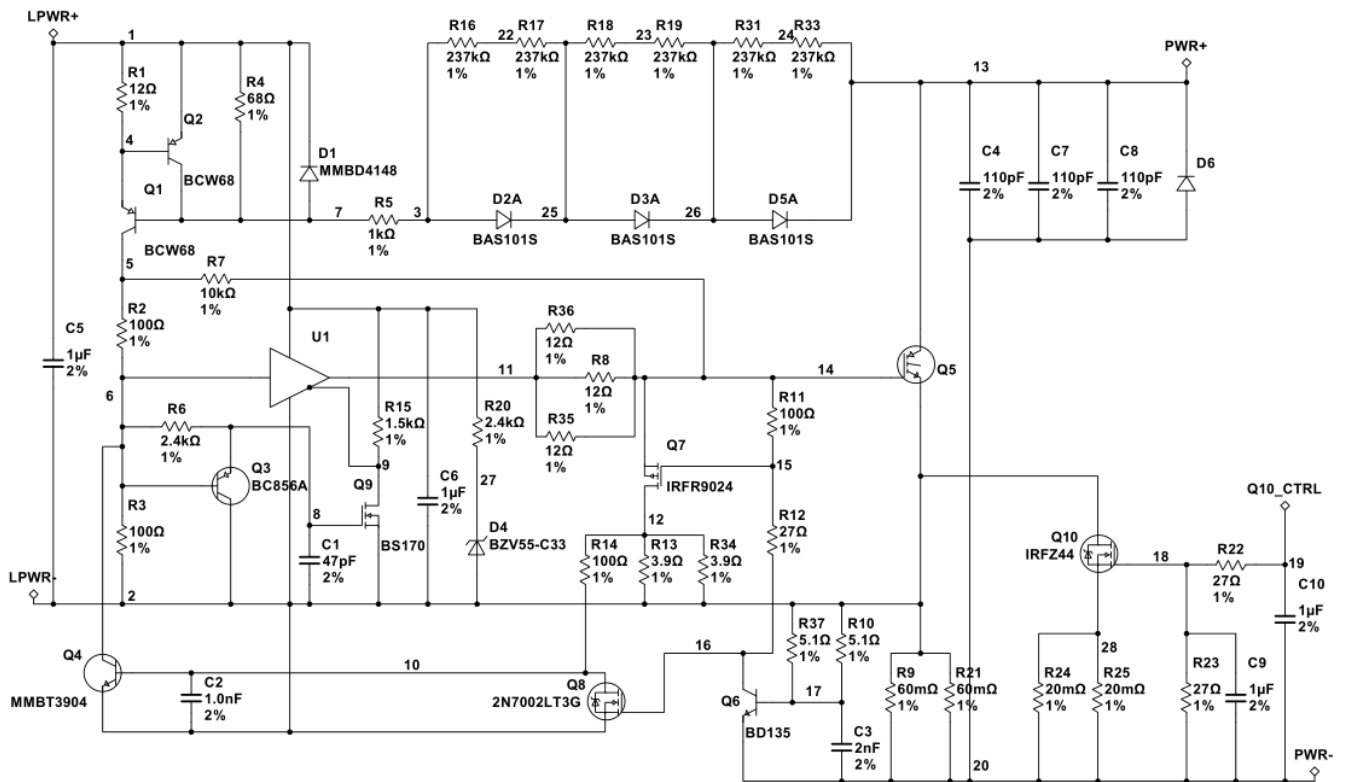


Рисунок 3.1 – Принципиальная электрическая схема прототипа D-ZVS в дискретном исполнении

Существуют общепринятые подходы по разработке макетных печатных плат. Например, создание множества тестовых точек (для каждого узла) на плате, разреженное размещение элементов с целью лёгкого доступа и замены (а также дополнения элементов поверхностного монтажа путём наслоения) [101, 102]. Высокая частота и импульсные токи порядка 10 А в цепи затвора СК Q5 (для транзисторов с входной ёмкостью более 10 нФ) накладывают ограничение на длину соединений (требуется минимальная индуктивность линии и сопротивление). Также, по возможности минимизированы линии силовой части схемы.

В соответствии со схемой на Рисунке 3.1 разработана топология печатной платы драйвера МКСК D-ZVS на двуслойной печатной плате. Размеры полученной платы 45×55 мм. На Рисунке 3.2 показан один из собранных прототипов D-ZVS. В Таблице 3.1 представлен статистический лист электрической схемы драйвера ZVS для ИВЭП мощностью 2 кВт. Перечень элементов прототипа D-ZVS содержит компоненты известных и распространённых на отечественном рынке фирм-производителей: Vishay, Yageo, Murata, Infineon, Fairchild и др.

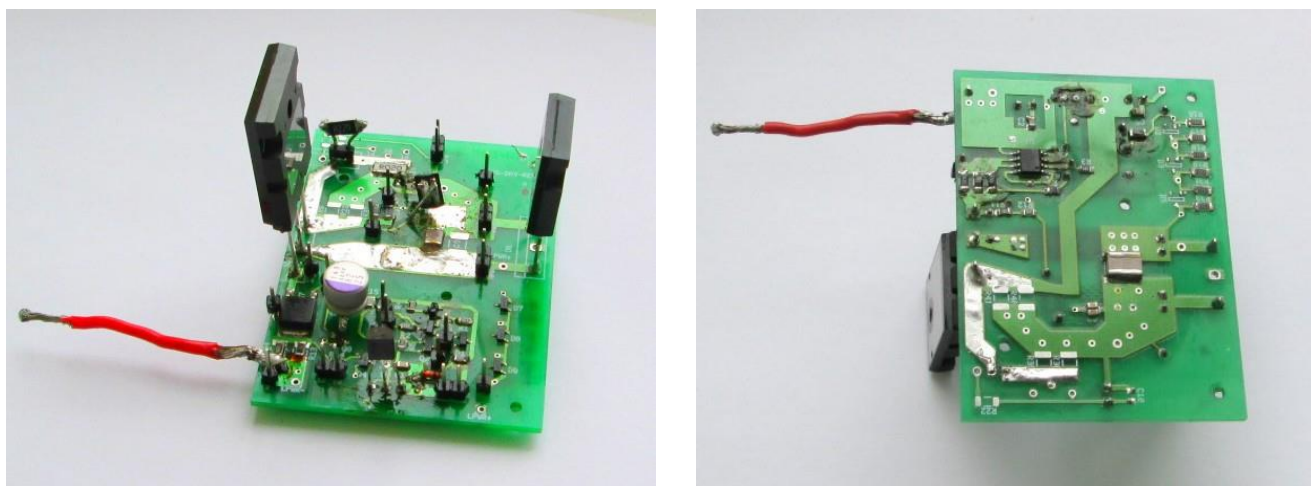


Рисунок 3.2 – Фотография прототипа D-ZVS для ИВЭП мощностью 2000 Вт в дискретном исполнении

Таблица 3.1 – Статистический лист принципиальной электрической схемы прототипа D-ZVS

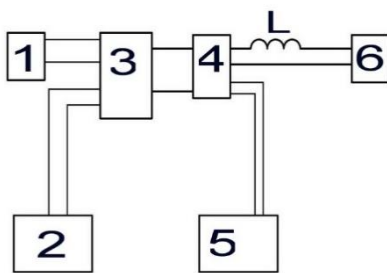
Наименование	Количество
Компонентов	70
Реальных компонентов	70
Виртуальных компонентов	0
МОП-устройств	5
Кол-во узлов в схеме	30
Соединённых выводов	151
Несоединённых выводов	1
Всего выводов	152
Страниц схемотехники	1

3.1.2 Контрольно-измерительные средства

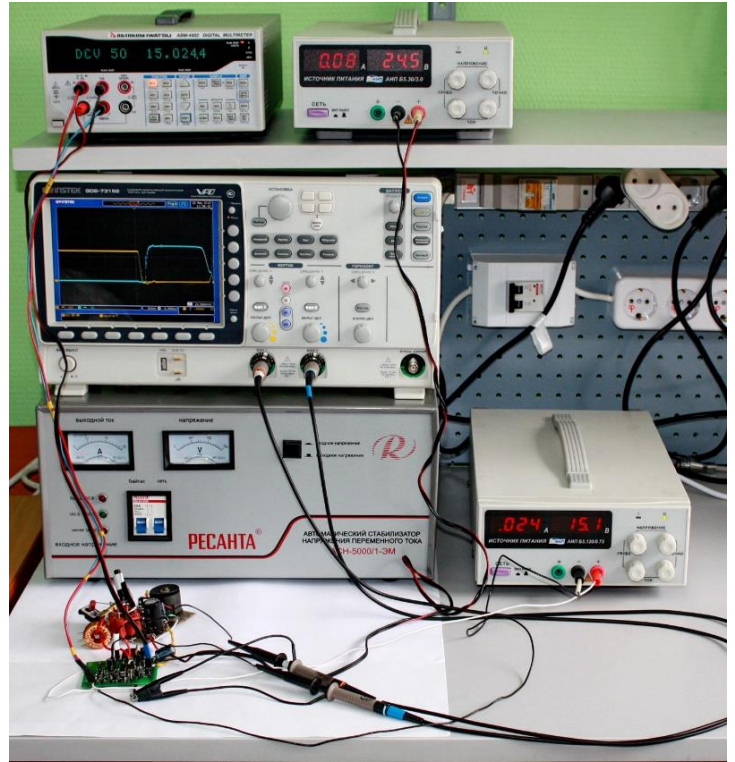
Для проведения измерений и исследования электрических характеристик D-ZVS при безопасном низком напряжении разработан комплекс контрольно-измерительных средств (КИС) для проведения измерений, подобрано конкретное контрольно-измерительное оборудование, разработаны методики измерений.

На Рисунке 3.3(а) показана блок-схема измерений для исследования драйвера D-ZVS. Цифрами обозначены: (1) – источник питания АИП Б5.120/0,75; (2) – осциллограф цифровой запоминающий Tektronix MSO2024 (впоследствии заменён на GoodWill GDS72541); (3) -

исследуемый драйвер D-ZVS; (4) – СК для запуска драйвера; (5) – генератор коротких импульсов с большим периодом; (6) – источник питания АИП Б5.30/3. На Рисунке 3.3(б) показана фотография общего вида стенда.



(а)



(б)

Рисунок 3.3 – Блок-схема компоновки КИС для исследования прототипа D-ZVS (а) и стенд (б)

Блок №5 –генератор коротких импульсов с большим периодом (Рисунок 3.4), необходим для включения запускающего СК (блок №4) на короткое время порядка 0.3 мкс. Этого времени достаточно, чтобы разрядить конденсатор, подключенный параллельно высоковольтному СК, входящему в состав драйвера, до уровня напряжения близкому к нулю. Тем самым имитируется автоколебательный процесс в преобразователе. Сам генератор состоит из собственно генератора импульсов слаботочного, собранного на триггере Шмидта CD4093N и ИМС ТБУ IXDD614SI, которая служит для управления затвором СК блока №4. Форма импульсов на выходе блока генератора коротких импульсов с большим периодом показана на Рисунок 3.5. СК для запуска драйвера (блок №4) необходим для осуществления разряда конденсатора, который подключен параллельно высоковольтному транзистору, входящему в состав драйвера, Рисунок 3.6. Индуктивность L имитирует часть схемы инвертора, в которую входит индуктивность и трансформатор. Конденсатор C1 на входе стоит для компенсации длины проводов от источника питания 20 – 30 вольт. Источник питания АИП Б5.120/0,75 (блок №1) нужен для подачи напряжения на испытуемый драйвер – для подачи напряжения в цепь

питания самого драйвера, а также для подачи питания в цепи управления на блоки №4 (СК для запуска драйвера) и №5 (генератор коротких импульсов).

Источник питания АИП Б5.30/3 (блок №6) нужен для питания эквивалента силовой цепи при проведении исследования драйверов. Осциллограф цифровой запоминающий Tektronix MSO2024 необходим для получения осциллограмм, подтверждающих наличия процесса по способу выключения ZVS.

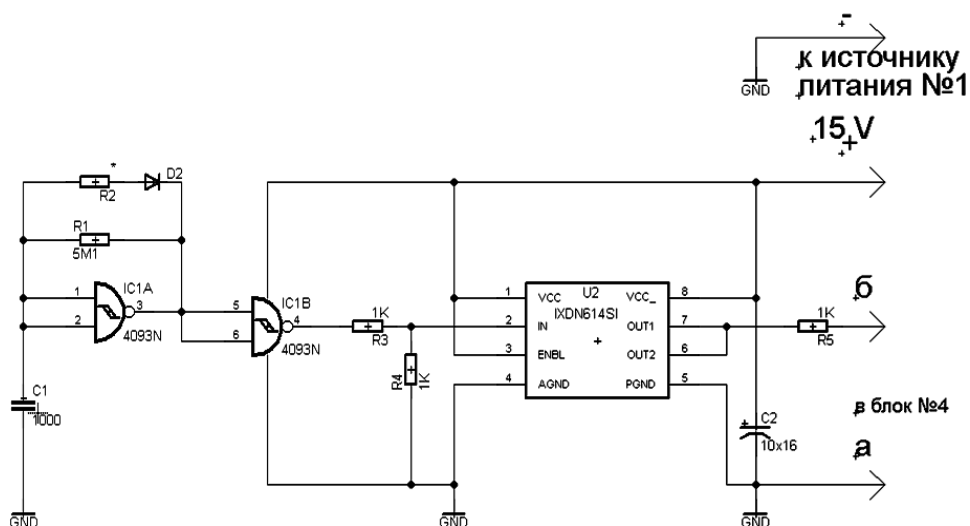


Рисунок 3.4 – Принципиальная схема генератора коротких импульсов (блок №5)

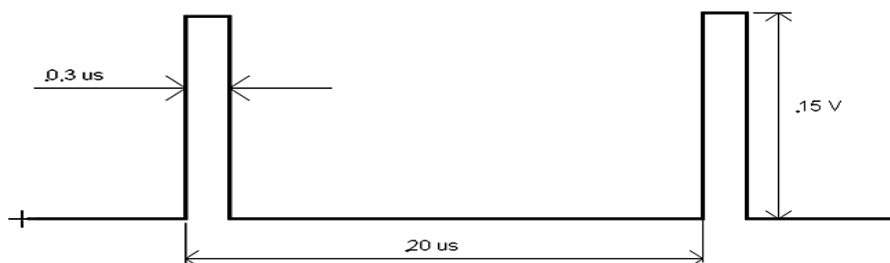


Рисунок 3.5 – Форма импульсов на выходе генератора коротких сигналов

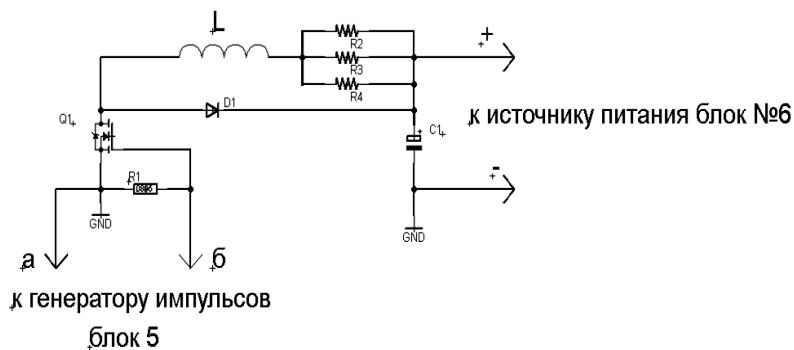


Рисунок 3.6 – Принципиальная схема запускающего СК (блок №4)

3.1.3 Исследование дискретного прототипа D-ZVS

Эпюры и осциллограммы базовых сигналов (напряжения, тока), полученные в результате Spice-моделирования и экспериментального исследования прототипа D-ZVS, показаны на Рисунке 3.7 и Рисунке 3.8.

Расчётная осциллограмма на Рисунке 3.7(а), полученная в результате схемотехнического моделирования электрической схемы драйвера D-ZVS, показывает, что СК переводится в открытый режим при напряжении «сток-исток», близком к нулю, при этом ток силового ключа начинает линейно нарастать, что соответствует режиму МК ZVS. Рост тока линеен на всём интервале проводимости и прекращается на уровне запрограммированного максимума. Далее следуют короткая фаза удержания тока и резкий его спад до нуля, сопровождаемый ростом напряжения на силовом ключе. Высокое напряжение на СК появляется после завершения фазы протекания тока, что также определяет режим ZVS. На Рисунке 3.7(б) представлены эпюры напряжения и тока, полученные в результате экспериментального измерения прототипа драйвера D-ZVS, которые подтверждают модельные характеристики. По результатам экспериментов проведена доработка математической модели путём искусственного добавления в силовой контур паразитных элементов (индуктивности, сопротивления), что позволило получить приближенные к реальным измерениям эпюры, с выбросами и аperiodическими колебаниями. Эксперимент показал, что в сравнении с результатами моделирования, паразитные явления на начальной и завершающей стадии интервала работы ключа выражены более интенсивно, что связано с неточностью оценки паразитных связей в силовом контуре макета. Несмотря на этот факт, прототип продемонстрировал качественное соответствие модели, стабильность и управляемость процесса переключения СК в соответствии с заданным режимом. Таким образом, разработанный драйвер D-ZVS обеспечивает коммутацию СК в режиме МК ZVS. Скорость роста напряжения на СК определяется параметрами контура силовой части.

На Рисунке 3.8 приведены результаты моделирования и экспериментального исследования D-ZVS, отражающие функционирование цепи разряда ёмкости Миллера. Эпюры напряжений получены относительно истока СК. Линии 1 и 2 показывают, что разряд затворной ёмкости СК имеет две стадии: на первой скорость разряда ограничена, происходит фиксация тока СК, на второй происходит форсированный разряд, сопровождаемый резким снижением тока СК, за которым следует рост напряжения на СК.

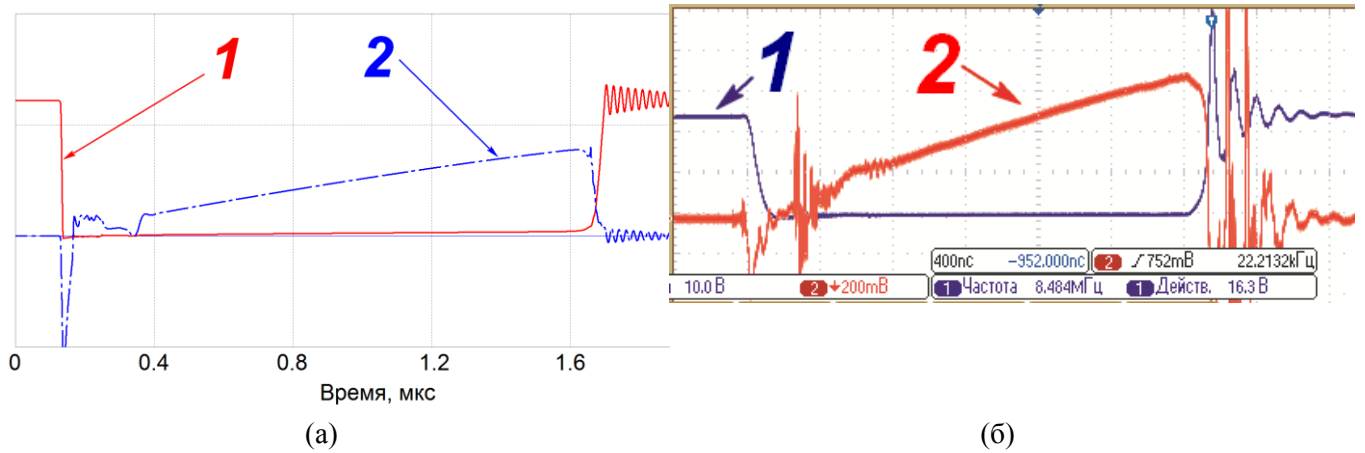


Рисунок 3.7 – Расчётные эпюры (а) и экспериментальные осциллограммы (б) напряжения «сток-исток» на силовом ключе (1) и напряжения на токовом шунте (2)

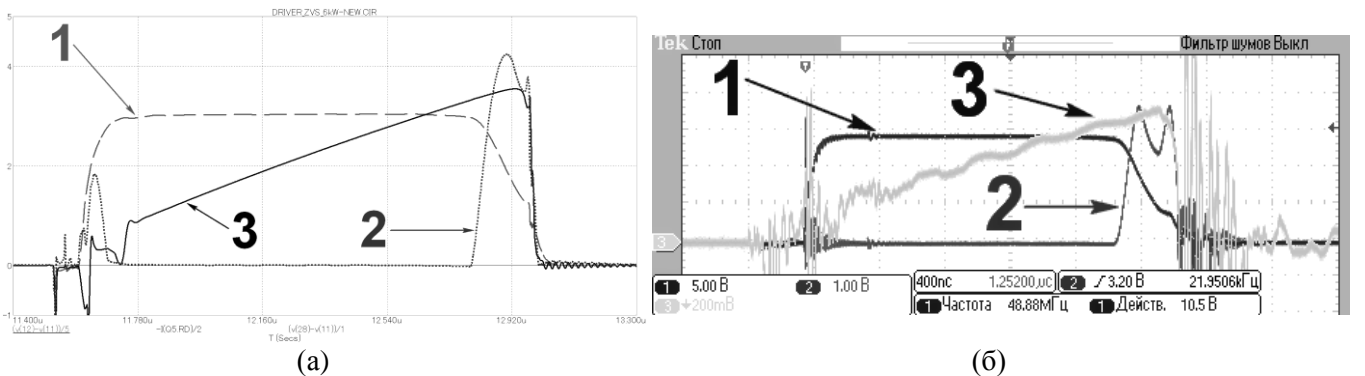


Рисунок 3.8 – Расчётные эпюры (а) и экспериментальные осциллограммы (б) напряжения «затвор-исток» (1), напряжения на разрядном элементе прототипа D-ZVS (2), тока силового ключа (3)

Результаты измерений показывают, что прототип D-ZVS в дискретном исполнении работает в соответствии с программной моделью и потери энергии на СК минимальны. В свою очередь, это позволило спрогнозировать малые потери в СК в составе полумостового ИВЭП мощностью 2000 Вт: мощность статических потерь не более 10 Вт/транзистор, мощность динамических потерь не более 10 Вт/транзистор. Драйвер D-ZVS обеспечивает общее время включения и выключения не более 400 нс, что при определении времени передачи мощности в нагрузку в течение 1600 нс составляет рабочий цикл в 2 мкс. С учётом характера работы полумостовой стойки ключей, период изменения тока в нагрузке составляет 4 мкс, что определяет частоту работы преобразователя в 250 кГц. Также, возможно изменение частоты работы преобразователя посредством изменения длительности рабочего цикла.

Стоит отметить, что в ходе экспериментального исследования макета D-ZVS в дискретном исполнении в области частоты функционирования было установлено, что максимальная частота стабильного и управляемого функционирования ИВЭП ограничена значением около 300 кГц. Анализ полученных результатов показал, что причины работы драйвера при частотах ниже расчётной частоты 1 МГц заключаются, с одной стороны, в

сильных эффектах влияния межсоединений на печатной плате, вносящих искажения и ложные срабатывания, а с другой стороны – использованием избыточных времен задержек и номиналов фильтрующих ёмкостей для искусственного ограничения частоты функционирования по причине вышеупомянутых негативных эффектов. Для повышения частоты до расчётной требуется интегральная реализация как минимум модуля управления D-ZVS. Интегральная реализация модуля управления совместно с СК и обратным диодом также позволит повысить частоту коммутации по сравнению с предыдущим шагом (данная работа выходит за рамки текущего исследования, однако предпосылки к её началу определены).

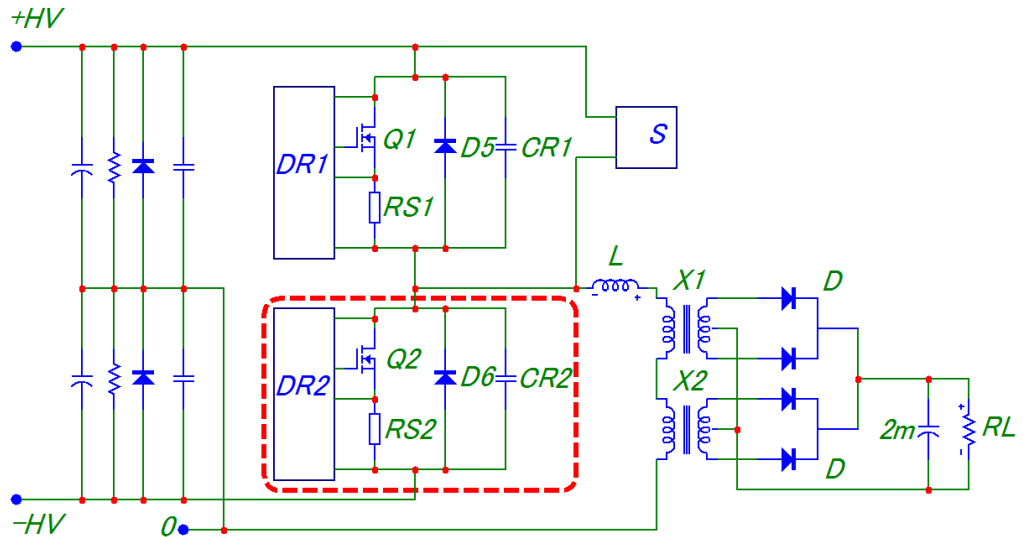
3.2 Исследование ИВЭП с D-ZVS

Исследования функционирования прототипов драйверов D-ZVS проводилось в составе макета ИВЭП с диодным выходным выпрямителем, что, по существу, является полным DC/DC-конвертером, Рисунок 3.9(а) [103].

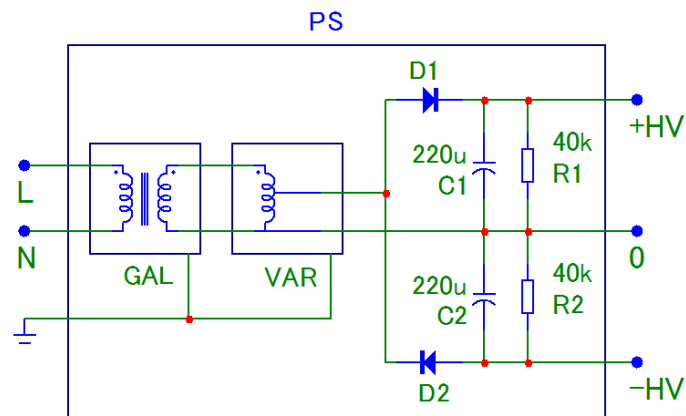
Шины высокого напряжения (+HV, -HV) подключались к упрощённому источнику, реализована дополнительная фиксация средней точки для упрощения настройки полумостового преобразователя. Реализованный источник первичного напряжения (PS) показан на Рисунке 3.9(б), его составляющие расшифрованы в Таблице 3.2. Произведена гальваническая развязка ИВЭП с питающей сетью, а ЛАТР позволил регулировать напряжение источника при настройке и тестировании схемы полумостового преобразователя с драйверами D-ZVS. Схема запуска S, отвязанная от управления драйвером напрямую, представлена на Рисунке 3.9(в).

Таблица 3.2 – Составляющие источника первичного напряжения.

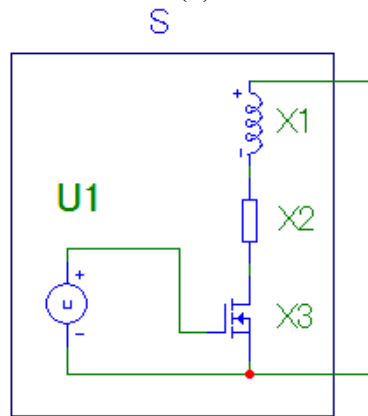
Обозначение	Наименование
L, N	Клеммы «фаза» и «нейтраль» питающей сети 220 В.
GAL	Трансформатор гальванической развязки (3 кВт)
VAR	Лабораторный автотрансформатор, ЛАТР (0...300 В, 3 кВт)
D1, D2	Силовые диоды 400 В, 10 А
C1, C2	Электролитические конденсаторы (450 В, 220 мкФ)
R1, R2	Резисторы повышенной мощности (3 Вт)



(a)



(б)



(в)

Рисунок 3.9 – Электрическая схема полумостового DC/DC-конвертора с драйверами D-ZVS (DR1, DR2) (а); источник первичного напряжения (б); модуль запуска полумостовой схемы (в)

На Рисунке 3.10 представлена фотография макета ИВЭП с установленными драйверами D-ZVS, настроенных на одинаковый рабочий ток. На Рисунке 3.11(а) приведены эпюры напряжений, полученные методом Spice-моделирования и полностью характеризующие работу нижней пары «драйвер-ключ» полумостовой стойки: напряжение «сток-исток» (линия 1), ток СК (линия 2), напряжение «затвор-исток» (линия 3). Напряжение первичного источника

высокого напряжения составляет 400 В, сопротивление нагрузки – 1.0 Ом. Как следует из графиков, ток СК имеет пилообразную форму с частотой повторения $f \approx 250$ кГц ($T \approx 4$ мкс) и амплитудой $I_m = 26$ А. Выходное напряжение составляет 50 В (среднее значение) на нагрузке 1 Ом. Это позволило оценить эффективность DC/DC-конвертора с использованием технологии ZVS, функционирующего на частоте 250 кГц, совместно с выходным выпрямителем диодного типа. Потребляемая мощность составила 2600 Вт, выходная мощность составила (в среднем) 2500 Вт, расчётная эффективность DC/DC-конвертора близка к величине 96%. С учётом потерь мощности на выходных диодах (около 60 Вт), потери в звене полумостовой стойки инвертора составили 40 Вт, по 20 Вт на СК. Стоит отметить, в расчётной модели не учитывались потери в индуктивных элементах и межсоединениях.

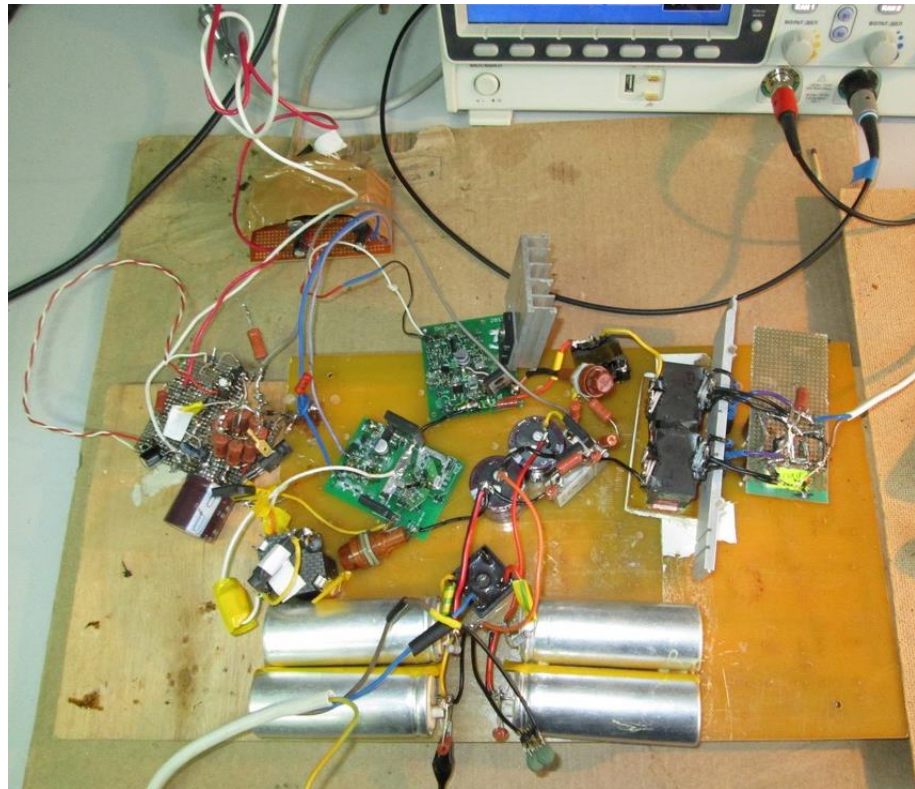
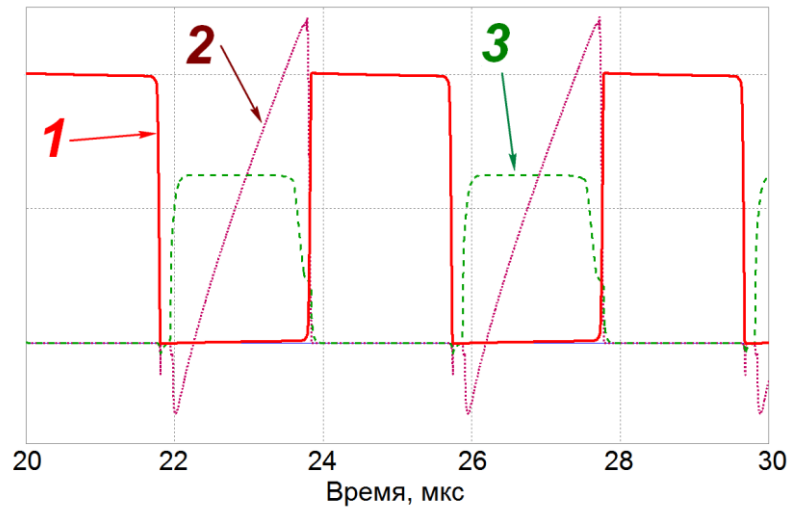


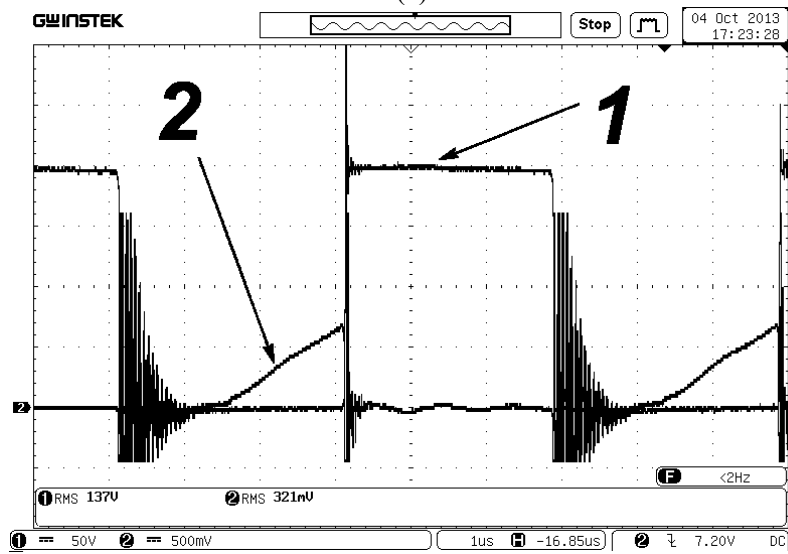
Рисунок 3.10 – Драйверы D-ZVS в составе модульного макета ИВЭП (см. схему на Рисунке 3.9)

На Рисунке 3.11(б-в) представлены эпюры напряжений, полученные в результате исследования экспериментального макета ИВЭП: «сток-исток» и ток ключа (падение напряжения на токовом шунте), «сток-исток» и «затвор-исток». Напряжение «сток-исток» является синхронизирующим.

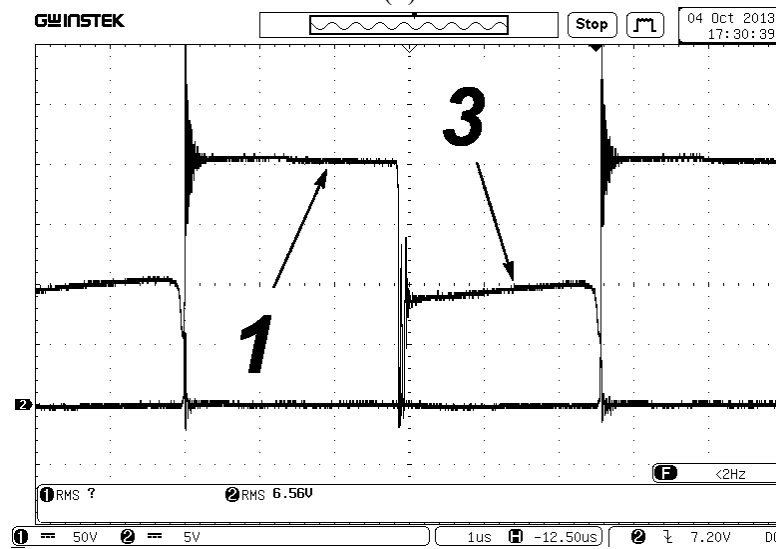
На Рисунке 3.12 представлены эпюры напряжений на вторичных обмотках трансформатора, полученные в результате Spice-моделирования и экспериментального исследования.



(a)

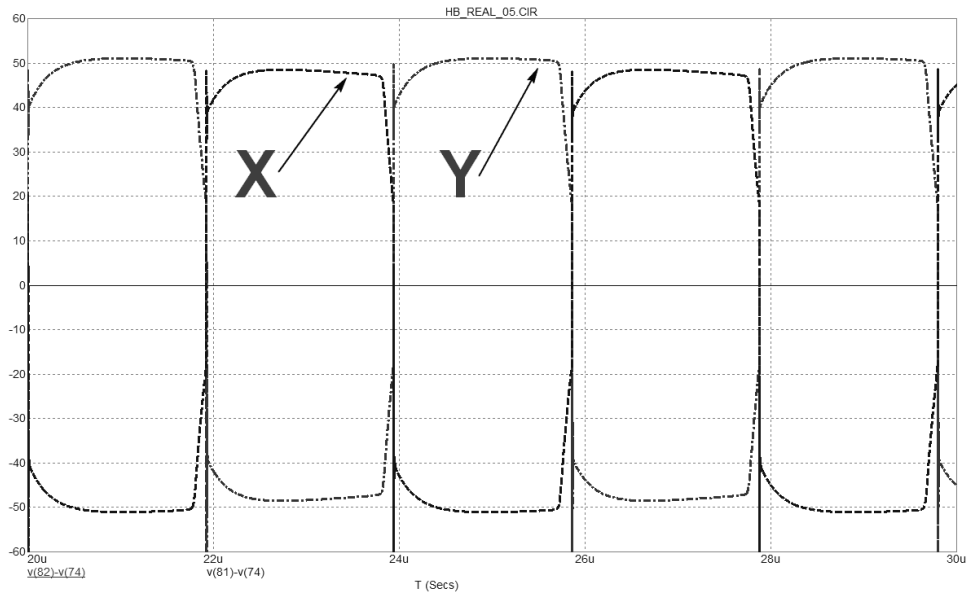


(б)

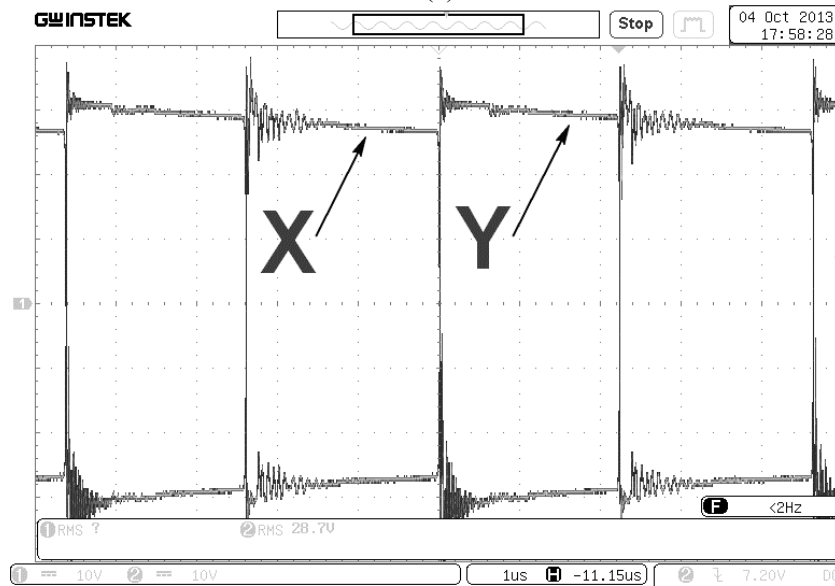


(в)

Рисунок 3.11 – Расчётные эпюры (а) и экспериментальные осциллограммы напряжений нижнего ключа полумостовой стойки: напряжение «сток-исток» (1) и ток ключа (2) (б), напряжения «сток-исток» (1) и «затвор-исток» (3) (в)



(a)



(б)

Рисунок 3.12 – Эпюры напряжений на вторичных обмотках трансформатора: расчётные (а) и экспериментальные (б)

Выбросы, связанные с определённой длиной проводов и несогласованности длин соединений (отсутствие оптимизации соединений) макета ИВЭП, силовая часть которого реализована посредством навесного монтажа, являются «паразитными», но не приводят к потере стабильности на данных частотах.

При исследовании экспериментального макета ИВЭП при выходной мощности 2000 Вт получено значение эффективности 94% и суммарные потери мощности порядка 130 Вт. Дополнительные потери мощности на индуктивных элементах, межсоединениях составляют около 30 Вт. Эти данные позволяют утверждать, что при интеграции звена DC/DC-конвертора в состав AC/DC ИВЭП и дальнейшей его конструктивной оптимизации, ожидаемый КПД ИВЭП будет составлять 90% и более.

Измерения подтвердили результаты моделирования и, как и в случае исследования прототипа драйвера D-ZVS, единственное расхождение с моделью наблюдается в отличии формы и амплитуды паразитных эффектов. Эти явления могут повлиять на стабильность системы на высокой частоте, но наибольшее их влияние связано с мощными наводками на шинах управления и контроля. Из этого факта следует, что для стабильного функционирования ИВЭП на частоте более 200 кГц следует тщательно прорабатывать силовые межсоединения на печатной плате и отказаться от навесного монтажа.

На Рисунке 3.13 приведены спектрограммы кондуктивных ИРП, создаваемых макетом ИВЭП, в диапазоне 9 кГц – 2 МГц (а) и 2 МГц – 100 МГц (б), полученные при измерении пиковым детектором цифрового анализатора спектра АКС-1301. На Рисунке 3.14(а) представлены графики уровней кондуктивных ИРП, создаваемых макетом ИВЭП с ШИМ-коммутацией [104] и макетом ИВЭП с интегрированными модулями D-ZVS в диапазоне 150 кГц – 100 МГц. Графики уровней излучаемых ИРП, создаваемых макетом ИВЭП с ШИМ-коммутацией [104] и макетом ИВЭП в диапазоне 100 кГц – 1000 МГц (измерение пиковым детектором, спектроанализатор АКС-1301) представлены на Рисунке 3.14(б).

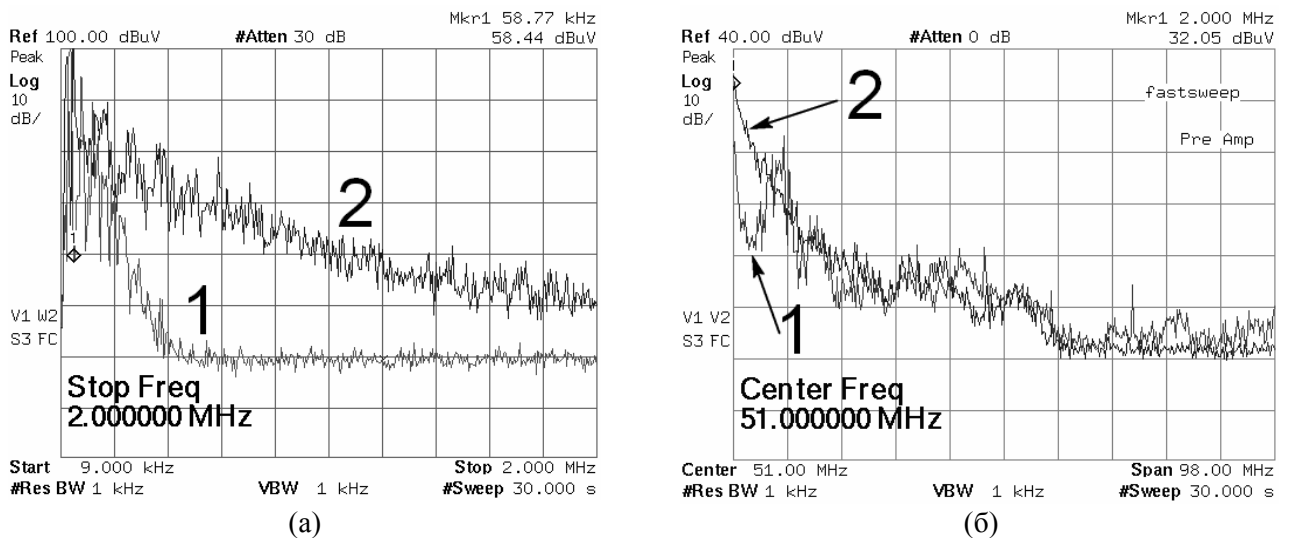
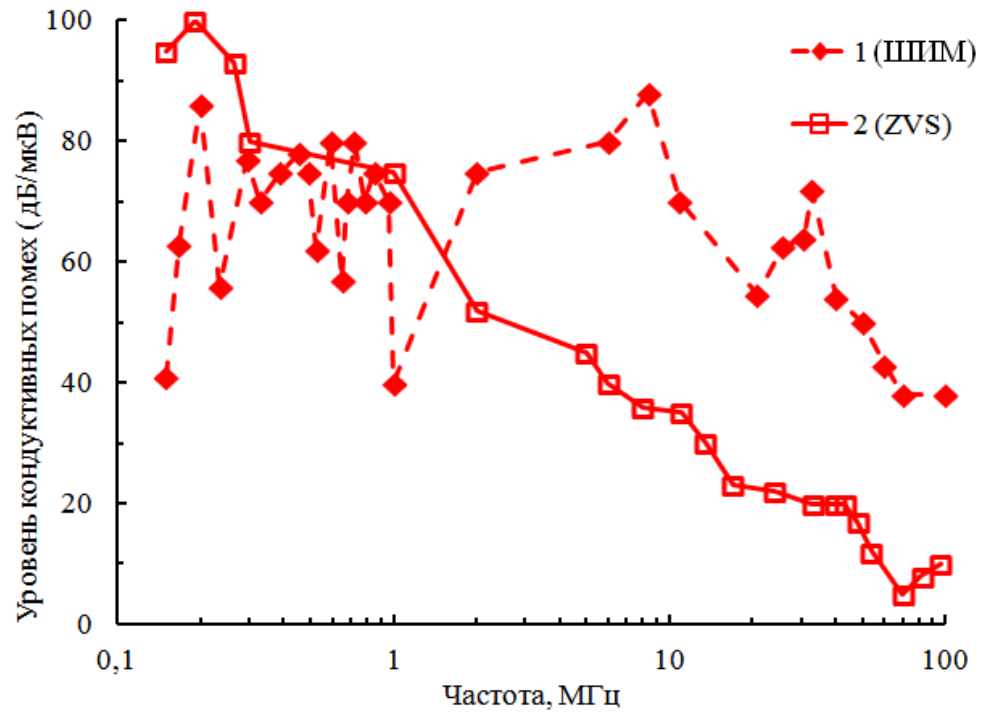


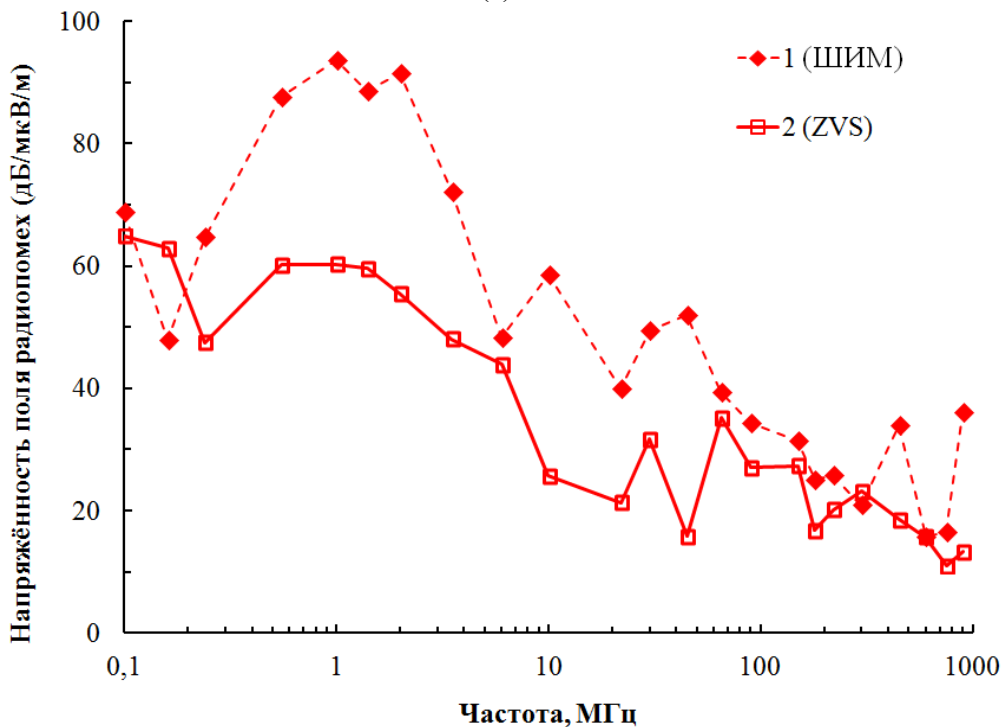
Рисунок 3.13 - Спектрограммы кондуктивных ИРП для макета ИВЭП: режим холостого хода (1) и режим номинальной нагрузки (2), диапазон 9 кГц – 2 МГц (а) и 2 МГц – 100 МГц (б)

Результаты измерений наглядно демонстрируют, что макет ИВЭП с использованием алгоритма МКСК ZVS генерирует меньший уровень ИРП, в среднем на 20 дБ/мкВ, чем макет ИВЭП с ШИМ-коммутацией СК. Макет ИВЭП с интегрированными модулями D-ZVS представляет собой законченный DC/DC-конвертер без активного выпрямителя, что накладывает некоторые условия для прямого сравнения двух устройств. Учитывая этот факт, а также обстоятельство, что активный корректор мощности также может быть построен с применением алгоритмов МКСК [105], можно оценить уровень ИРП полного ИВЭП по

показателям, представленным на Рисунке 3.14. Предварительные данные показывают, что перспективный ИВЭП с модулями D-ZVS будет иметь характеристики, сравнимые с передовыми зарубежными ИВЭП.



(а)



(б)

Рисунок 3.14 – Результаты измерений уровней ИРП, создаваемых макетом ИВЭП с ШИМ [3] (1) и макетом ИВЭП с интегрированными модулями D-ZVS (2): кондуктивные (а) и излучаемые (б)

3.3 Исследование возможностей реализации ИМС D-ZVS

В настоящее время всё более востребованными на рынке становятся дискретные силовые МОП транзисторы с двойной диффузией (ДМОП). Одной из главных задач современной электроники является совмещение на едином кристалле силовых транзисторов и сопутствующих им ИМС управления. Существует ряд причин, по которым дискретная реализация уступает в надёжности интегральному исполнению, в котором становится возможным реализация схем защиты от перегрузок СК, защиты от перегрева, а также решаются другие, не менее важные проблемы, связанные с коммутацией и управлением СК. Такие системы, реализованные на едином кристалле, носят название «интеллектуальных силовых ключей» (ИСК) [96]. Использование высокоомных подложек открывает перспективу создания ИСК высокой мощности, использующих алгоритм переключения ZVS, так как позволяет выполнить интеграцию на одном полупроводниковом кристалле как схему управления (модуль D-ZVS), так и основной СК любого типа [95]. Теоретическое исследование (Глава 2) показало возможность реализации данных структур в рамках технологии КМОП с микронными проектно-техническими нормами.

С другой стороны, современные ИМС разрабатываются по субмикронным технологиям с различными проектно-технологическими нормами, что позволяет подобрать оптимальный баланс между быстродействием, током потребления и стоимостью ИМС управления. Особенно интересными для создания драйверов в интегральном исполнении представляются варианты высоковольтных КМОП технологий уровня 180 нм (см., например, информацию в источниках [106, 107]), которые позволяют совместить на едином кристалле быстродействующие малопотребляющие схемы (например, операционные усилители с частотами более 20 МГц и потреблением менее 1 мА, цифровые высокочастотные автоматы и, в дальнейшем, устройства типа микроконтроллеров) и высоковольтную обвязку. Соответственно, наиболее перспективным вариантом исследования реализации конечного устройства D-ZVS являются технологии, удовлетворяющие следующим критериям:

- совместимая с КМОП технология с топологическими нормами 180 – 350 нм;
- количество слоёв металлизации – не менее 3-х;
- наличие слоя металлизации повышенной толщины (питание и сигнальные линии);
- рабочее напряжение – не менее 30 В;
- наличие низковольтных транзисторов;
- наличие высоковольтных транзисторов с затворным напряжением не менее 12 В;
- наличие металл-оксидных конденсаторов;
- наличие вертикальных биполярных транзисторов.

Подобным критериям удовлетворяют несколько зарубежных технологий. Для данного исследования по совокупности реализуемых возможностей изготовления приборов выбраны 2 технологии. Первая – технология высоковольтного КМОП C18H32. Вторая – технология BCD025. На данные технологии от зарубежных фабрик-изготовителей были получены технологические библиотеки (Process Design Kit – PDK). PDK технологии включает в себя всё необходимое для полного маршрута проектирования ИМС: описание всех базовых приборов, которые осуществимы в данной технологии, их Spice-модели и базовое топологическое исполнение; электрические и топологические нормы проектирования; файлы для контроля соответствия геометрии разрабатываемой топологии проектным нормам, верификации разработанной топологии принципиальной электрической схеме. Также, в PDK содержится информация для верификации топологии с учётом паразитных структур.

Разработка ИМС как законченного изделия заключается в разработке схмотехнического решения, адаптации его под определённую технологию, реализации защиты входов и выходов ИМС, топологической реализации кристалла ИМС, посадке кристалла в корпус ИМС и выполнении разварки, а также герметизации корпуса или закрытия крышки ИМС. Фабрикой-изготовителем производится изготовление кристалла, операции сборки проведены с использованием оборудования IConn Kulick&Soffa (США) [108].

3.3.1 Технология изготовления ИМС C18H32

Технология C18H32 включает в себя высоковольтные (32 В), средне-вольтные (от 3.3 до 5.5 В) и низковольтные (1.8 В) МОП-транзисторы, низковольтные (до 5.5 В) биполярные транзисторы, диоды и резисторы. Конденсаторы в данной технологии реализованы для любого диапазона напряжений. Обеспечивается максимальное напряжение в 32 В, соответствующие длины каналов для N- и P- транзисторов – 5.5 и 3.8 мкм. Удельное сопротивление подложек составляет около 5 Ом×см. Технология содержит биполярные транзисторы, однако высоковольтные биполярные транзисторы в наличии только р-типа. Дополнительных специальных приборов и функций в технологии не предусмотрено. Возможно использовать несколько слоёв металлизации (от 3 до 6) (Рисунок 3.15(а) и Таблица 3.3). На кристалле могут быть реализованы различные по уровню напряжения питания области. Вся подложка в данном случае является высоковольтной (HV), в неё интегрируются средне- (MV) и низковольтные (LV) области с помощью глубоких n-карманов (Рисунок 3.15(б)). В Таблице 3.3 приведены минимально возможные воспроизводимые размеры, достигаемые в технологии C18H32: минимальная длина объекта (L_{min}), минимальная ширина объекта (W_{min}), минимальное расстояние между объектами (Δ_{min}), минимальное перекрытие одного объекта другим (OVL_{min}).

Эти данные позволяют на этапе исследования технологии оценить электрофизические параметры разрабатываемого устройства.

Таблица 3.3 – Параметры технологии C18N32

Параметр	Наименование параметра	Значение
W_{\min}	N-карман, P-карман	0.40 мкм
Δ_{\min}	м/у N- и P-карманами	0.40 мкм
L_{\min} (канал МОП)	МОП, 1.8 В	0.18 мкм
	МОП, 5.5 В	0.70 мкм
	N-МОП, 32 В	5.50 мкм
	P-МОП, 32 В	3.80 мкм
размер контактного окна	подложка – металл 1	0.22×0.22 мкм
Δ_{\min}	м/у контактными окнами	0.25 мкм
W_{\min}, Δ_{\min}	металл 1	0.23 мкм
OVL_{\min}	металл 1 – контакт	0.06 мкм
OVL_{\min}	поликремний – контакт	0.1 мкм
OVL_{\min}	активная область – контакт	0.1 мкм
Δ_{\min}	м/у затвором и контактом	0.1 мкм
размер межсоединения	металл 1 – металл 2 (Via1)	0.26×0.26 мкм
W_{\min}, Δ_{\min}	металл 2	0.28 мкм
размер межсоединения	металл 2 – металл 3 (Via2)	0.26×0.26 мкм
W_{\min}, Δ_{\min}	металл 3	0.28 мкм
размер межсоединения	металл 3 – металл 4 (Via3)	0.26×0.26 мкм
W_{\min}, Δ_{\min}	металл 4	0.28 мкм
размер межсоединения	металл 4 – металл 5 (Via4)	0.26×0.26 мкм
W_{\min}, Δ_{\min}	металл 5	0.28 мкм
размер межсоединения	металл 5 – металл 6 (Via5)	0.36×0.36 мкм
W_{\min}	металл 6	0.44 мкм
Δ_{\min}	металл 6	0.46 мкм
OVL_{\min}	металл – межсоединение	0.06 мкм
W_{\min}	поликристаллический резистор	2.0 мкм
L_{\min}	поликристаллический резистор	0.45 мкм
минимальные размеры	min-конденсатор	4.0×4.0 мкм

Для снижения шумов каждый глубокий карман окружается р-кольцом, электрически связанным с потенциалом земли. Таким же кольцом окружаются все приборы в высоковольтной области.

Высокие напряжения на затворах – до 32 В, а также отсутствие транзисторов с низкими пороговыми напряжениями позволяют утверждать, что технология C18N32 является классической технологией КМОП для производства высокоинтегрированных цифровых схем с высоковольтными внешними интерфейсами. Низковольтные области изолируются единственным карманом, чего может быть недостаточно для некоторых аналоговых схем, высоковольтные и низковольтные транзисторы выполнены с минимальными различиями (утолщение диэлектриков и увеличение длины канала) без дополнительных мер по снижению сопротивлений каналов. Отсутствие вертикальных биполярных транзисторов ограничивает область применения данной технологии.

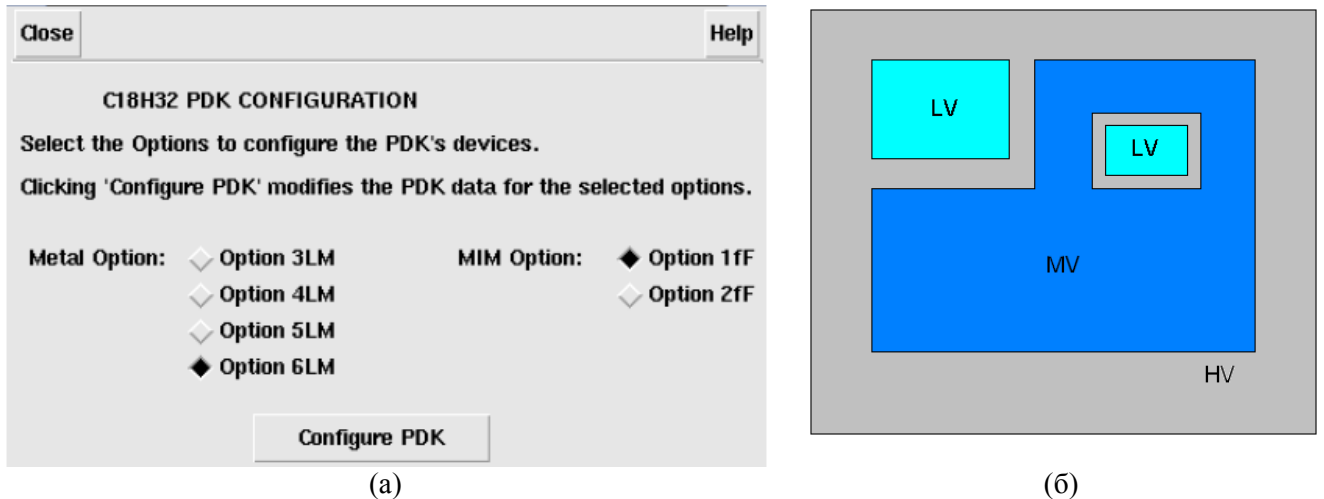


Рисунок 3.15 – Конфигурация PDK (а) и схема интеграции областей на кристалле ИМС (б) технологии C18H32

3.3.2 Технология изготовления ИМС BCD025

Технология BCD025 включает в себя приборы по стандартной КМОП технологии на напряжение 2.5 В и 5 В, высоковольтные латеральные силовые ДМОП-транзисторы с рабочим напряжением от 7 В до 60 В и затворными напряжениями 5 В и 12 В, низковольтные (до 5.5 В) латеральные биполярные транзисторы, высоковольтные вертикальные биполярные транзисторы (до 11 В и 22 В в случае NPN и PNP, соответственно), высоковольтные диоды и резисторы. Конденсаторы в данной технологии являются стандартными для технологии КМОП на напряжение 5 В. Возможно использовать несколько слоёв металлизации (от 1 до 4). По этой технологии на кристалле могут быть реализованы различные по уровню напряжения питания области. Для снижения шумов и электрической изоляции приборов предусмотрен набор глубоких карманов и защитных колец. На Рисунке 3.16 представлено сечение металлизации.

Основные характеристики технологии BCD025 (плотности токов даны при 110 °С):

- напряжение питания низковольтной части 2.5 В, 5 В;
- минимальные проектные нормы 0.25мкм;
- металл 1: Al-Cu слои металлизации, шаг трассировки 0.3 мкм;
- металл 2, 3: Al-Cu слои металлизации, шаг трассировки 0.4 мкм;
- металл 4: слои металлизации с шагом трассировки в 2.6 мкм;
- максимальная удельная плотность постоянного тока для металла 1, 2, 3 - 1 мА/мкм;
- максимальная удельная плотность постоянного тока для металла 4 - 6 мА/мкм;
- максимальный постоянный ток через контактное окно – 0.7 мА;
- максимальный постоянный ток через межсоединение между металлами 1, 2, 3 - 0.4 мА;
- максимальный постоянный ток через межсоединение между металлами 5, 6 – 0.7 мА;

- минимальные значения длины каналов (мкм): 0.5 (КМОП, 5 В), 0.25 (КМОП, 2.5 В), 1.2 (ДМОП).

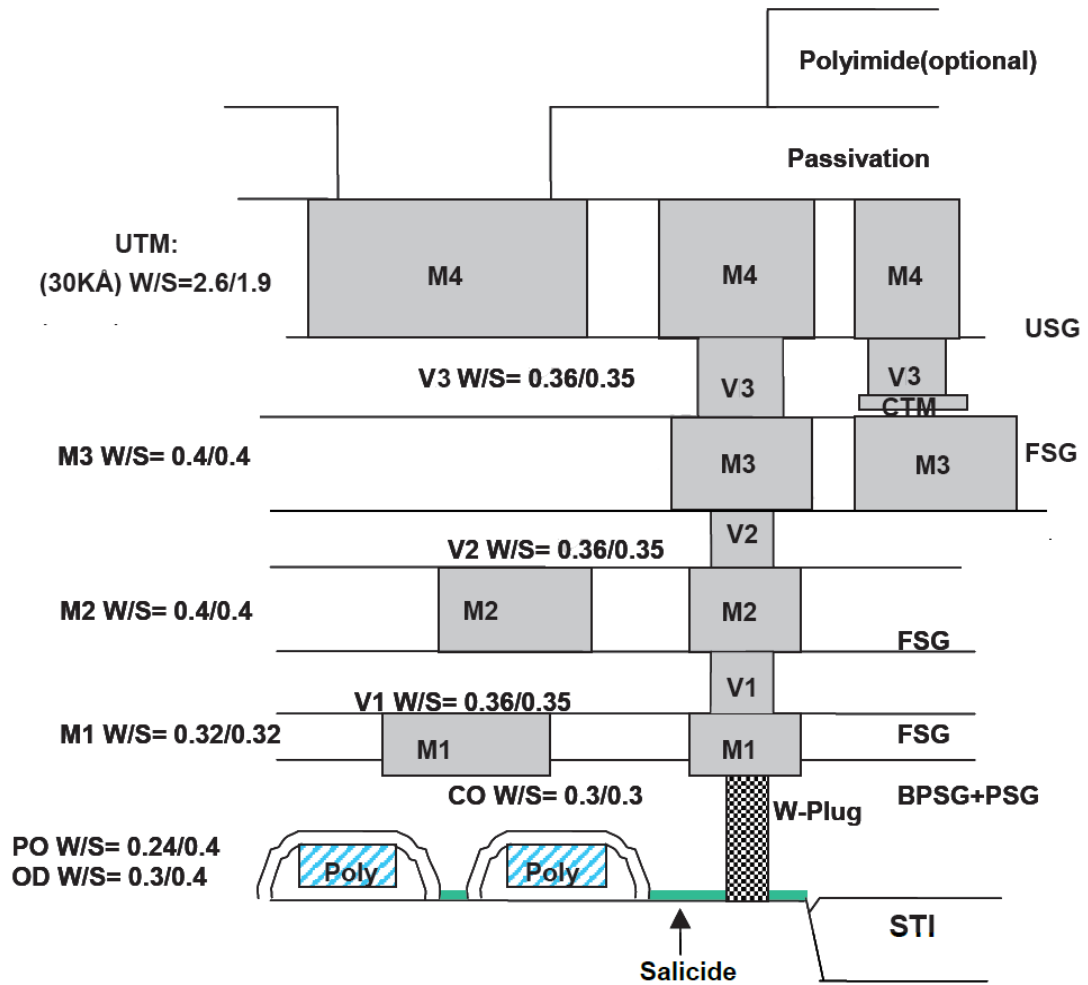


Рисунок 3.16 – Технологический разрез технологии 025BCD

3.4 Экспериментальные ИМС

Исследование возможностей реализации интегрального исполнения схемы D-ZVS в первую очередь проводилось с использованием технологии высоковольтного КМОП С18Н32, так как данная технология наиболее совместима со стандартным КМОП и наименее затратная для внедрения на отечественных фабриках. К тому же, в результате технологического моделирования получены близкие значения по определённым величинам (например, длины каналов N- и P-МОП при моделировании – 8 и 4 мкм), которые обеспечиваются технологией С18Н32 – 5.5 и 3.8 мкм, соответственно. Также, удельное сопротивление подложек, используемых в технологии С18Н32, составляет около 5 Ом×см (близко к КЭФ-4.5). Соответственно, данная технология определена в качестве базовой для реализации и проверки

реализации алгоритма ZVS. Дальнейшие исследования привели к необходимости переработки части блоков базового решения D-ZVS для оптимизации быстродействия, температурной стабильности, стабилизации режимов при нестабильном питающем напряжении.

Исследование в области температурной стабильности и реализации алгоритмических решений в области уменьшения потребления системы управления, а также дальнейшего увеличения частоты функционирования, проведено в рамках разработки и исследования экспериментальных блоков по технологии BCD025 по причине наличия элементов, позволяющих реализовать структуры типа ИОН, а также высокочастотные транзисторы с высокими рабочими токами. В дополнение к расширенному набору элементов, документация для разработчика в технологии BCD имеет более высокий уровень проработки, что связано с высшим уровнем математической аппроксимации в моделях элементов (BSIM4) по сравнению с КМОП C18H32 (BSIM3).

В итоге спроектирован тестовый кристалл ИМС драйвера D-ZVS со стороной 2.3 мм, 44 площадками ввода-вывода (из них 16 с повышенной токовой нагрузкой). Основные характеристики разработанного кристалла тестовой ИМС: рабочее напряжение ИМС 10 – 30 В, частота функционирования 0.03 – 1 МГц, максимальный импульсный выходной ток 15 А, ток потребления микросхемы не выше 200 мА (на частоте 200 кГц). Экспериментальные блоки ИОН (1.23 В) и многоканального линейного преобразователя напряжения (5 и 12 В) выполнены в составе ИМС контроля и управления для ИВЭП по технологии BCD025. Наглядное сравнение преимуществ высокоуровневых моделей приведено для блоков операционных усилителей и ТБУ.

Стоит отметить, что проектирование элементов ИМС по конкретной технологии имеет ряд ограничений. Во-первых, отсутствуют возможности модификации базовых процессов, определяющих внутреннюю структуру элементов (легирование, термические процессы). Во-вторых, PDK содержит модели элементов, включающие технологический разброс параметров, поэтому моделирование имеет статистический характер, результаты расчётов приводят к некоему усреднённому значению. Третьим фактором является ограниченность ресурсов вычислительных машин и используемых САПР, что не позволяет детально проанализировать топологическое исполнение ИМС на предмет перекрёстного влияния элементов. Таким образом, различные схемотехнические решения, результаты моделирования которых совпадают, при реализации «в кремнии» могут значительно отличаться. Более того, одно и то же схемотехническое решение, выполненное с использованием различных приёмов топологической реализации, также будет иметь различные характеристики при верификации изготовленных ИМС.

3.4.1 Реализация ИМС D-ZVS по технологии C18H32

Схемотехническое исполнение драйвера D-ZVS по технологии C18H32 получено путём модификации схемотехники дискретного прототипа. Суть модификации – замена дискретных приборов на аналогичные, реализуемые в данной технологии. При отсутствии такой возможности проведена функциональная замена дискретного элемента на структуры высоковольтного КМОП (например, отсутствие высоковольтных биполярных структур привело к необходимости реализации высоковольтных операционных усилителей).

Принципиальная электрическая схема драйвера D-ZVS представлена на Рисунке 3.17: 1 – высоковольтные и силовые элементы; 2 – схема корректировки и дополнительной настройки рабочего тока; 3 – схема защиты и фильтрации напряжения питания; 4 – резисторы с повышенной токовой нагрузкой, токоограничивающие резисторы; 5 – конденсаторы с высокой ёмкостью, интегральное изготовление которых приведёт к неоправданно большому увеличению площади кристалла; 6 – ТБУ, усилитель тока (до 15 А).

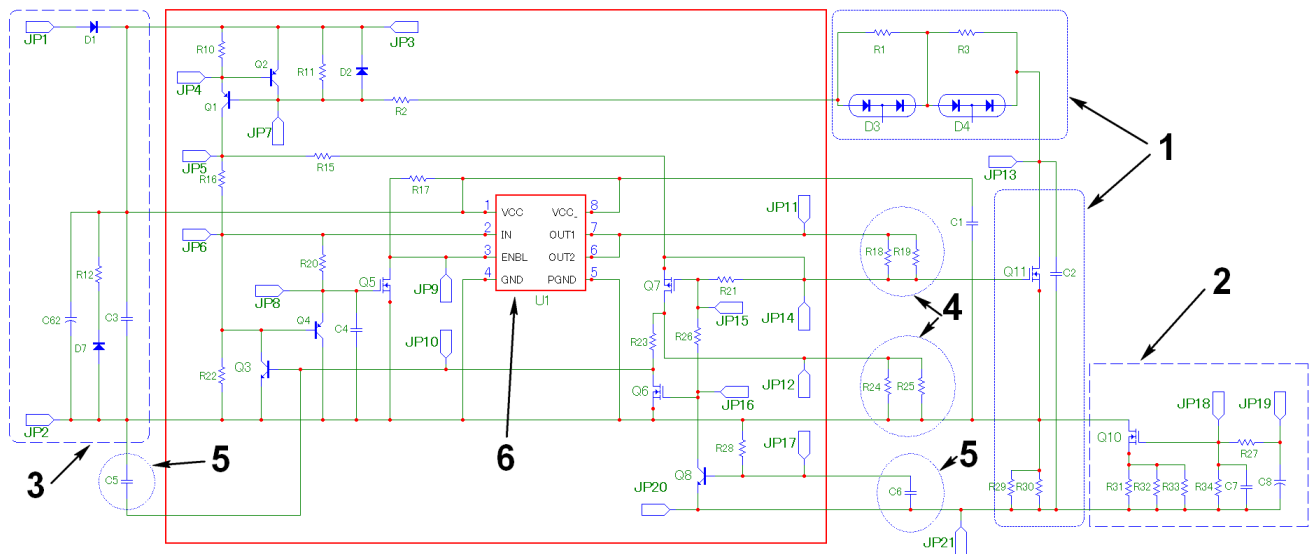


Рисунок 3.17 – Принципиальная электрическая схема D-ZVS, определение элементов для интеграции

На Рисунке 3.18 приведена блок-схема тестовой ИМС драйвера. Цифрами обозначены следующие элементы: 1 – блок детектирования напряжения на силовом ключе; 2 – блок управления ТБУ; 3 – ТБУ; 4 – блок настройки параметров и режима функционирования; 5 – блок разряда ёмкости Миллера; 6 – датчик тока силового ключа; 7 – блок понижения напряжения высоковольтной шины (является внешним ввиду невозможности технологии ИМС обеспечить диэлектрическую изоляцию элементов 600 В).

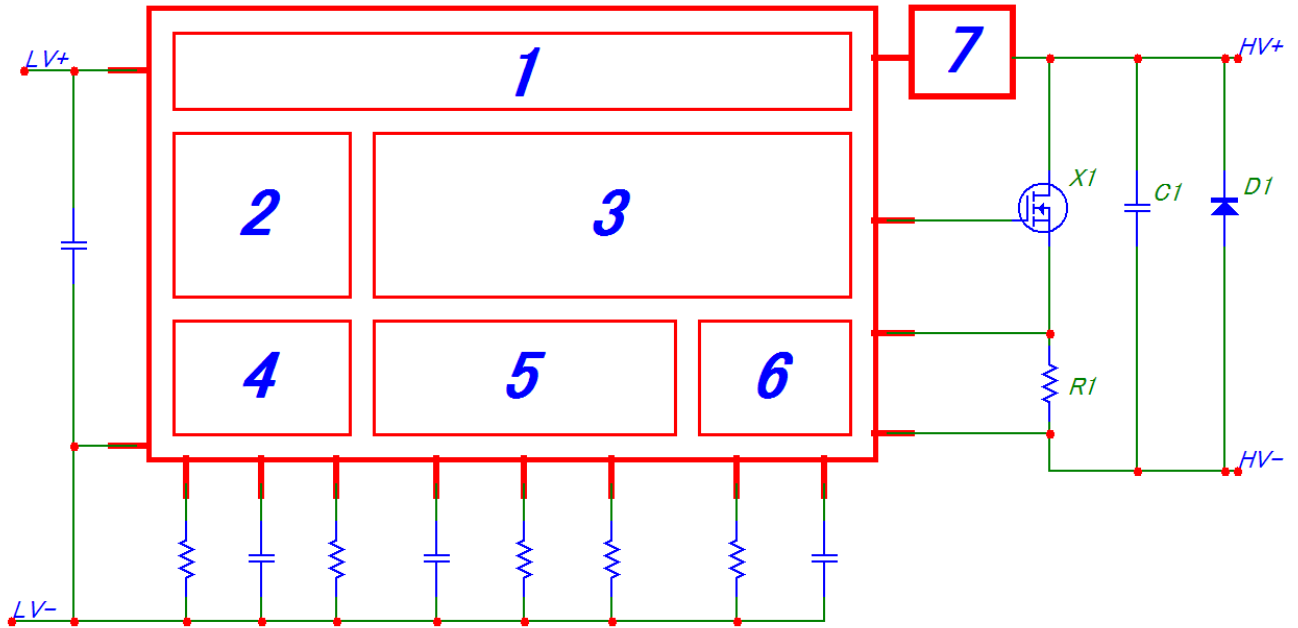


Рисунок 3.18 – Блок-схема ИМС D-ZVS и обрамление: силовые и элементы настройки

В соответствии с Рисунком 3.18 были разработаны элементы 1 – 6 и ИМС в целом.

Схема электрическая принципиальная микросхемы драйвера SDD11 представлена на Рисунке 3.19.

В результате схемотехнического моделирования дискретного прототипа сделаны следующие выводы: при реализации схемы драйвера D-ZVS правильность её работы (а также настройка) должны подтверждаться эпюрами напряжений на силовом ключе «сток-исток» и «затвор-исток». Адаптированная под определённую технологию схемотехника ИМС D-ZVS подтверждает функционирование в соответствии с алгоритмом на модельном уровне. На Рисунках 3.20 и 3.21 показаны эпюры напряжений схемотехнического моделирования адаптированной схемотехники драйвера D-ZVS в сравнении с дискретным макетом, подтверждающие работу схемы в режиме ZVS.

При разработке топологии использовались рекомендации и правила построения различных аналоговых и цифровых элементов сложно функциональных схем, приведенных в [109 – 114]. Для получения максимально идентичных транзисторов в дифференциальных парах использовался принцип симметрирования (транзисторы перемешиваются и располагаются квадратом). Все согласованные транзисторы и токовые зеркала выполнены по структуре штриховой топологии (т.н. «finger topology») и располагаются максимально близко друг к другу для создания идентичных условий. Емкости расположены по углам блоков. Поликремневый резисторы высоких номиналов разбиты на большое количество сегментов и сформированы в виде квадратного блока для максимальной идентичности номиналов сегментов и минимизации влияния технологического разброса на номинал резистора. При довольно больших размерах

транзисторов и резисторов в некоторых блоках и в проекте в целом не применялись фиктивные элементы (т.н. «dummy-elements»). Элементы расположены в блоках таким образом, чтобы свести к минимуму количество пересечений сигнальных линий между собой, это позволяет свести к минимуму возможность их негативного влияния друг на друга. Ширина всех сигнальных линий и линий питания, количество контактов к диффузии и поликремнию рассчитывалась исходя из номиналов тока для выполнения требований правил электромиграции. По периметру блоки окружены охранными кольцами типа p^+ .

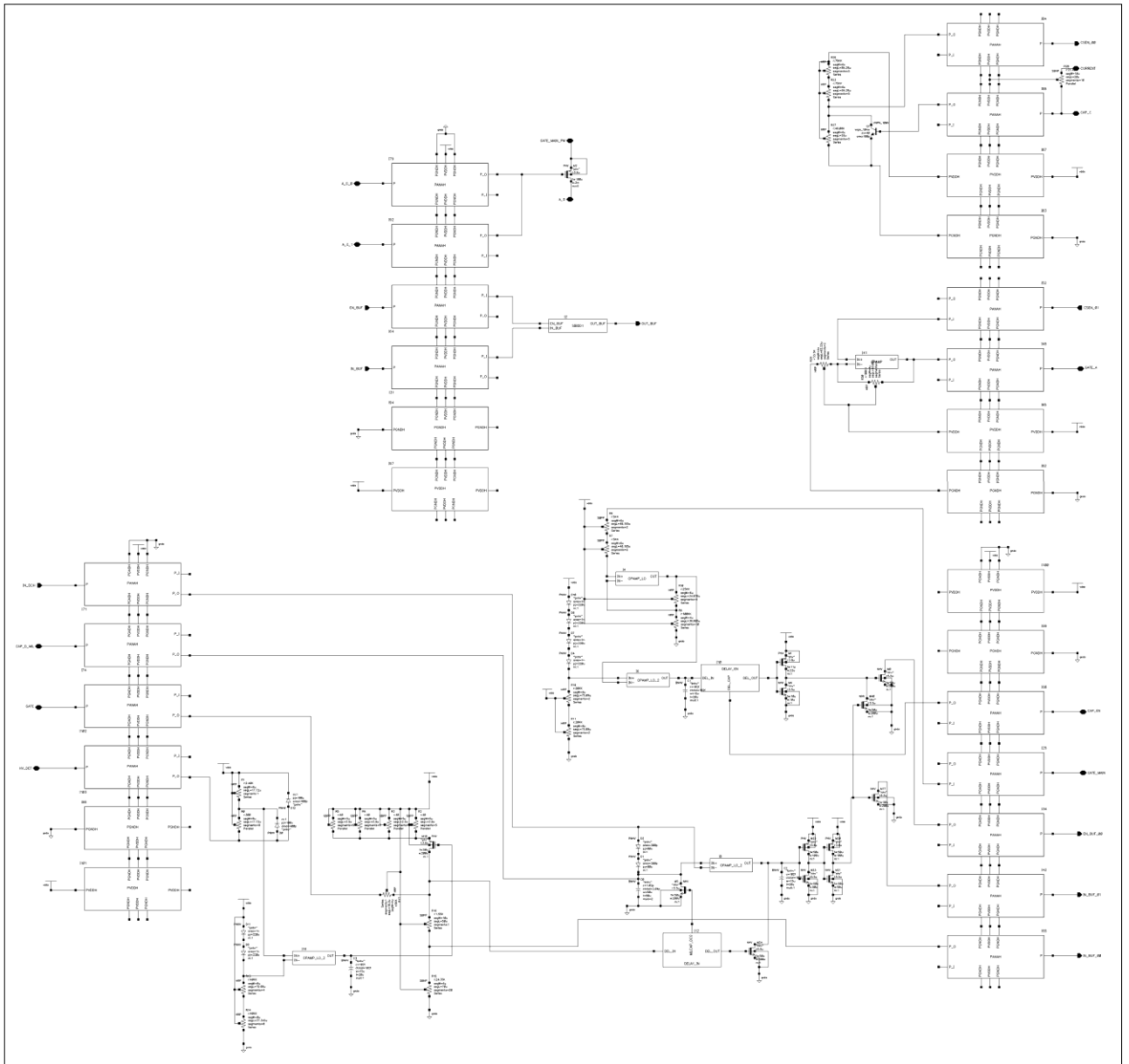
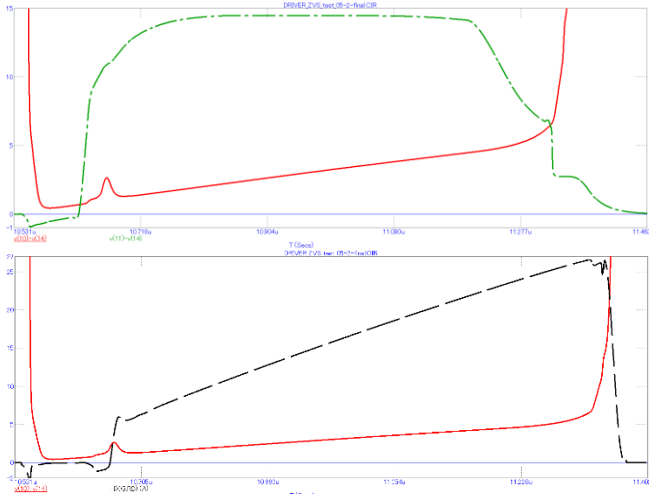
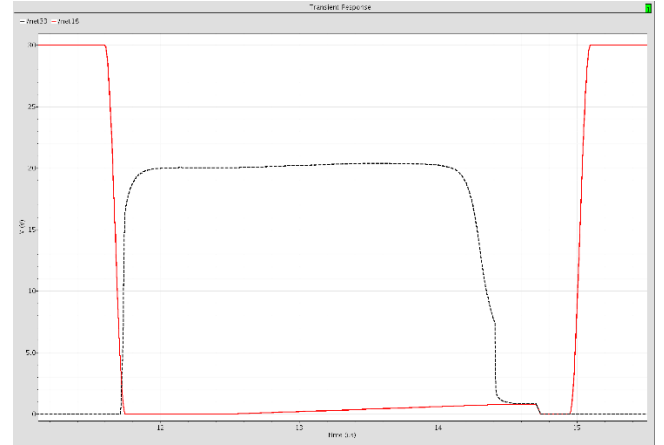


Рисунок 3.19 – Схема электрическая принципиальная ИМС D-ZVS



(a)



(б)

Рисунок 3.20 – Эпюры напряжений СК «сток-исток» и «затвор-исток», ток стока (А – дискретный макет D-ZVS), «сток-исток» и «затвор-исток» (б – ИМС D-ZVS)

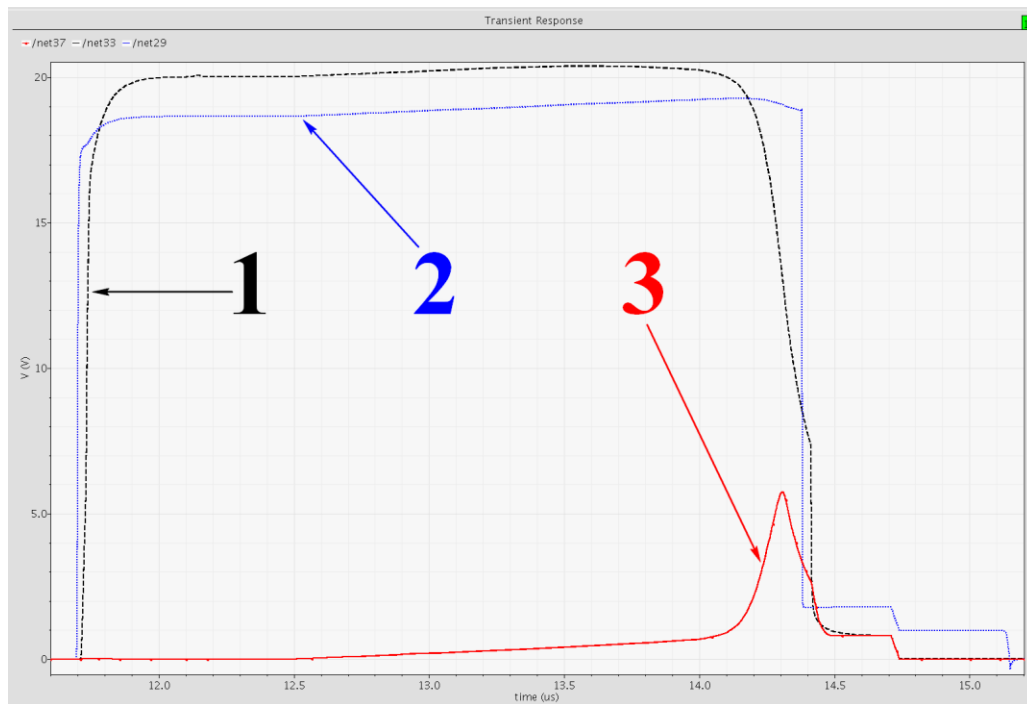


Рисунок 3.21 – Напряжение «затвор-исток» (1) СК под управлением D-ZVS, а также вход ТБУ (2), и разряд ёмкости Миллера (3)

Топология кристалла микросхемы драйвера, обозначенная SDD11, представлена на Рисунке 3.22. Размеры кристалла составляют 2.3 мм × 2.3 мм без линий реза.

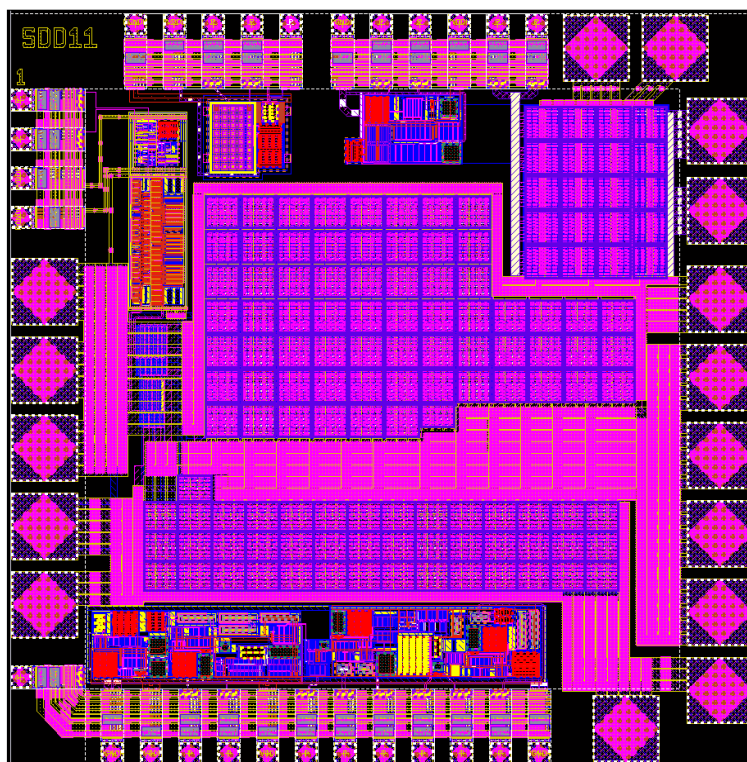
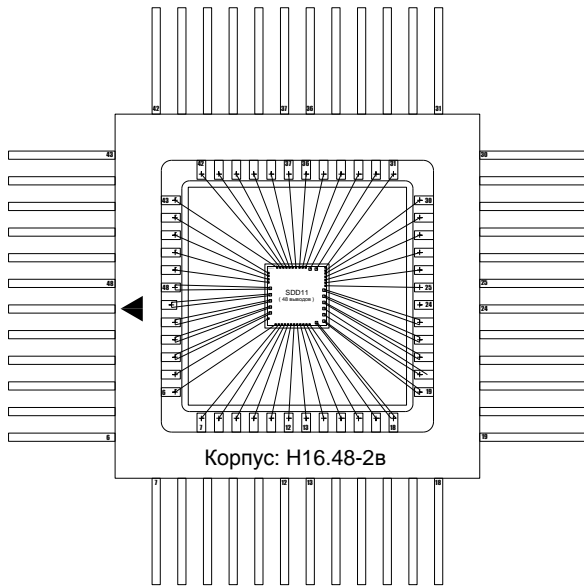


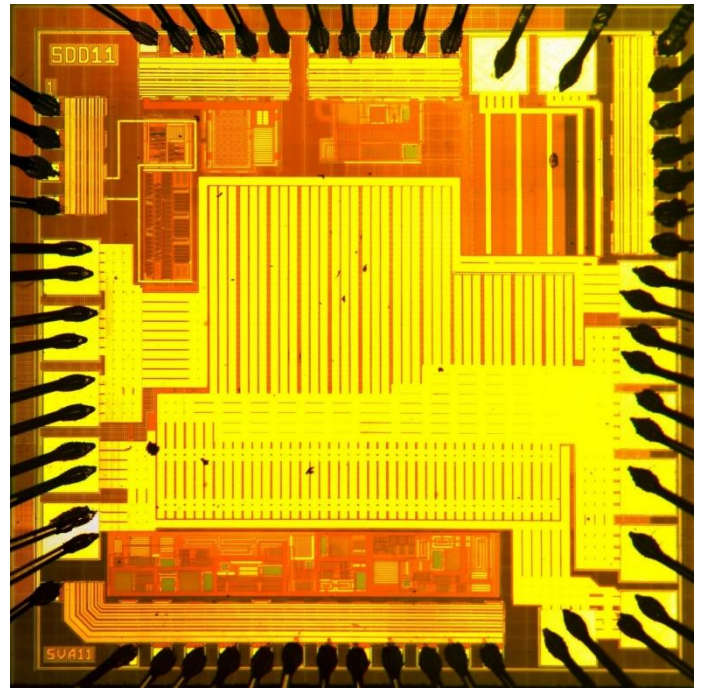
Рисунок 3.22 – Топологическое исполнение ИМС D-ZVS – драйвера SDD11

В представленной топологии видны элементы ввода вывода двух типов (стандартные площадки и площадки с повышенной токовой нагрузкой) по периферии кристалла. Стандартные площадки имеют размер окна вскрытия пассивации $60 \text{ мкм} \times 60 \text{ мкм}$ и рассчитаны на приваривание проволоки (разварку) диаметром до 35 мкм . У площадок с повышенной токовой нагрузкой этот размер составляет $200 \text{ мкм} \times 200 \text{ мкм}$, что позволяет разваривать их проволокой диаметром до 120 мкм . Количество площадок на сторону определено возможностью разварки кристалла в 48 выводной корпус.

На Рисунке 3.23 приведена схема разварки тестовой ИМС D-ZVS в корпус H16.48, и фотография разваренного кристалла ИМС D-ZVS (оптический микроскоп Carl Zeiss JENA и цифровой окуляр Scopetec DCM-510).



(а)



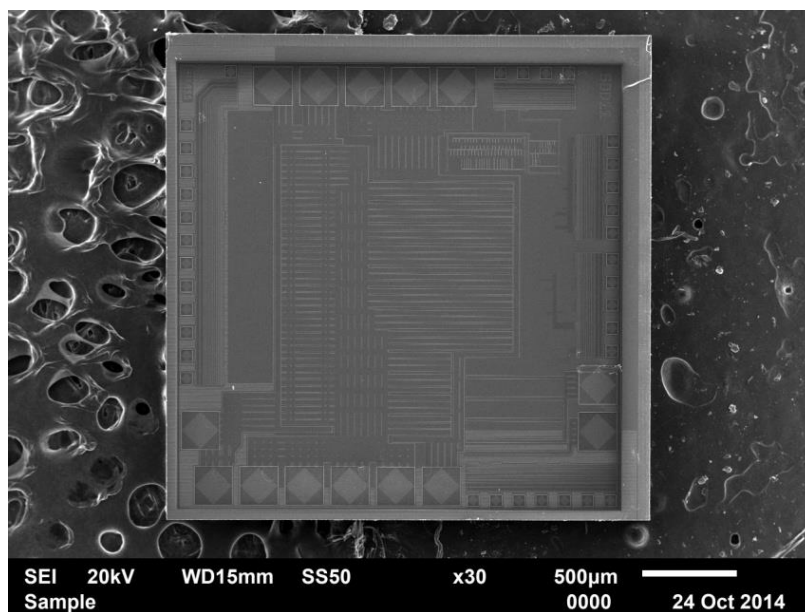
(б)

Рисунок 3.23 – Схема разварки ИМС D-ZVS в корпус H16.48 (а) и фотография кристалла в корпусе (б)

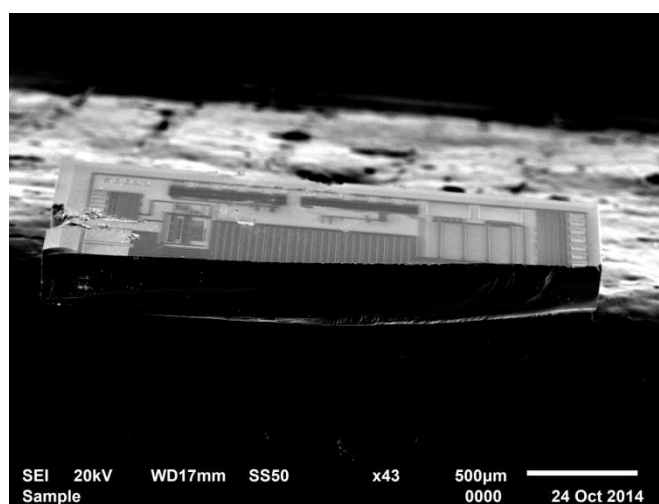
3.4.2 Исследование ИМС D-ZVS

На Рисунке 3.24 приведены фотографии, полученные с использованием электронного микроскопа. На сколе в сечении мощных транзисторов видны поликремниевые затворы и многослойная металлизация, а также соединения слоёв посредством переходных отверстий (vias).

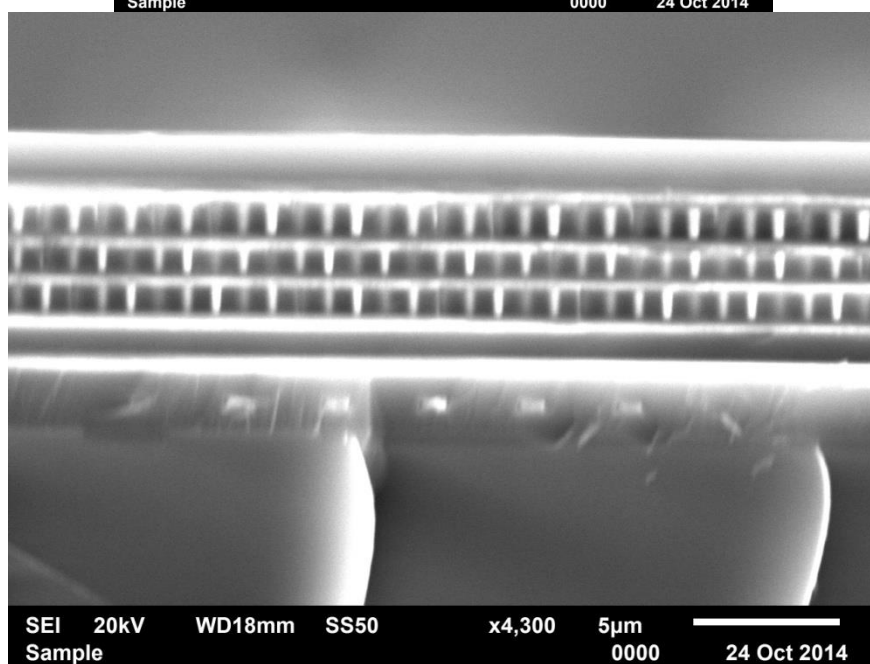
Для проверки функционирования узлов тестовой микросхемы разработан стенд (печатная плата DRV-ZVS-TESTBENCH). По причине проверки высокочастотного ТБУ принято решение о распайке микросхемы непосредственно на печатную плату, так как выбранный корпус имеет высокие значения индуктивностей выводов (4 – 8 нГн), что, вкупе с высокими токами, приводит к невозможности стабильного функционирования ТБУ, входящего в состав тестовой микросхемы (прототип ТБУ имеет корпус с лучшими параметрами), в случае использования контактирующего устройства.



(a)



(б)



(в)

Рисунок 3.24 – Фотография кристалла D-ZVS в электронном микроскопе: в плане (а), под углом на сколе (б), в сечении (в)

На Рисунке 3.25 представлена фотография платы коммутации изготовленного стенда. Также, в состав стенда входят приборы (Таблица 3.4), необходимые для подачи питания, тестовых сигналов, контроля и измерений параметров.

Таблица 3.4 – Состав приборов испытательного стенда

№	Наименование прибора	Тип
1	Осциллограф многоканальный высокочастотный	GDS73152
2	Щуп осциллографа высокочастотный, 2 шт.	HP-9258
3	Генератор сигналов высокочастотный программируемый многоканальный	AWG-4150
4	Источник электропитания программируемый многоканальный	GPD73303S
5	Вольтметр универсальный	GDM78341
6	Мультиметр универсальный	MY-68, UT51
7	Мегаомметр	E6-24
8	Высоковольтный коммутатор	-

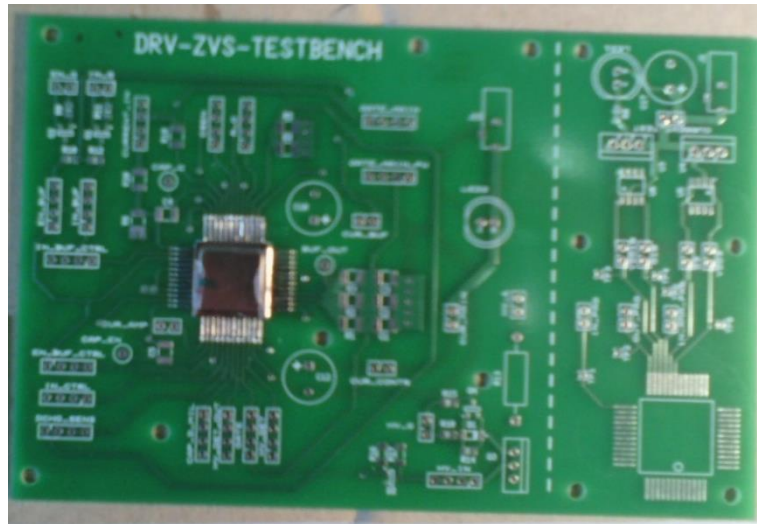


Рисунок 3.25 – Фотография печатной платы DRV-ZVS-TESTBENCH с распаянным корпусом H16.48

Исследования показали, что потребление мощности и функционирование отдельных блоков ИМС выполняется в соответствии с моделью схемы (например, потребление датчика тока составляет $250...1000\mu\text{A}$, блока разрядки затворной ёмкости с учётом эффекта Миллера $-2.2...3.2\text{mA}$, задержка при изменении входного сигнала (Δt) 10нс). Однако функционирование некоторых узлов расходилось с поведением модели этих узлов в САПР. Для проведения исследований в составе имитатора, данные узлы ИМС заменены на дискретные элементы.

При функционировании СК в режиме ZVS происходит переключение управляющих воздействий на ТБУ. Алгоритм управления следующий:

1) Определение околонулевого напряжения «сток-исток» на силовом ключе детектором высокого напряжения, разрешение заряда ёмкости СК;

2) Заряд затворной ёмкости СК до функционального значения (более 85 % от напряжения питания ИМС) с небольшим временем дозаряда (до напряжения питания);

3) После задержки в блоке детектирования напряжения на затворе СК при зарядке затворной ёмкости – перевод ТБУ в высокоимпедансное состояние;

4) При достижении запрограммированного максимума тока происходит первая стадия разряда затвора СК, по окончании которой блок детектирования разряда ёмкости Миллера перехватывает управление ТБУ. Блок детектирования напряжения посредством выставления задержки исключается из процесса выключения основного СК;

5) Вторая стадия разряда затворной ёмкости происходит при подаче блоком детектирования разряда ёмкости Миллера управляющих сигналов на ТБУ: перевод в состояние «0» входа буфера и отключение высокоимпедансного состояния;

6) После выключения силового ключа и увеличения напряжения «сток-исток» до высокого уровня происходит отключение блока детектирования разряда ёмкости Миллера. Блок детектирования высокого напряжения осуществляет удержание буферного усилителя в состоянии «0».

Исследование тестовых образцов ИМС с заменой некоторых блоков показало функционирование тестовой ИМС в режиме ZVS (Рисунок 3.26), что подтверждает возможность интегральной реализации управляющих устройств, реализующих аналоговый алгоритм МКСК автоколебательного типа с изменением частоты коммутации в широких пределах, по технологии КМОП. Стоит отметить, что данная реализация экспериментальной ИМС D-ZVS показывает возможность реализации алгоритма ZVS в интегральном исполнении по субмикронной технологии, для полной реализации законченного устройства по данной технологии требуется уточнение исполнения нескольких элементов, а также реализация дополнительных устройств, необходимых для функционирования ИМС в различных условиях.

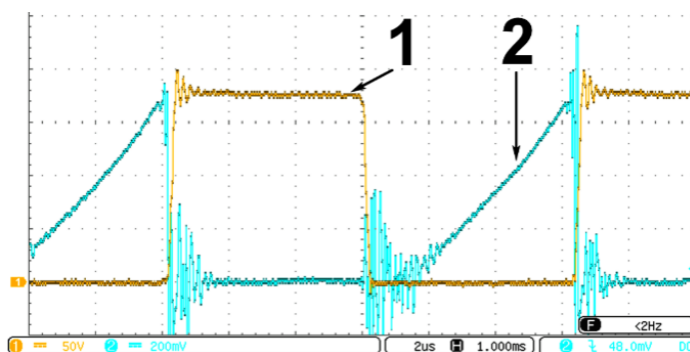


Рисунок 3.26 – Функционирование тестовой ИМС в режиме ZVS с использованием внешних цепей:
1 – напряжение «сток-исток», 2 – ток ключа (в соответствии с алгоритмом)

Исследование разработанной ИМС D-ZVS в области ЭМС заключалось в разработке защиты от электростатического разряда (ЭСР) по модели человеческого тела (МЧТ) на уровень напряжения 2000В. Используются МОП ключи в диодном включении. На Рисунке 3.27

приведены эквивалентные схемы защитных структур двухкаскадной защиты от положительного и отрицательного ЭСР, так как напрямую вычислить данные эффекты не представляется возможным [115].

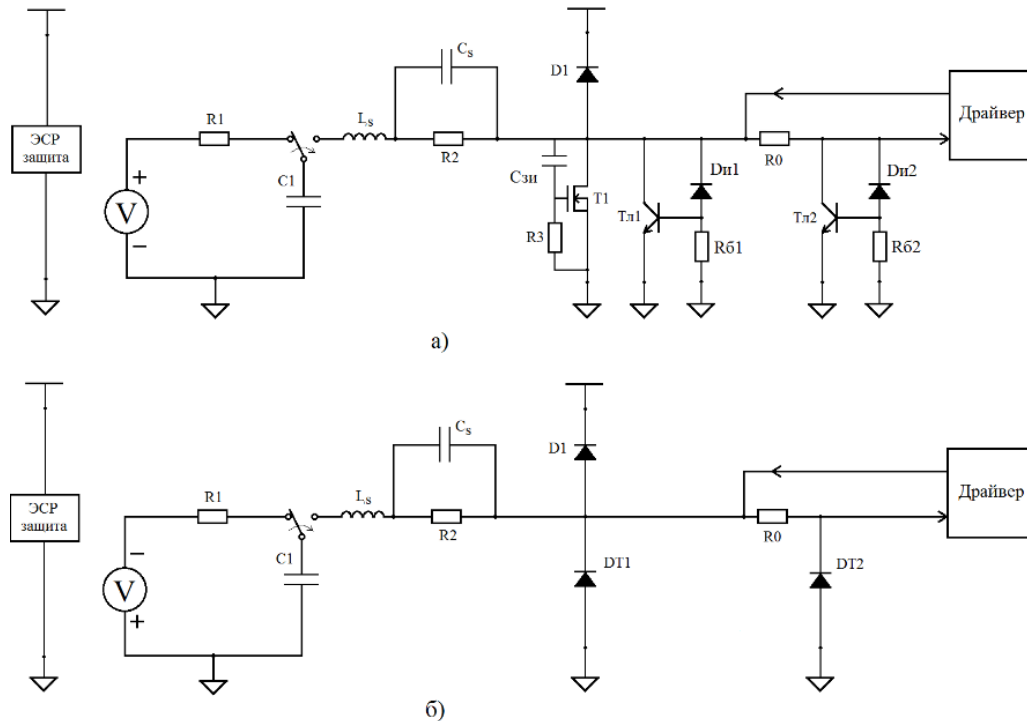


Рисунок 3.27 – Эквивалентные схемы защиты при положительном (а) и отрицательном (б) ЭСР

Эквивалентная схема цифрового двунаправленного элемента ввода-вывода с двухкаскадной защитой от положительного электростатического потенциала (Рисунок 3.27(а)) включает в себя емкость затвор-исток $C_{зи}$ (необходима для открытия канала транзистора Т1), латеральные биполярные транзисторы Тл1 и Тл2 основного и вспомогательного каскадов защиты (сопротивления баз Rб1 и Rб2, соответственно), диоды Ди1 и Ди2 (лавинный эффект). Параметры диодов и биполярных транзисторов определялись из соответствующих параметров полевых транзисторов защиты. Эквивалент защиты от отрицательного электростатического потенциала диодного типа (Рисунок 3.27(б)), диоды DT1 и DT2 образованы на переходе исток-подложка защитных ключей основного и вспомогательного каскадов.

Данные защитные структуры при математическом моделировании показали работоспособность при воздействии ЭСР уровня ± 2000 В. Например, для входных транзисторов с рабочим напряжением 1.8 В пробивное напряжение определено в 3 В, следовательно, всплеск напряжения при ЭСР не превышает 3 В ($U_D < 3$ В), Рисунок 3.28.

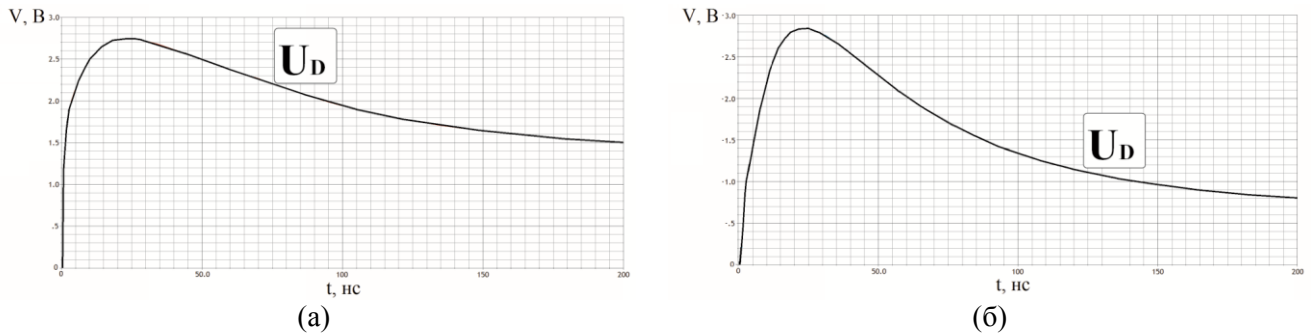


Рисунок 3.28 – Всплеск напряжения после защитной структуры при ЭСР 2000 В (а) и -2000 В (б)

Исследования показали, что разработанные элементы защиты от ЭСР в составе ИМС D-ZVS выдерживают ЭСР уровня 2000 В по методу 502-1а ОСТ 11 073.013-2008- ч.7. Блок схема стенда имитации разрядов статического электричества показана на Рисунке 3.29(а), характеристика импульса разрядного тока, соответствующая требованию ОСТ, приведена на Рисунке 3.29(б).

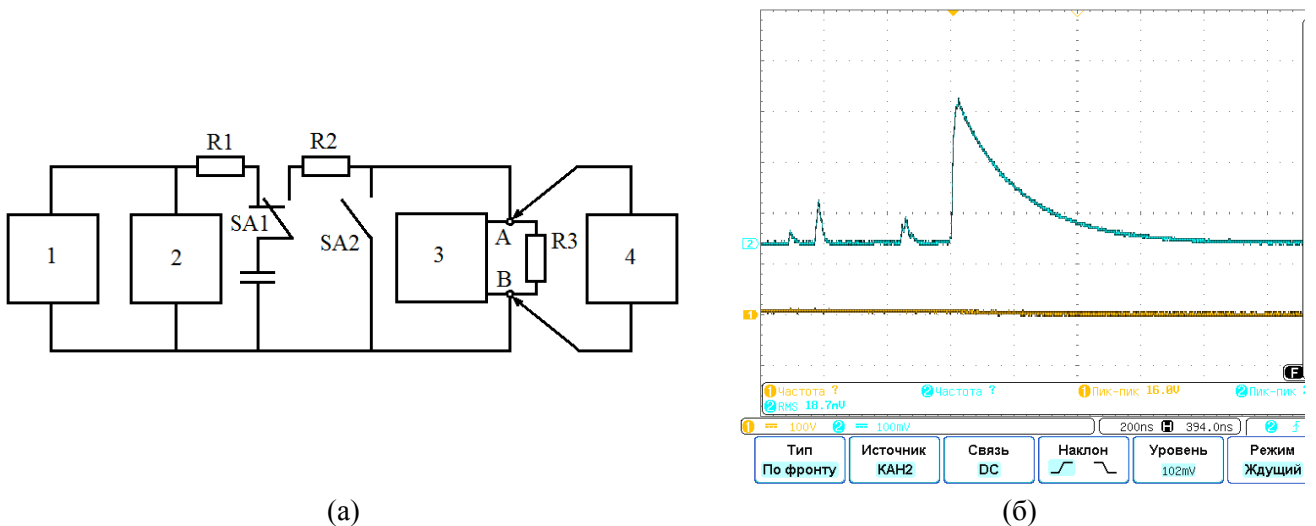


Рисунок 3.29 – Схема стенда имитации ЭСР (а), где 1 – высоковольтный источник постоянного тока, 2 – вольтметр, 3 – разъем испытываемой ИМС и 4 – осциллограф; осциллограмма разрядного тока при коротком замыкании контактов А и Б (б)

3.4.3 Исследование возможностей оптимизации ИМС D-ZVS

Исследование ИМС D-ZVS, выполненной по технологии КМОП с проектными нормами 180 нм, выявило несколько критичных моментов. Первый – наличие в составе ТБУ, потребляющего большие импульсные токи, влияет на стабильность питающего напряжения (просадки на несколько вольт) и потенциала земли на кристалле ИМС. Второй – несоответствие реального поведения модельному прогнозу для некоторых блоков. Данные особенности устраняются следующими изменениями: первое – реализацией прецизионного стабильного источника внутренних напряжений, сниженных относительно питающего напряжения; второе –

усложнение математических моделей и использование более сложных алгоритмов верификации параметров топологического исполнения ИМС. Обе задачи решаются в технологии BCD025 с проектно-технологическими нормами 250 нм.

Для гибридной технологии BCD025 реализованы модели элементов в формате Spice уровня BSIM4, что подразумевает расширение списка параметров переменными из более глубоких субмикронных технологий: длина диффузии, расстояние до соседней области диффузии, площадь диффузии, расстояние до разделительной диффузии и прочие. Отвязка от внешнего напряжения питания, создание внутренних напряжений питания, различных для силовой части и основной схемы управления, возможно при создании стабилизатора с малым падением напряжения на регулирующем элементе (LDO), выполненном по технологии ДМОП. Кроме того, в данной технологии реализована более сложная структура изоляции элементов, что, как было показано ранее, требуется для минимизации влияния работы устройств с высокой токовой нагрузкой на цепи с низкими рабочими токами и напряжениями. Дополнительная развязка по напряжению питания, выполненная путём разработки 2-х независимых LDO, также позволит стабилизировать режимы функционирования модулей ИМС. Соответственно, структура драйвера ZVS может быть дополнена следующими элементами:

- преобразователи напряжения - требуемые элементы для функционирования ИМС;
- низко- и высоковольтные операционные усилители с фиксированным напряжением питания, необходимые для аналоговых цепей детектирования и управления;
- цифровые буферные усилители с фиксированным напряжением питания, необходимые для сопряжения цифровых частей ИМС как внутри, так и снаружи.

Кроме того, дополнительной возможностью по минимизации импульсной составляющей тока потребления управляющего устройства является реализация режима МКСК ZCS для внутренних цифро-аналоговых блоков, прежде всего – ТБУ.

3.4.3.1 ТБУ

Для управления СК на высокой частоте требуется заряд-разряд затворной ёмкости СК за минимально возможное время. С учётом высоких рабочих токов, СК имеют значения ёмкости затвора порядка 10 нФ, что определяется геометрией СК и величиной ширины канала в десятки см. Соответственно, от управляющего устройства требуются импульсные выходные токи порядка нескольких ампер. Данную функцию выполняет буферное устройство – ТБУ. Именно данный блок преобразует сигналы системы управления, усиливая их по току. Поэтому, помимо сложностей с разработкой схем детекторов и центральной управляющей логики, реализация схемы драйвера совместно с ТБУ на едином кристалле ИМС является одной из наиболее

важных задач по интеграции разнородных управляющих устройств в рамках субмикронной технологии.

Блок ТБУ, по сути, является функциональным аналогом ИМС IXDD614 [89], Рисунок 3.30.

3.1 IXDD614

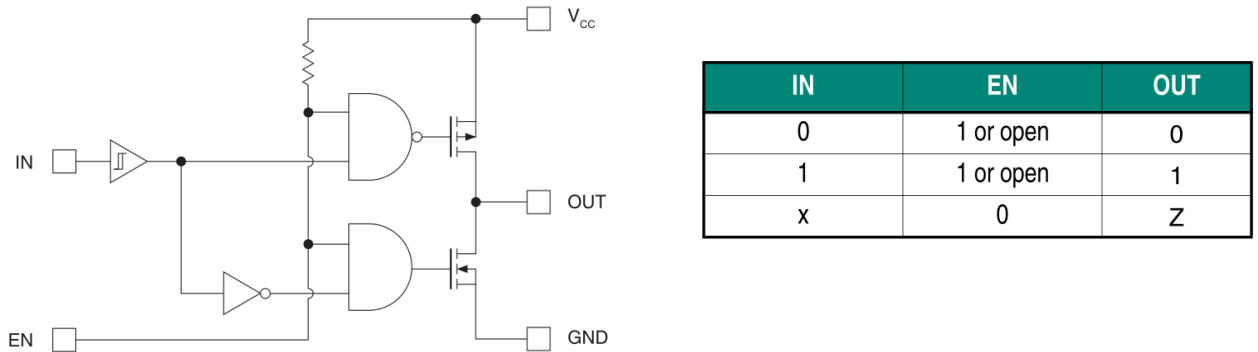


Рисунок 3.30 – Функциональная схема прототипа блока ТБУ в составе ИМС D-ZVS [89]

На Рисунке 3.31 представлена электрическая принципиальная схема ТБУ, выполненная по технологии КМОП С18Н32. Данный ТБУ является аналого-цифровым устройством.

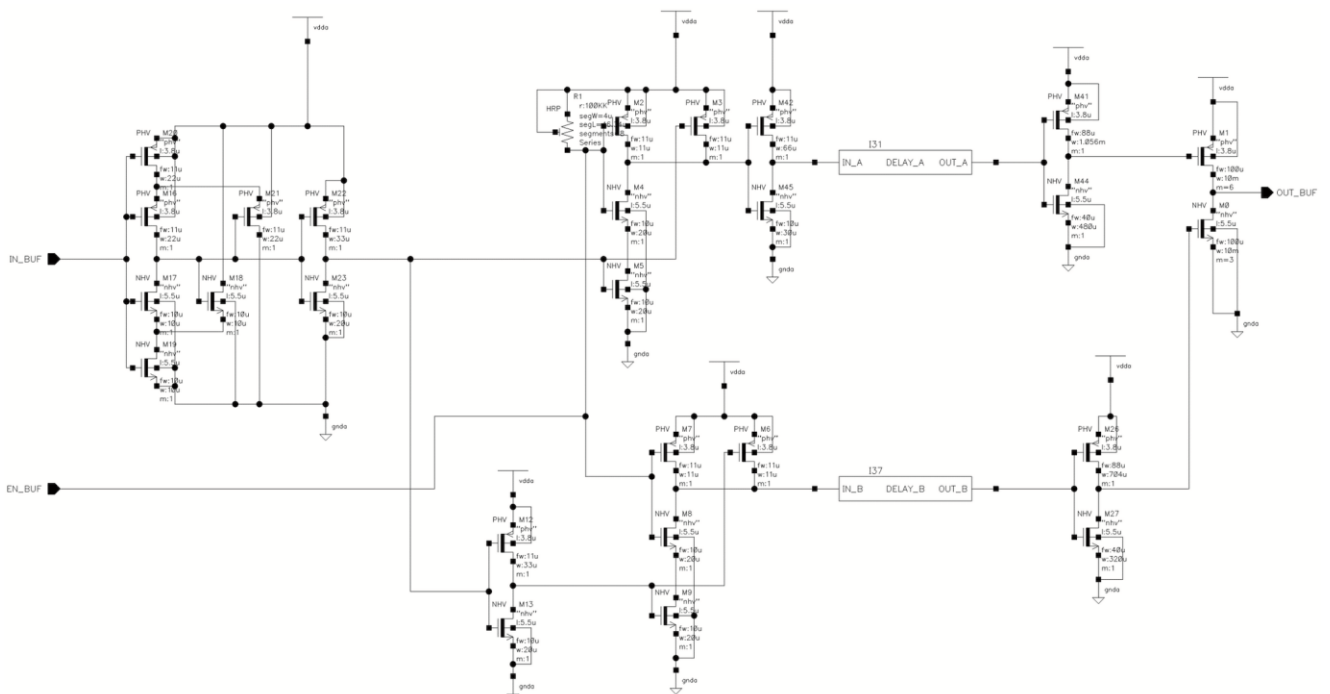


Рисунок 3.31 – Электрическая принципиальная схема ТБУ в составе ИМС D-ZVS

Структура ТБУ состоит из двух частей: входная часть, которая является непосредственной цифровой логикой, и выходная аналогово-цифровая часть управления стойкой мощных СК выходного каскада ТБУ. На Рисунке 3.32(а) приведено топологическое

исполнение ТБУ без выходного каскада, размер блока составляет $610 \text{ мкм} \times 180 \text{ мкм}$. На Рисунке 3.32(б) приведено топологическое исполнение ТБУ на кристалле в составе D-ZVS, размер данного блока $1550 \text{ мкм} \times 1500 \text{ мкм}$ без площадок, он занимает большую часть кристалла ИМС D-ZVS. Выходные площадки с повышенной токовой нагрузкой не имеют защиты от ЭСР, сток и исток транзисторов ТБУ выполнены стойкими к статическому электричеству. Питание ТБУ отдельное и не соединяется внутренними линиями на кристалле ИМС.

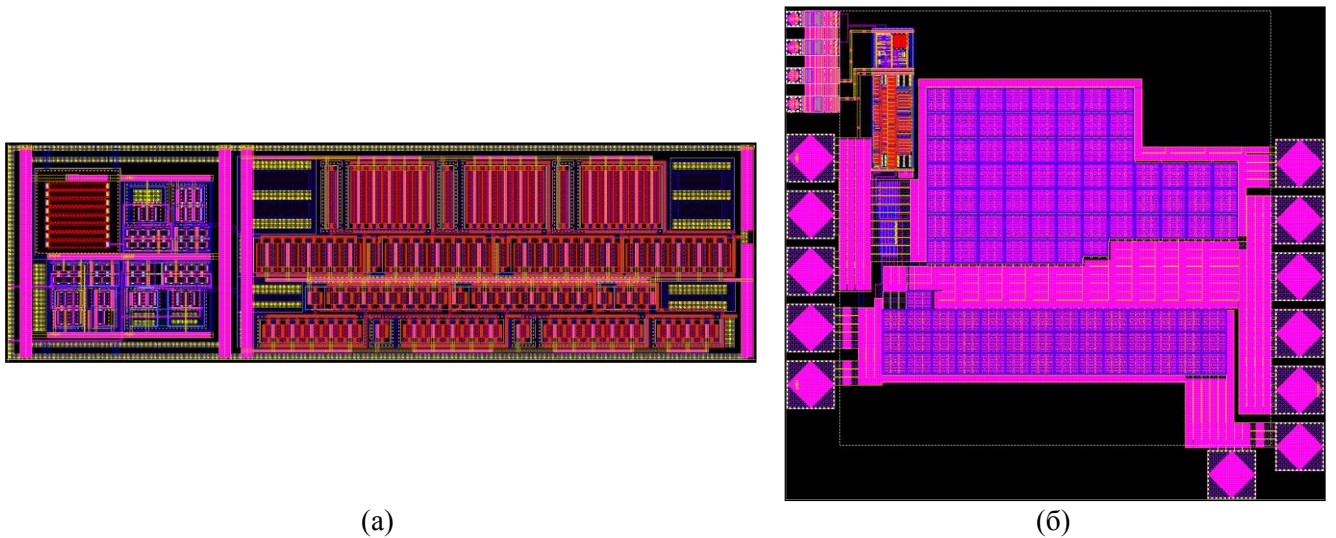


Рисунок 3.32 – Топологическое исполнение ТБУ: логика и блоки управления (а), ТБУ целиком (б)

Схема включения и тестовые воздействия производятся в соответствии со спецификацией ИМС-прототипа, Рисунок 3.33, Рисунок 3.34.

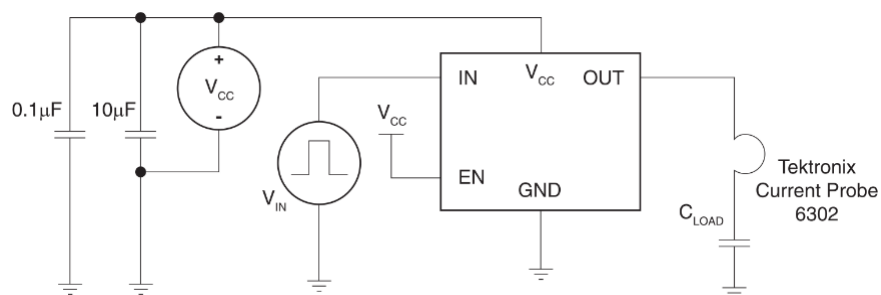


Рисунок 3.33 – Схема измерения электрических параметров блока ТБУ [89]

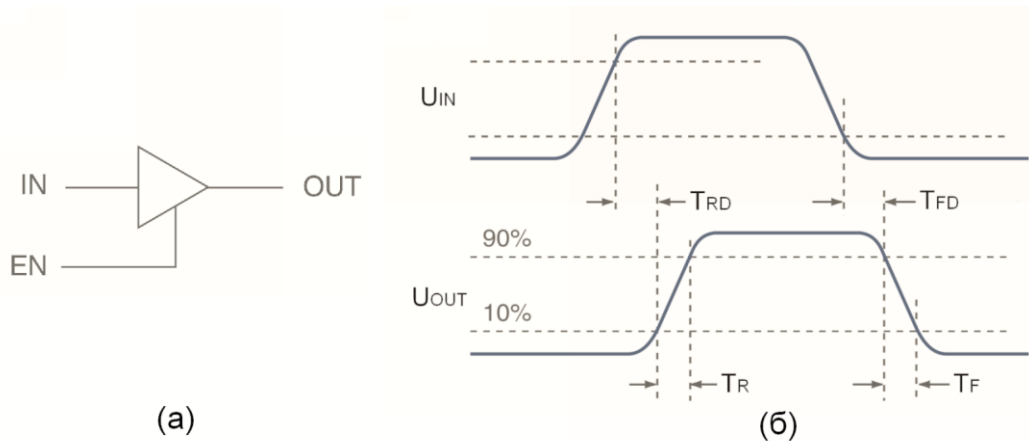


Рисунок 3.34 – Эпюры входного (IN_BUF) и выходного (OUT_BUF) напряжений при входе EN_BUF в состоянии «1»

В ходе исследований разработанного ТБУ определено существенное потребление энергии внутренними цифро-аналоговыми блоками.

Исследование возможности оптимизации схемотехнического решения ТБУ заключалось в переводе схемы управления, цепи синхронизации каналов ТБУ на низковольтный КМОП (5 В), выходного каскада - на высоковольтные СК типа ДМОП, что позволило сократить площадь. Также, выходной ток ТБУ уменьшен до $+2/-4$ А (достаточное для исследований значение). Дополнительно переработаны цепи задержек в управляющей логике, что привело к увеличению граничной частоты функционирования до 2 МГц. Реализован цифровой метод, позволивший осуществить управление как выходными ключами, работающими с амперными токами, так и блоков параметрической задержки и усилителей схемы управления, в режиме переключения при нуле токов ключевой стойки – ZCS. В ТБУ КМОП реализовано управление 15-и амперной стойкой ключей при импульсном потреблении до 3 А для коммутации ключей, или 33 % мощности. Регулировка СК выходного каскада осуществляется посредством разнесения времени открытого состояния выходных ключей для устранения режима короткого замыкания стойки СК. Однако цепи формирователей управляющих воздействий являются одновременно усилительными цепями, что приводит к повышенному потреблению данных элементов. Применение алгоритма ZCS для выходной стойки ключей позволило уменьшить ток потребления схемы управления и импульсные коммутационные токи до уровня 40 мА, что составляет 2 % от выходного тока 2 А. Реализация алгоритма заключается в контроле затворных токов выходных ключей ТБУ, что позволило, во-первых, разнести по времени моменты потребления мощности выходными усилителями, и во-вторых, уменьшить требуемую мощность для управления выходными СК посредством потребления только усилителей, а реализация алгоритма перенесена в низковольтную часть ТБУ, выполненную по КМОП с напряжением питания 5 В. Таким образом, переработка позволила значительно уменьшить ток

потребления схемы управления ТБУ (средний ток до 500 мкА на рабочей частоте) и увеличить быстродействие (до 2 МГц). На Рисунке 3.35 приведена электрическая принципиальная схема, а на Рисунке 3.37 представлено топологическое исполнение модифицированного ТБУ. Размер данного блока $850 \text{ мкм} \times 440 \text{ мкм}$. Стоит отметить и выигрыш в площади, несмотря на техпроцесс с большими нормами. Для КМОП ТБУ эффективная площадь составляет $0.16 \text{ мм}^2/\text{А}$, а для VCD ТБУ данное значение составляет $0.14 \text{ мм}^2/\text{А}$. Кроме того, удельная тепловая мощность составляет $625 \text{ мВт}/\text{мм}^2$ (КМОП) и $324 \text{ мВт}/\text{мм}^2$ (VCD), соответственно при фиксации выходных токов ТБУ на уровне 2 А, частоты функционирования 400 кГц, напряжения питания 12 В, нагрузки 10 нФ.

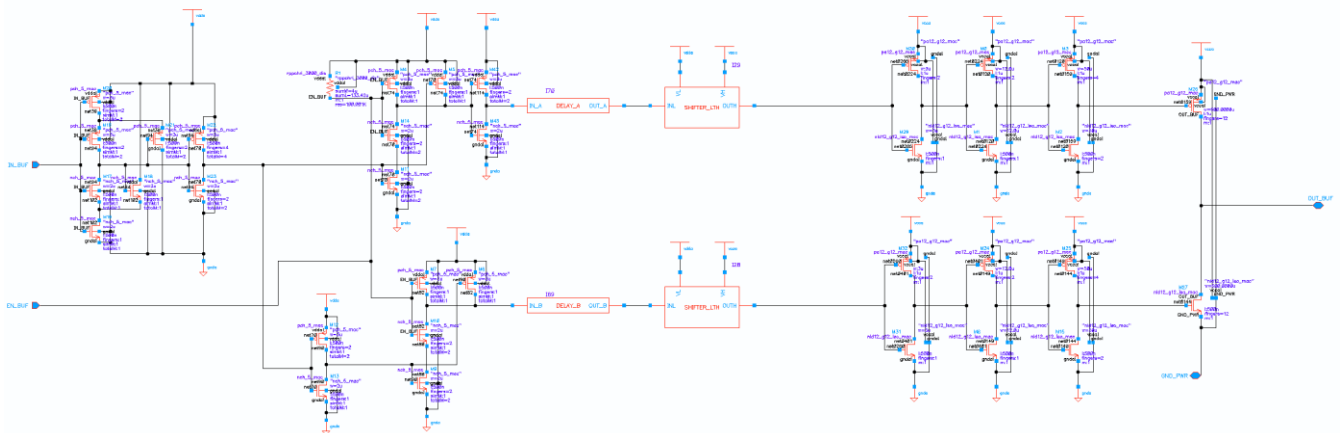


Рисунок 3.35 – Электрическая принципиальная схема ТБУ в технологии VCD025

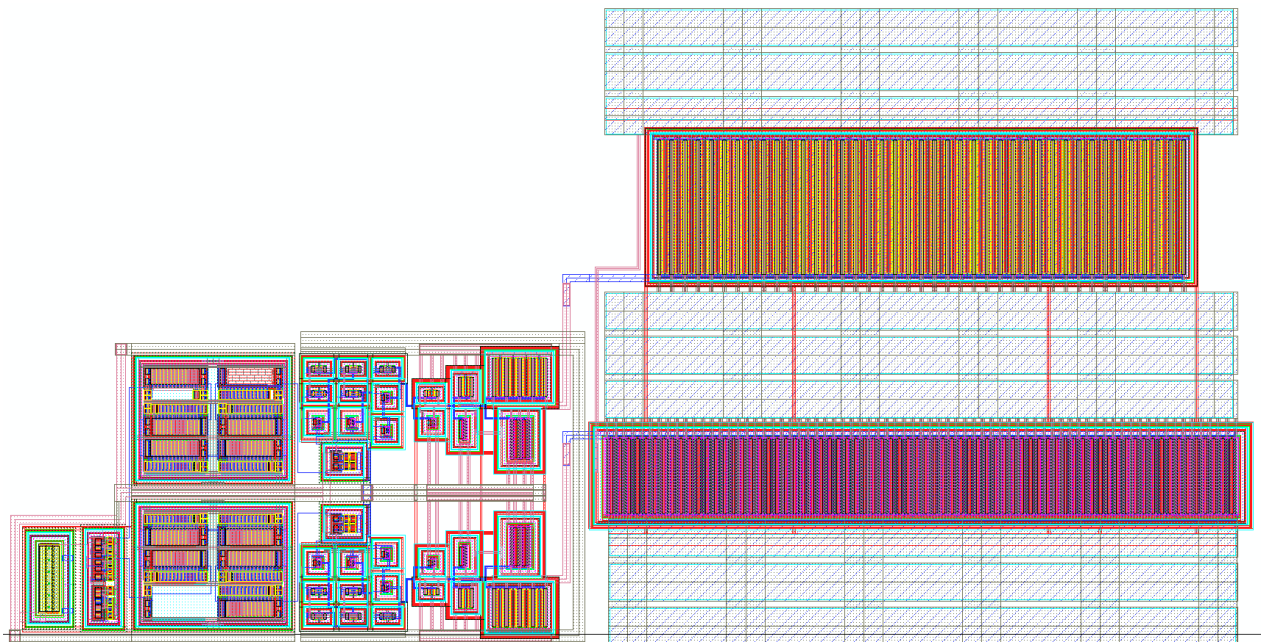


Рисунок 3.36 – Топологическое исполнение ТБУ в технологии VCD025

3.4.3.2 LDO и источник опорного напряжения

Для создания стабилизатора напряжения требуется реализация термостабильного ИОН. При наличии дополнительных возможностей технологии в области вертикальных биполярных структур возможно создание прецизионных схем на основе РТАТ генератора (см. Главу 1). Стабильность характеристик LDO в первую очередь определяется стабильностью опорного напряжения ИОН, соответственно, данный блок как самостоятельная единица представляет повышенный интерес.

В качестве базовых параметров ИОН определены параметры, соответствующие ИМС LM385 (1.21...1.26 В, ТКН ≤ 20 ppm/°C) [116]. Для температурной компенсации дрейфа сопротивлений выбраны поликремниевые резисторы n- и p- типов с комбинацией ТКС (температурный коэффициент сопротивления) противоположных знаков и технологическим разбросом $\pm 14\%$. На Рисунке 3.37 представлена разработанная схема ИОН, на Рисунке 3.38 приведена зависимость выходного напряжения ИОН от температуры для различных напряжений питания V_p при усреднённых параметрах технологического процесса. Выходное напряжение ИОН изменяется менее чем на 4мВ (менее 20 ppm/°C), абсолютная величина выходного напряжения находится в диапазоне 1.24 ... 1.25 В.

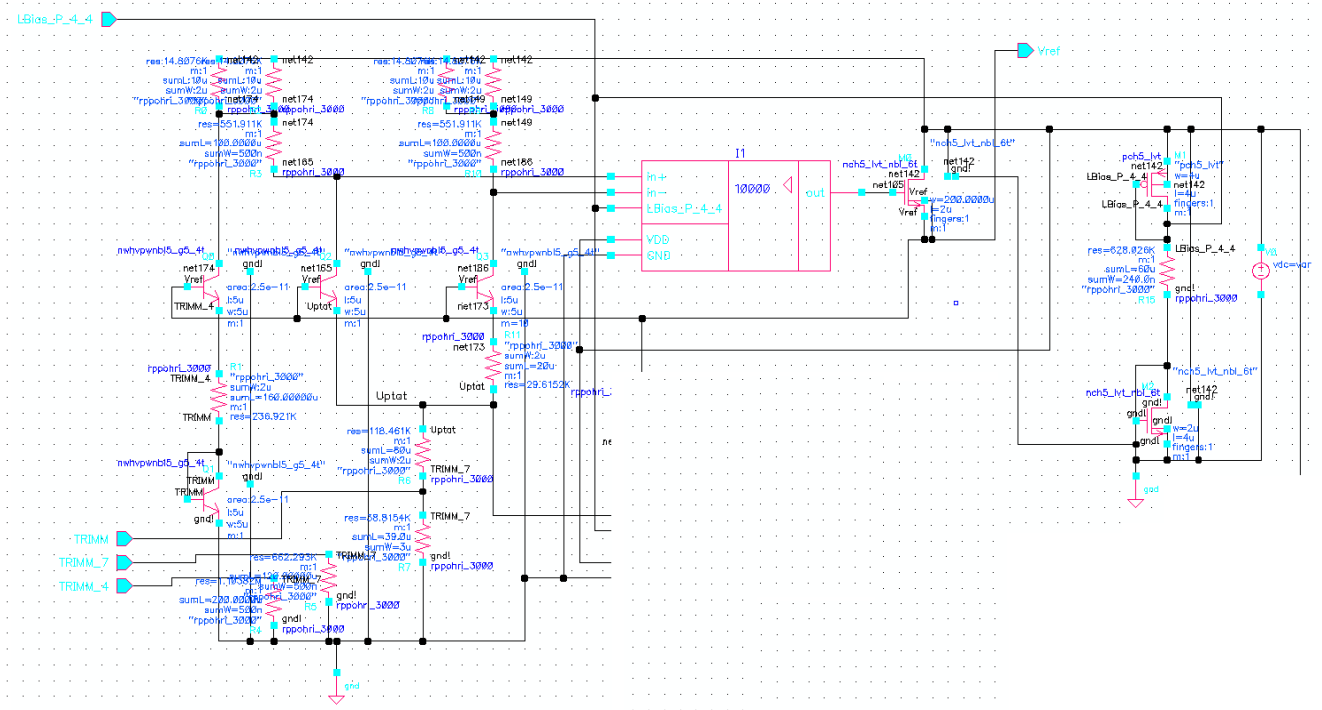


Рисунок 3.37 – Принципиальная схема ИОН

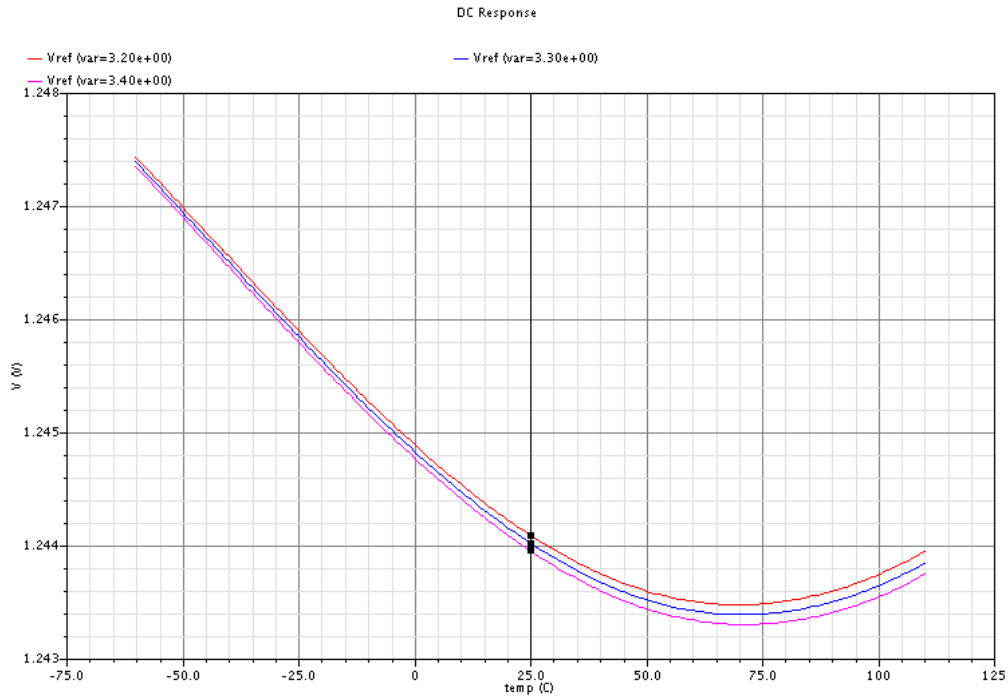


Рисунок 3.38 – Зависимость выходного напряжения ИОН от температуры для различных напряжений питания

В результате экспериментального исследования выборки блоков ИОН в составе изготовленной серии экспериментальных образцов выявлено, что результаты технологического моделирования для параметров установки напряжения и ТКН (1.23...1.25 В и 19...21 ppm/°C, соответственно) совпадают с измерениями, а форма зависимости имеет незначительное отклонение, что не критично. На Рисунке 3.39 представлена температурная зависимость напряжения ИОН.

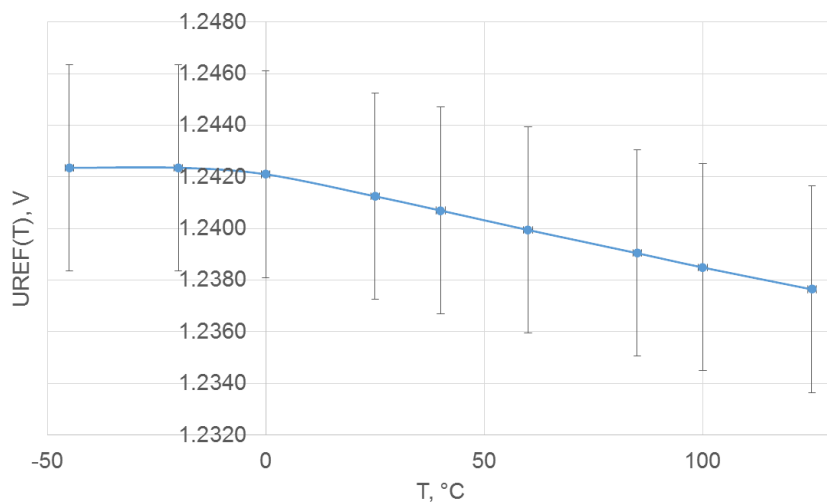


Рисунок 3.39 – Температурная зависимость напряжения ИОН

На Рисунке 3.40 представлена структурная схема LDO стабилизатора, где обозначены: VT – регулирующий МОП-транзистор; CF – емкость коррекции; БУФ – буфер; ПР –

предрегулятор; УОТ – усилитель ошибки выходного тока; УОН – усилитель ошибки выходного напряжения; ФВХ – формирователь возвратной характеристики выходного тока; ИОН – источник опорного напряжения; ЗТМ – защита схемы от перегрева; ЗПН – защита схемы от перенапряжения. Наиболее важным в конструкции стабилизатора является регулятор напряжения с контуром обратной связи, его стабильность и устойчивость в различных режимах (температура среды, входное напряжение V_{IN}) и при технологическом разбросе параметров элементов на кристалле ИМС.

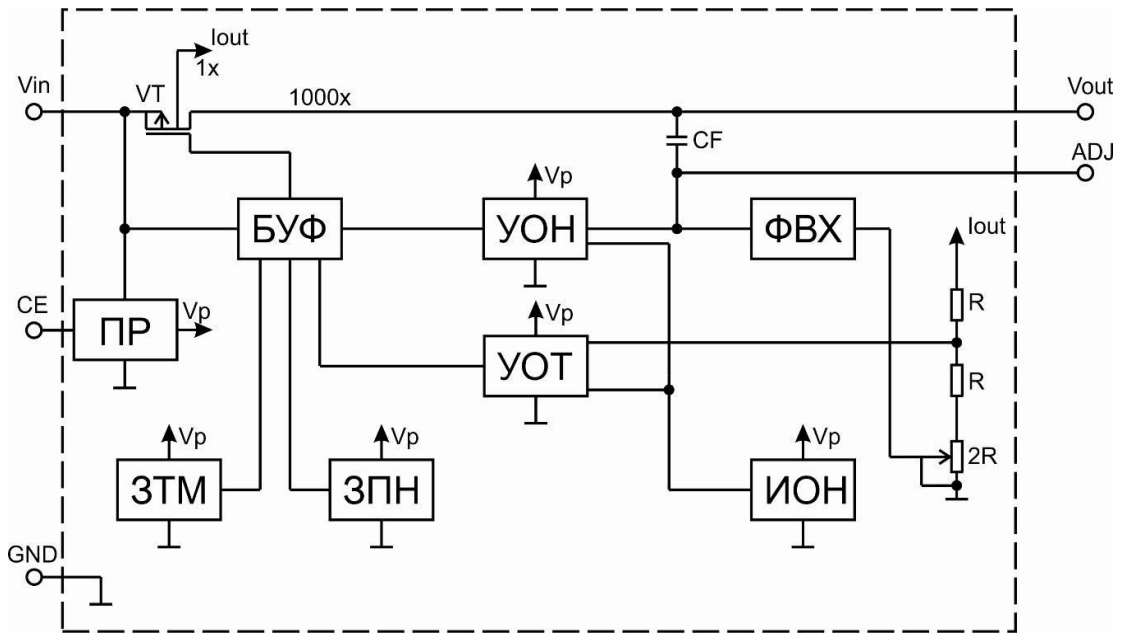


Рисунок 3.40 – Структурная схема LDO

Для исследования разработан LDO с параметрами, аналогичными LDO NCP4623 (ON Semiconductor) [117] с возвратной характеристикой выходного тока и напряжением срабатывания температурной защиты 143...151 °C (гистерезис 25 °C, напряжение включения 116...118 °C). Принципиальная схема LDO представлена на Рисунке 3.41. На Рисунке 3.42 представлено топологическое исполнение LDO. Размер блока – 650 мкм × 280 мкм. Данный блок спроектирован на основе низковольтных и высоковольтных приборов. Все приборы изолированы друг от друга и от подложки. Треть площади блока занимает выходной высоковольтный транзистор.

При исследовании разработанного блока LDO использовались приборы, представленные в Таблице 3.5. Результаты экспериментальных исследований показывают, что LDO формирует высокостабильное напряжение (менее 0.2 %/В и 0.008 %/мА) в широком диапазоне температур (-60 - +140 °C). На Рисунке 3.43 приведены зависимости выходных напряжений от температуры при номинальной нагрузке 150 мА.

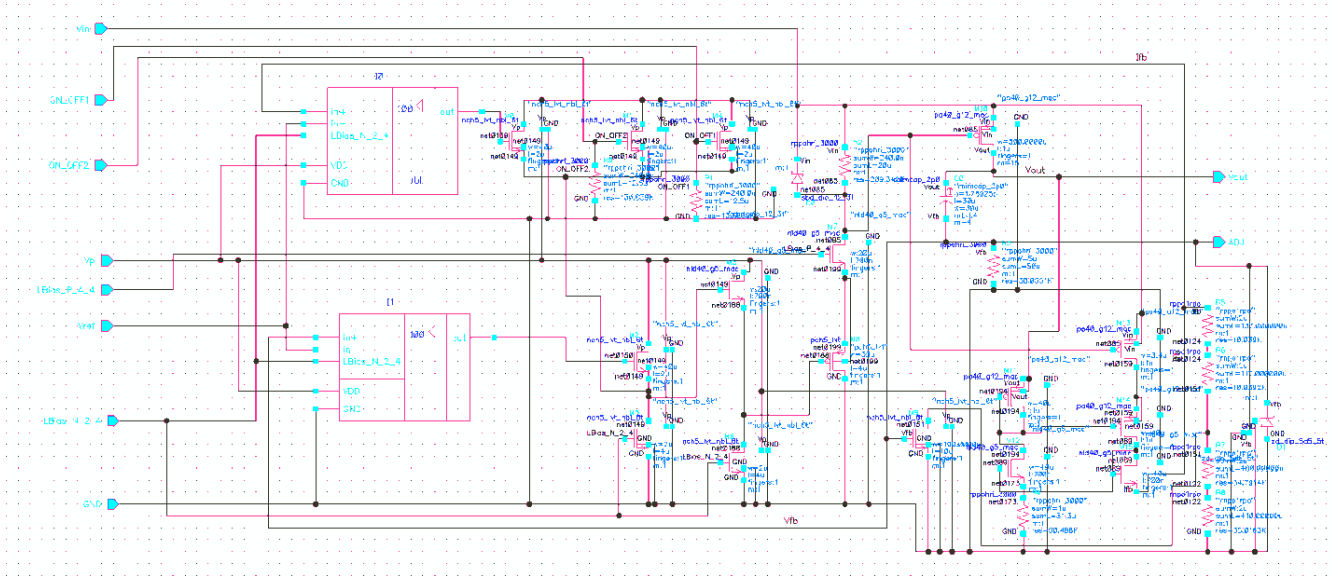


Рисунок 3.41 – Принципиальная схема LDO без предрегулятора, ИОН, системы защит

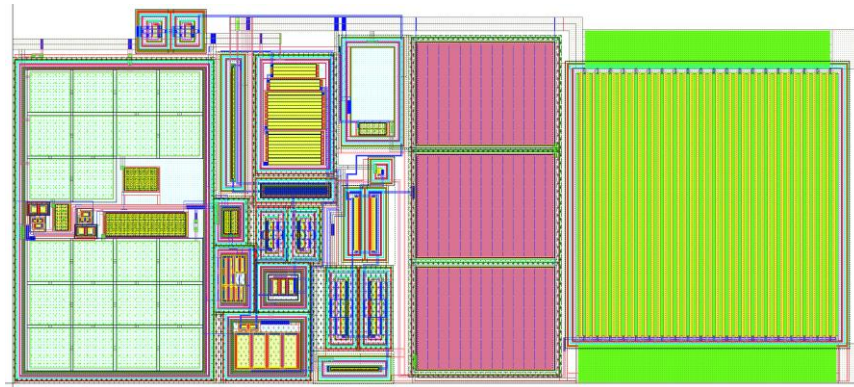
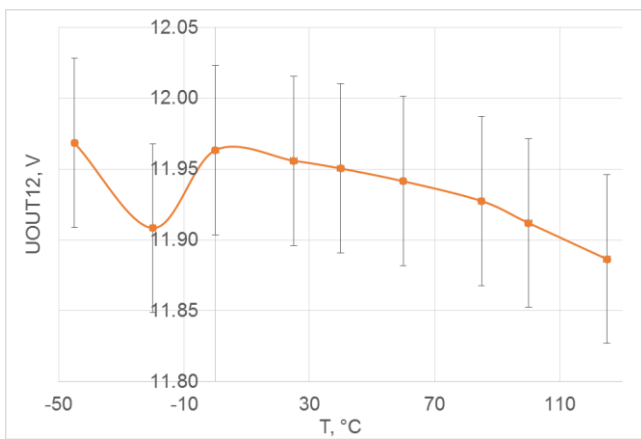


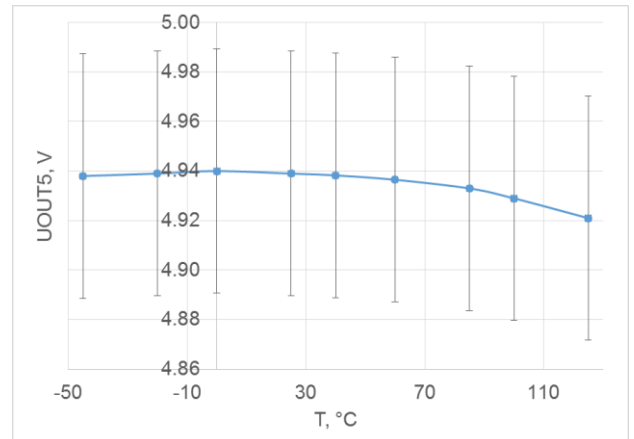
Рисунок 3.42 – Топологическое исполнение блока LDO

Таблица 3.5 – Список приборов для исследования LDO

Наименование приборов	Модель
Многоканальный линейный источник постоянного тока	GPD-73303S
Вольтметр универсальный цифровой	GDM-78341
Генератор сигналов цифровой	AWG4150
Осциллограф цифровой	MSO 2024



(а)



(б)

Рисунок 3.43 – Температурные зависимости выходного напряжения LDO: 12 В (а) и 5 В (б)

3.4.3.3 Преимущество более высокого уровня абстракции моделей на примере операционного усилителя

Наиболее распространёнными блоками ИМС являются операционные усилители (ОУ). В подавляющем большинстве случаев функционирование ИМС определяется тем, насколько соответствует расчётам реализация данных блоков на кристалле ИМС. Точность расчётов, в свою очередь, зависит от уровня используемых математических моделей и сложности математического аппарата, доступного в САПР. На примере ОУ, выполненных в рамках единой технологии VCD, рассчитанных с использованием математических моделей различного уровня, показано преимущество более высокого уровня моделей с расширенным количеством параметров. Для дальнейшей реализации ИМС D-ZVS потребовался ОУ трёхступенчатого усиления с коррекцией проводимости и эффектов Миллера типа RRIO [118]. Особенностью данного типа ОУ является построение входного каскада на основе параллельного включения комплементарных дифференциальных пар N- и P- типов, за счёт чего обеспечивается работоспособность ОУ в диапазоне входных напряжений, выходящих за пределы шин питания на величину прямого падения напряжения на диодах входной защиты. Для проведения дальнейших исследований разработан функциональный аналог ОУ TSV91x [119], на Рисунке 3.44 приведена электрическая схема ОУ. Стоит отметить, что дополнительные блоки электрических смещений и токовый генератор (50 – 100 мкА для входных каскадов, 75 – 150 мкА для каскодного блока, смещение выходного каскада класса Б для активного режима АВ) реализованы на РТАТ-генераторах (аналогично ИОН) с точностью установки $\pm 10\%$.

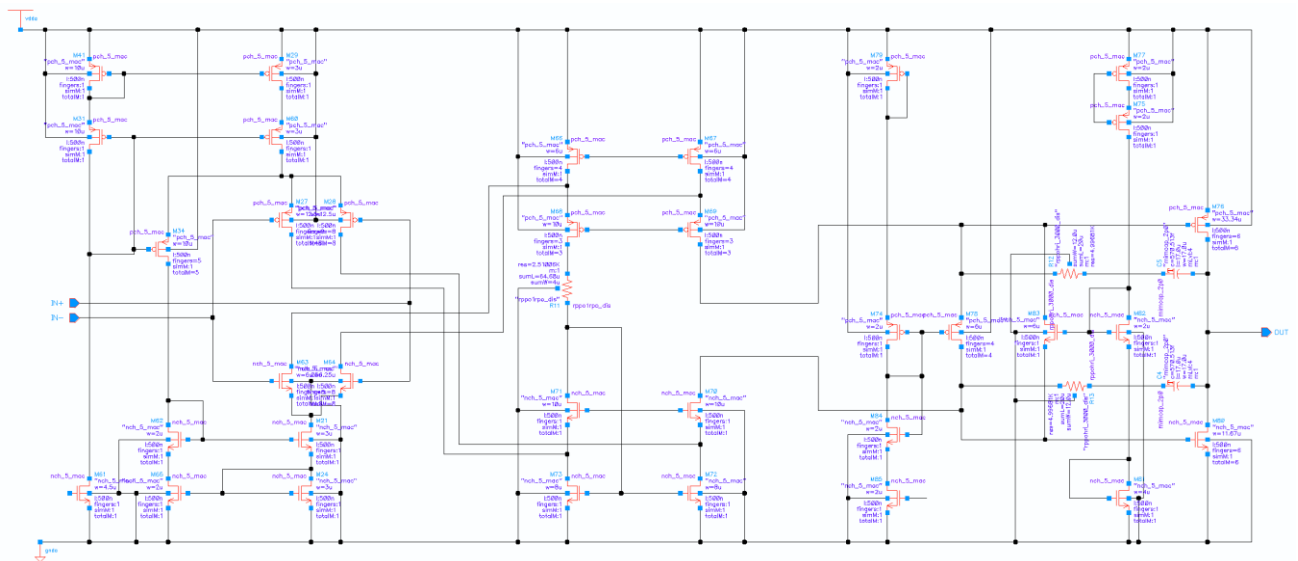


Рисунок 3.44 – Электрическая принципиальная схема СФ блока ОУ

На Рисунке 3.45 представлено топологическое исполнение усилителя с выходным напряжением 12 В. Размер блока составляет $450 \text{ мкм} \times 205 \text{ мкм}$ (0.113 мм^2). Данный блок разработан на высоковольтных транзисторах, изолированных от подложки обратным рп-переходом. Уровень математических моделей – BSIM3. На Рисунке 3.46 приведено топологическое исполнение ОУ с рабочим напряжением 5 В, размер блока составляет $200 \text{ мкм} \times 85 \text{ мкм}$ (0.017 мм^2), уровень математических моделей – BSIM4.

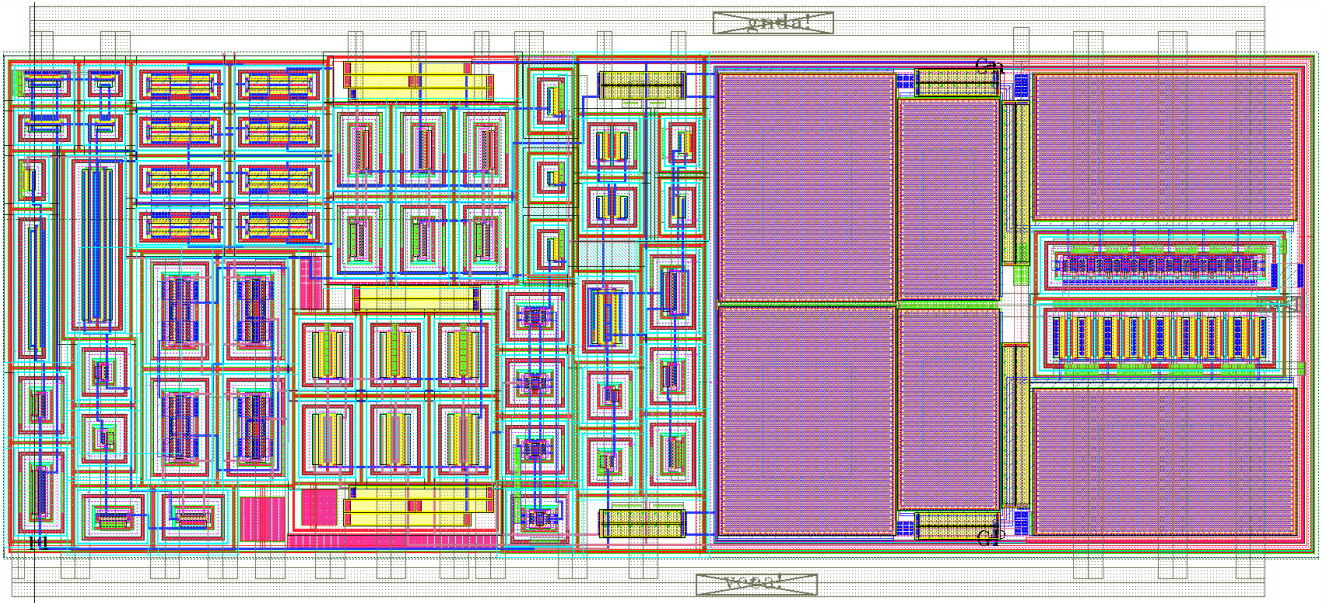


Рисунок 3.45 – Топологическое исполнение ОУ с рабочим напряжением 12 В (BSIM3)

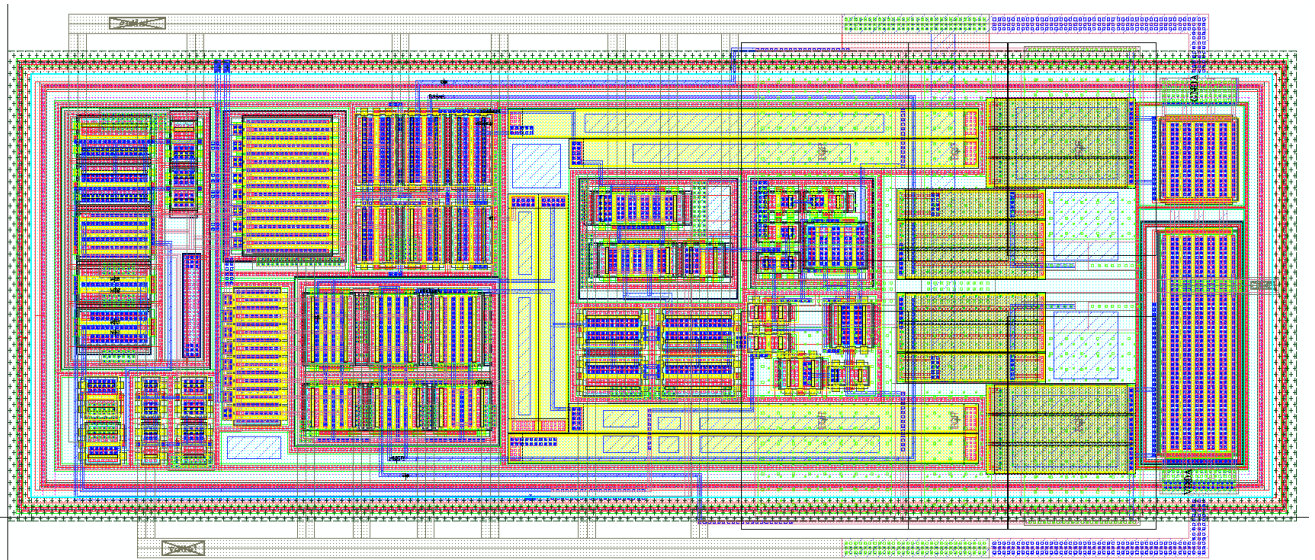


Рисунок 3.46 – Топологическое исполнение ОУ с рабочим напряжением 5 В (BSIM4)

Стоит отметить, что в результате моделирования получены параметры, отличающиеся от результатов экспериментальных исследований в обоих случаях. Однако, моделирование экстракции топологического исполнения в случае моделей 3-го уровня (ОУ 12 В) привело к

идентичным результатам по сравнению с моделированием схемотехнического решения. В случае моделей 4-го уровня (ОУ 5 В) топологическая реализация имеет значительные отличия в некоторых параметрах (наиболее заметный – напряжение смещения). Ещё одним интересным эффектом, проявившимся в результате исследований моделей 4-го уровня BSIM, является заметное расхождение в значении граничной частоты (частоты единичного усиления), как в случае моделирования схемотехнического исполнения и топологического исполнения, так и в случае экспериментального измерения (см. Главу 4). Данный эффект требует дополнительных исследований, выходящих за рамки данной работы.

Несмотря на аномальное поведение одного параметра, которое может быть связано с дополнительными элементами ввода-вывода и защиты от ЭСР, моделирование которых возможно лишь в составе эквивалентных схем, стоит отметить более узкую полосу ожидаемых параметров в случае использования моделей более высокого уровня. Так, для коэффициента усиления в схемотехнической модели и в топологическом исполнении диапазоны составляют 2% и 4.4%, соответственно, для модели 4-го уровня, и 17.7% и 15% для модели 3-го уровня. Напряжение смещения имеет больший диапазон: 27% и 21% (BSIM4), 60% и 75% (BSIM3), соответственно. Диапазон изменения частоты единичного усиления составляет 30% (BSIM4) и 34% (BSIM3). Таким образом, использование математических моделей более высокого уровня позволяет более точно предсказать поведение разрабатываемых элементов. В случае выхода экспериментальных данных из диапазона, определённого на этапе моделирования, возможно осуществить поиск критических моментов на этапе топологической реализации кристалла ИМС, и осуществить переработку схемного и топологического решения в случае использования моделей высокого уровня. В случае использования моделей низкого уровня данный шаг может быть лишён смысла, так как прогнозируемые диапазоны изменения параметров очень широки, что затрудняет верификацию моделей по причине малой ясности эффектов влияния различных действий на результат.

В Таблицах 3.6 и 3.7 приведены результаты исследования ОУ с рабочим напряжением 5 В (BSIM4) и 12 В (BSIM3), соответственно, полученные в ходе настройки схемотехнического решения и верификации топологического исполнения.

Таблица 3.6 – Параметры ОУ с выходным напряжением 5 В

Параметр	Схемотехника			Экстракция		
	-60 °С	27 °С	24 °С	-60 °С	27 °С	150 °С
Усиление, дБ	99.7	98	97.7	99.1	97.1	94.7
Запас по фазе, град	117	95	117	129	122	113
Граничная частота, МГц	36	35	25	69.6	40.1	25.2
Напряжение смещения, мВ	4.64	4.44	6.38	5.051	5.602	6.374

Таблица 3.7 – Параметры ОУ с выходным напряжением 12 В

Параметр	Схемотехника			Экстракция		
	-60 °С	27 °С	150 °С	-60 °С	27 °С	150 °С
Усиление, дБ	90.3	89	74	88.1	80.8	74.7
Запас по фазе, град	58	54	49	58	52	49
Граничная частота, МГц	16.9	14	11.1	17.1	13.6	11.5
Напряжение смещения, мВ	5.61	7.32	13.9	3.31	6.02	13.02

Выводы по главе 3

В результате экспериментальных исследований установлено следующее.

1) Для интегральных устройств результаты моделирования расходятся с экспериментальными данными в более широких пределах, по сравнению с дискретными устройствами.

2) Повышение точности математической аппроксимации моделей, требуемое для получения более предсказуемых характеристик устройства, гарантирует только точность для основных параметров.

3) Возможности проверки топологической реализации устройства очень сильно зависят от глубины проработки математического аппарата, а также от количества параметров моделей элементов; в некоторых случаях верификация топологического исполнения невозможна.

В ходе экспериментальных исследований прототипа D-ZVS, макета ИВЭП в режиме МКСК ZVS, экспериментальных образцов ИМС D-ZVS и блоков ИМС многофункционального контроля и управления ИВЭП установлено следующее:

1) Прототип ИМС управляющего устройства D-ZVS в дискретном исполнении функционирует в соответствии с математической моделью схемотехнического уровня. Наблюдается повышенная амплитуда паразитных эффектов, учёт которых был затруднён на этапе моделирования.

2) Макет ИВЭП в дискретном исполнении функционирует согласно математической модели. Увеличение количества компонентов, а также их соединений, приводит к появлению дополнительных эффектов, в частности, ограничивающих частотный диапазон функционирования ИВЭП величиной 300 кГц, что отличается от расчётной максимальной частоты функционирования дискретных силовых устройств данного типа (500 кГц).

3) Разработанные драйверы МКСК D-ZVS в дискретном исполнении позволяют реализовать режим выключения силовых ключей при нуле напряжения (ZVS) при заданном алгоритме разряда их затворной ёмкости и соответствующей схемотехнической реализации стойки силовых ключей. Энергетическая эффективность ИВЭП большой мощности сохраняется при относительно высокой частоте коммутации силовых ключей (200 – 250 кГц), что невозможно реализовать при использовании режимов коммутации силовых ключей по методу

ШИМ. Следствием применения приемов МКСК является снижение уровня генерируемых ЭМ помех на величину 20 дБ/мкВ.

4) Интегральная реализация позволяет реализовать высокочастотный алгоритм ZVS (1 МГц). Реализация ИМС D-ZVS по субмикронным технологиям открывает возможность по реализации алгоритма на частотах выше 1 МГц при сниженном потреблении. Это обуславливается возможностью создания высокочастотных усилителей (10...20 МГц, выходной ток 10 мА) при потреблении 1.5 мА, а также цифро-аналоговых управляющих устройств с малым собственным потреблением (ТБУ, 2% по току от выходного). Кроме того, для субмикронных технологий доступно математическое описание высокого уровня сложности, а также алгоритмы расчёта топологического исполнения ИМС, что позволяет значительно сузить диапазон разброса параметров конечного устройства.

5) Использование субмикронных гибридных технологий (BCD) позволило реализовать малогабаритные источники внутренних напряжений ИМС (LDO) с выходными напряжениями 5 и 12 В, а также высокостабильный источник опорных напряжений (ИОН) с выходным напряжением 1.23 В. Это дало возможность реализовать малопотребляющие высокочастотные ИМС, функционирующие в широком температурном диапазоне (-40...+85 °С). Расширенные возможности технологии BCD обеспечиваются глубиной проработки математических моделей элементов в формате BSIM4 что даёт более точное предсказание поведения прибора, изготовленного в рамках данной технологии (отметим, что такие возможности для технологии КМОП доступны для проектно-технологических норм 90 нм и менее). В частности, это позволяет реализовать высокочастотные алгоритмы управления внутренних блоков на кристалле ИМС с минимальными затратами площади и потребления.

Разработаны и изготовлены экспериментальные образцы ИМС:

1) Выполнено схемотехническое и технологическое моделирование, топологическая реализация и экспериментальная верификация экспериментального образца ИМС, разработанной по высоковольтной субмикронной технологии, реализующей алгоритм переключения силовых ключей источников вторичного электропитания при нуле напряжения.

2) Выполнено схемотехническое моделирование, топологическая реализация и экспериментальная верификация экспериментальных блоков образца ИМС многофункционального контроля и управления ИВЭП, разработанного по высоковольтной субмикронной технологии BCD (**B**ipolar-**C**MOS-**D**MOS.).

4 АНАЛИЗ РЕЗУЛЬТАТОВ ИССЛЕДОВАНИЯ

4.1 Результаты исследования современных высокоэффективных малогабаритных ИВЭП высокой мощности

Анализ современного состояния разработок в области высокоэффективных ИВЭП показал, что современные силовые полупроводниковые приборы и магнитные материалы позволяют на их основе создавать высокоэффективные ИВЭП с высокими удельными показателями. Для существенного уменьшения габаритов ИВЭП требуется повысить частоту коммутации СК. Традиционные методы управления, основанные на ШИМ, не позволяют поднять частоту коммутации выше 100 кГц для мощных ИВЭП (более 1000 Вт). Существует решение, позволившее в последние 10 лет изменить характеристики ИВЭП – поднять частоту коммутации, увеличить КПД, улучшить электромагнитную совместимость устройства, что определило возможность миниатюризации ИВЭП. Данное решение заключается в использовании алгоритмов и схемотехнической реализации режимов мягкой коммутации силовых ключей (МКСК). Первоначальная реализация МКСК, основанных на ШИМ, является МКСК резонансного типа, что накладывает ряд ограничений. Дальнейшее развитие идёт в сторону МКСК, функционирующей в диапазоне частот. На рынке присутствуют специализированные ИМС управления ИВЭП в резонансных режимах МКСК.

МКСК автоколебательного типа позволяет осуществлять коммутацию ключей ИВЭП в широком диапазоне частот и устранить ограничения, присущие резонансным режимам. Однако современная научная литература отражает очень мало информации в данной области, большая часть решений закрыта международными патентами, а ИВЭП с данными режимами МКСК выпускается единственной фирмой VICOR, что делает невозможным получение информации как по данному вопросу, так и детальное изучение серийных ИВЭП по причине их технологичности. Поэтому проведена разработка уникального алгоритма автоколебательного режима МКСК ZVS с учётом эффекта ёмкости Миллера, наиболее полно данная работа описана в монографии [78] (автор диссертации подключился к разработке модернизированного алгоритма для высокочастотных ИВЭП с цифровым управлением). Исследования позволяют сделать заключение о перспективности данного алгоритма и возможности различной схемотехнической реализации для достижения конкретных целей.

Анализ существующих решений в области управляющих ИМС показал необходимость использования высоковольтных технологий микроэлектронного производства, а также использования гибридных технологий, позволяющих решить ряд специфических проблем в

области аналоговой схемотехники и устройств с высокой токовой нагрузкой. Необходимость исследования реализации схемотехнических решений по субмикронным технологиям диктуется бюджетом мощности, растущим быстродействием аналоговых схем, интеграции сложных цифровых блоков. Немаловажным фактором являются габариты ИМС, что определяется площадью кристалла ИМС, заметно сокращающейся при переходе к более прогрессивным технологическим нормам.

Наиболее критичные требования, определяющие необходимость исследования субмикронных технологий: быстродействие и потребление цифро-аналоговых блоков ИМС.

4.2 Результаты исследования макета управляющего устройства, реализующего алгоритм МКСК ZVS – D-ZVS

Исследование макета управляющего устройства на дискретных элементах (драйвера D-ZVS) позволило верифицировать математическую модель устройства в формате Spice и показало несколько интересных моментов. Во-первых, паразитные эффекты могут быть предсказаны с небольшой точностью, так как учесть все параметры межсоединений на печатной плате устройства можно лишь с определённой степенью аппроксимации. Несмотря на этот факт, качественное поведение модели и реализованного устройства совпадает. Во-вторых, по причине паразитных эффектов достижение расчётной максимальной частоты в 1 МГц для D-ZVS невозможно без тщательной проработки макета, что значительно увеличивает срок разработки конечного устройства – дискретный макет D-ZVS имеет возможность функционировать на частоте около 600 кГц, при этом данная частота достигнута при разработке 3-й итерации макета.

Макет ИВЭП с модулями D-ZVS также продемонстрировал отличия в оценке паразитных связей и снижении максимальной частоты функционирования. Стоит отметить, что сформулированы основные принципы и методы повышения граничной частоты функционирования по совокупности экспериментальных исследований и теоретических исследований, описанных в Главе 1.

Основная цель исследования – реализация алгоритма МКСК ZVS в управляющем устройстве и построение ИВЭП в режиме МКСК ZVS – выполнена. Автоколебательный режим МКСК ZVS реализован в виде макетов управляющих устройств и ИВЭП. Результаты измерений подтверждают повышенную (по сравнению с методами, основанными на ШИМ) эффективность, до 94%, потери энергии на единичном СК менее 20 Вт при мощности ИВЭП 2000 Вт, а также сниженный уровень ИРП на величину до 20 дБ/мкВ по сравнению с макетом ИВЭП аналогичной мощности, выполненным с использованием алгоритмов управления ШИМ.

Технологическое моделирование показало возможность реализации высоковольтных устройств с высокой токовой нагрузкой в рамках технологии КМОП. Требуемые топологические нормы для создания управляющих устройств: длина канала 4 и 8 мкм (для N- и P-канальных транзисторов), ширина более 50 нм для токов более 10 А и напряжений более 15 В, соответственно. Стоит отметить, что функционирование высокочастотной ИМС сопряжено с высоким потреблением мощности при высоком напряжении питания и функционирования внутренних блоков, что может сказаться на эффективности ИВЭП с данными управляющими ИМС. Поэтому использование низковольтного ядра управляющей ИМС и преобразователей уровня требуется для сниженного потребления ИМС, что возможно реализовать на базе современных субмикронных технологий.

Исследование возможностей создания данного типа управляющих ИМС – ИМС D-ZVS – проведено успешно, результатом исследования является реализованный «в кремнии» прототип D-ZVS, а также дополнительные блоки, требующиеся для создания полноценных устройств ИМС данного типа, следующих итераций разработки D-ZVS. В ходе исследования рассмотрены 2 современные технологии производства с проектно-технологическими нормами 180 нм и 250 нм. Данные технологии являются высоковольтными, а также совмещают в своём составе несколько разнородных компонентов.

4.3 Результаты исследования интегральной реализации D-ZVS и блоков ИМС многофункционального контроля и управления ИВЭП

Наиболее важными задачами, решёнными на данном этапе исследования, стали: проверка функционирования алгоритма МКСК ZVS, реализация устройств с высокой токовой нагрузкой, реализация защиты от ЭСР.

Исследование экспериментальных образцов ИМС D-ZVS показало возможность реализации перспективного алгоритма по субмикронным технологиям с высоковольтными опциями.

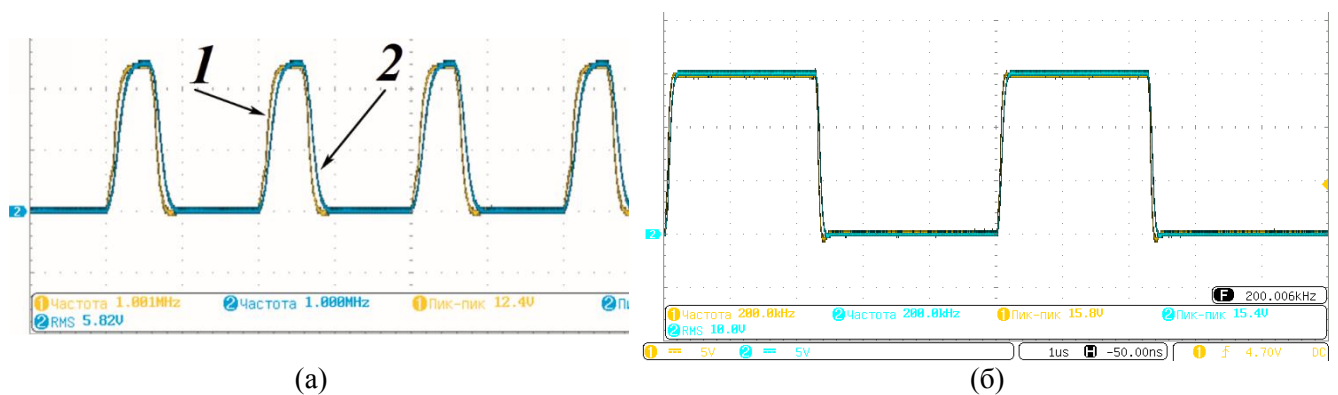
Исследование и разработка защитных структур показали, что данные структуры рассчитываются только по эквивалентным моделям, отражающим часть эффекта. Реализованные структуры показали стойкость к ЭСР на уровне «класс 2» в соответствии с ОСТ 11 073.013-2008-ч.7 (метод 502-1а) по модели человеческого тела, что соответствует 2000 В.

Реализация устройств с высокой токовой нагрузкой возможна в рамках субмикронных технологий. Более того, реализован усилитель тока с высокоимпедансным состоянием, функционирующий на частоте в 1 МГц при номинальном выходном токе в ± 7.5 А (функционирование на расчётной величине тока возможно при наличии корпуса с усиленным

отводом тепла). В таблице 4.1 представлены параметры разработанного ТБУ, на Рисунке 4.1 показаны осциллограммы, подтверждающие успешную реализацию устройства. График, характеризующий ток потребления ТБУ в зависимости от частоты функционирования при различных выходных токах, представлен на Рисунке. 4.2. Данные были получены при следующих условиях: напряжение питания 15 В, емкость нагрузки 15 нФ, ограничение максимального тока нагрузки на уровне 50 мА, 5 А, 7.5 А. Ввиду отсутствия специального корпуса ИМС с теплоотводом максимальный ток при измерениях составлял половину от расчетного 15 А, что достаточно для проверки и верификации тестовой ИМС.

Таблица 4.1 - Параметры разработанного ТБУ

Параметр	Обозначение	Ед. изм.	Значение
Напряжение питания	U_{SS}	В	5 – 32
Входное напряжение	U_{IN}	В	5 – 32
Выходное напряжение	U_{OUT}	В	5 – 32
Напряжение на входе IN, high	U_{INH}	В	4 ... $U_{CC} + 0.3$
Напряжение на входе IN, low	U_{INL}	В	0 ... 0.6
Напряжение на входе EN, high	U_{ENH}	В	4 ... $U_{CC} + 0.3$
Напряжение на входе EN, low	U_{ENL}	В	0 ... 1.5
Диапазон выходного напряжения	U_{OUT}	В	0.05... $U_{CC} - 0.05$
Резистор подтяжки входа EN	R_{EN}	кОм	100
Выходное сопротивление при $U_{OUT} = \langle 1 \rangle$	R_{OUT1}	Ом	1.06
Выходное сопротивление при $U_{OUT} = \langle 0 \rangle$	R_{OUT0}	Ом	1
Частота функционирования	F	кГц	0 – 1000
Температура окружающей среды	T_{AMB}	°С	-50...+100
Максимальный выходной ток	$I_{OUT(max)}$	А	+15 / -15
Время нарастания фронта $U_{ВЫХ}$	T_R	нс	60
Время спада фронта $U_{ВЫХ}$	T_F	нс	60
Задержка нарастания фронта $U_{ВЫХ}$	T_{RD}	нс	40
Задержка спада фронта $U_{ВЫХ}$	T_{FD}	нс	40
Задержка сигнала разрешения	T_{ERD}	нс	50
Задержка снятия сигнала разрешения	T_{EFD}	нс	50

Рисунок 4.1 – Временные эпюры напряжений ТБУ: 1 – вход U_{IN} , 2 – выход U_{OUT} . 1 МГц (а) и 200 кГц (б)

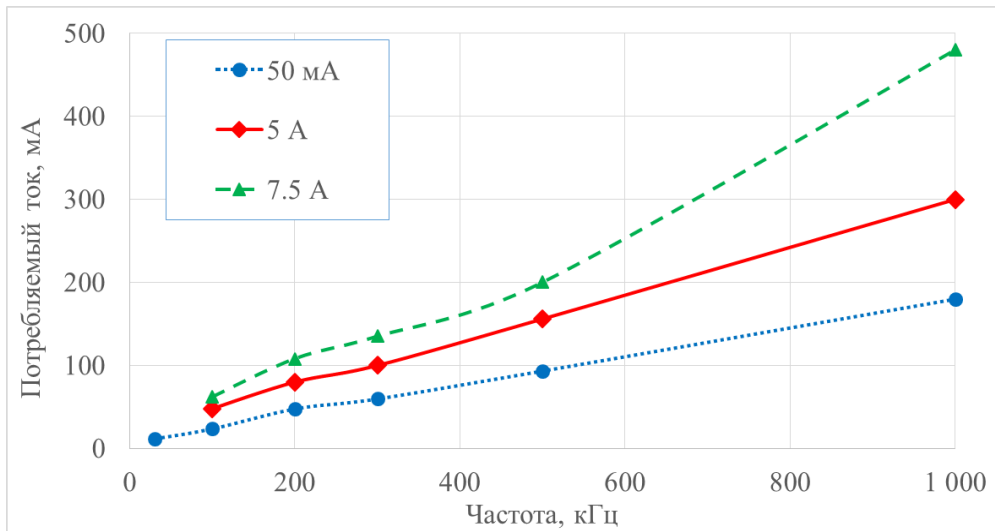


Рисунок 4.2 – Измеренное потребление блока ТБУ в зависимости от частоты функционирования при различных выходных токах тестовой ИМС

На Рисунке 4.3 приведено сравнение разработанного КМОП ТБУ с модификацией ТБУ в технологии BCD. Кроме изменения технологии изготовления, исследование проводилось в области уменьшения потребляемой мощности внутренними блоками, что реализовано в виде алгоритма ZCS для выходных ключей стойки и управляющих блоков. Преимущества данного подхода продемонстрированы в Таблице 4.2.

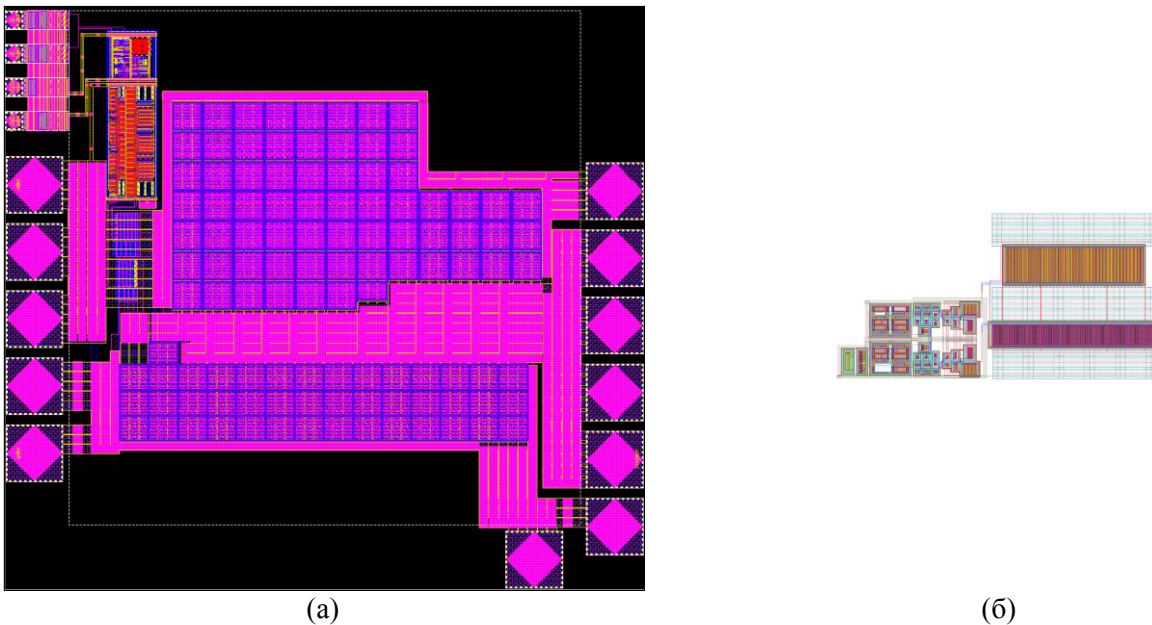


Рисунок 4.3 – ТБУ в технологии КМОП 180 нм (а) и BCD 250 нм (б), изображения даны в одном масштабе

В Таблице 4.3 приведены параметры ИОН, разработанного в ходе исследований по оптимизации схемотехнической реализации ИМС управления и разработке источников внутренних напряжений. На Рисунке 4.4 приведена зависимость напряжения ИОН от

температуры. В Таблице 4.4 приведены параметры разработанных источников внутреннего напряжения ИМС, верифицированные в ходе исследования для расширенного температурного диапазона.

Таблица 4.2 - Сравнение параметров ТБУ, выполненных в различных технологиях

Параметр	Обозначение	Ед. изм.	КМОП	BCD
Напряжение питания	U_{CC}	В	5 – 32	5 – 40
Входное напряжение	U_{IN}	В	5 – 32	0 – 5
Выходное напряжение	U_{OUT}	В	5 – 32	5 – 12
Напряжение на входе IN, high	U_{INH}	В	4 ... $U_{CC} + 0.3$	2.7 ... 5.3
Напряжение на входе IN, low	U_{INL}	В	0 ... 0.6	0 ... 2.2
Напряжение на входе EN, high	U_{ENH}	В	4 ... $U_{CC} + 0.3$	1 ... 5.3
Напряжение на входе EN, low	U_{ENL}	В	0 ... 1.5	0 ... 0.6
Диапазон выходного напряжения	U_{OUT}	В	0.05... $U_{CC} - 0.05$	0.05...11.95
Резистор подтяжки входа EN	R_{EN}	кОм	100	100
Выходное сопротивление при $U_{OUT} = \langle 1 \rangle$	R_{OUT1}	Ом	1.06	5
Выходное сопротивление при $U_{OUT} = \langle 0 \rangle$	R_{OUT0}	Ом	1	2.4
Частота функционирования	F	кГц	0 – 1000	0 – 2000
Температура окружающей среды	T_{AMB}	°С	-50...+100	-50...+100
Максимальный выходной ток	$I_{OUT(max)}$	А	+15 / -15	+2 / -4
Ток потребления, F = 400 кГц, $U_{CC} = 12$ В, $I_{OUT} = \pm 2$ А, $C_{LOAD} = 10$ нФ	I_{CC}	мА	100	35
Топологические нормы	-	нм	180	250
Площадь топологической реализации	S	мм ²	2.325	0.374
Удельная площадь по выходному току	S_I	мм ² /А	0.103 / 0.052	0.094 / 0.047
Время нарастания фронта $U_{ВЫХ}$	T_R	нс	60	20
Время спада фронта $U_{ВЫХ}$	T_F	нс	60	20
Задержка нарастания фронта $U_{ВЫХ}$	T_{RD}	нс	40	8
Задержка спада фронта $U_{ВЫХ}$	T_{FD}	нс	40	8
Задержка сигнала разрешения	T_{ERD}	нс	50	10
Задержка снятия сигнала разрешения	T_{EFD}	нс	50	10

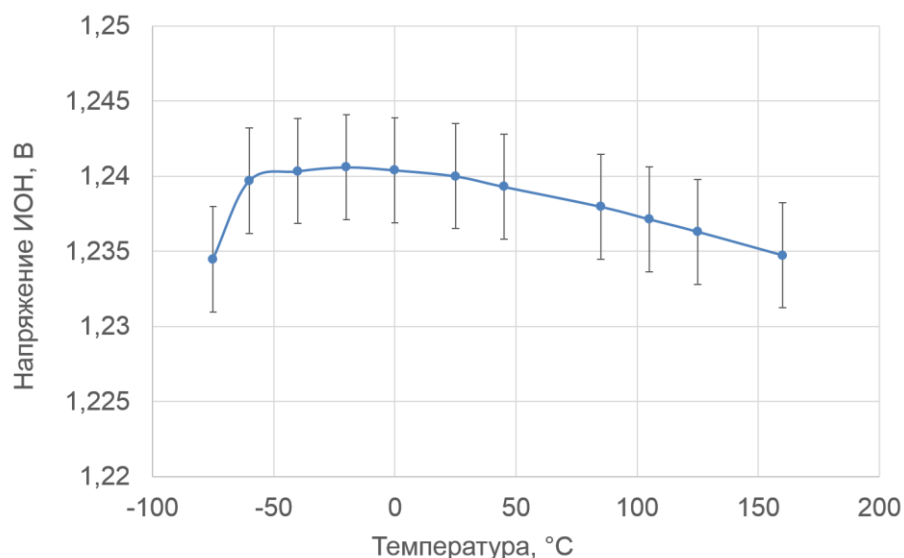


Рисунок 4.4 – Температурная зависимость напряжения ИОН в расширенном температурном диапазоне

Таблица 4.3 – Температурная стабильность ИОН в технологии BCD025 в расширенном температурном диапазоне

T, °C	U _{REF} , V	
	min	Max
160	1,2300	1,2377
125	1,2312	1,2400
105	1,2322	1,2407
85	1,2330	1,2415
45	1,2346	1,2425
25	1,2355	1,2430
0	1,2360	1,2434
-20	1,2364	1,2437
-40	1,2364	1,2433
-60	1,2360	1,2426
-75	1,2300	1,2374
dU/dT, ppm/°C	19	21

Таблица 4.4 – Параметры LDO с выходным напряжением 5 и 12 В

Параметр, ед. изм., условия	Обозначение	значение		V5V	значение		V12V
		мин	макс		мин	макс	
Выходное напряжение, В, V _{in} = 18 В, I _{out} = 20 мА	V _{OUT}	4.9	5.1	4.96	11.8	12.2	11.96
Температурный коэффициент выходного напряжения, ppm/°C, V _{in} = 14 В, I _{out} = 20 мА	dU/dT	-	100	21		100	25.12
Коэффициент подавления пульсаций, дБ, V _{in} = 7 В, V _{out} = 5 В, ΔV _{in} = 0.2 В, I _{out} = 30 мА, f = 1 кГц	PSRR	40		50.75	-	-	-
Максимальный выходной ток, мА, V _{in} = 30 В	I _{OMAX}	135	-	152.75	135	-	150.75
Ток короткого замыкания, мА, V _{in} = 7 В, V _{out} = 0 В	I _{SC}	-	45	41.5	-	45	41.5
Нестабильность по току, %/мА, V _{in} = 7 В, V _{out} = 5 В, I _{out} = 0...50 мА.	K _I	-	0.02	0.0076	-	0.02	0.0054
Нестабильность по напряжению, %/В, V _{in} = 7...30 В, I _{out} = 20 мА.	K _U	-	0.2	0.016	-	0.2	0.0214
Максимальное падение напряжения на регулирующем элементе, В, I _{out} = 20 мА.	V _{DO}	-	0.4	0.2	-	0.4	0.1418
Максимальная температура, при которой происходит выключение схемы, °C	T _{SD}	-	150	147	-	150	147.5

Исследование в области верификации топологического исполнения ИМС показали, что для субмикронных ИМС требуются модели более высоких уровней (BSIM4). Так, при исследовании ОУ как наиболее критичного блока к технологическим параметрам, получено, что для коэффициента усиления в схмотехнической модели и в топологическом исполнении диапазоны составляют 2% и 4.4%, соответственно, для модели 4-го уровня, и 17.7% и 15% для модели 3-го уровня. Напряжение смещения имеет больший диапазон: 27% и 21% (BSIM4), 60%

и 75% (BSIM3), соответственно. Диапазон изменения частоты единичного усиления составляет 30% (BSIM4) и 34% (BSIM3). Таким образом, использование математических моделей более высокого уровня позволяет более точно предсказать поведение разрабатываемых элементов. В случае выхода экспериментальных данных из диапазона, определённого на этапе моделирования, возможно осуществить поиск критических моментов на этапе топологической реализации кристалла ИМС, и осуществить переработку схемного и топологического решения в случае использования моделей высокого уровня. В случае использования моделей низкого уровня данный шаг может быть лишён смысла, так как прогнозируемые диапазоны изменения параметров очень широки, что затрудняет верификацию моделей по причине малой ясности эффектов влияния различных действий на результат.

В Таблицах 4.5 – 4.6 приведены результаты верификации математических моделей ОУ, выполненных в едином схемотехническом исполнении, в рамках единой гибридной технологии, отличающихся типами используемых транзисторов и уровнем абстракции математических моделей. В Таблице 4.7 приведены основные электрические параметры ОУ, разработанных в ходе исследования.

Таблица 4.5 – Параметры ОУ, реализованного по моделям BSIM4

Параметр	Схемотехника			Экстракция			Измерение
	-60 °C	27 °C	24 °C	-60 °C	27 °C	150 °C	
Усиление, дБ	99.7	98	97.7	99.1	97.1	94.7	>95
Запас по фазе, град	117	95	117	129	122	113	118
Граничная частота, МГц	36	35	25	69.6	40.1	25.2	22
Напряжение смещения, мВ	4.64	4.44	6.38	5.051	5.602	6.374	8.5
Ослабление синфазного сигнала, дБ	-	-	-	-	-	-	48

Таблица 4.6 – Параметры ОУ, реализованного по моделям BSIM3

Параметр	Схемотехника			Экстракция			Измерение
	-60 °C	27 °C	150 °C	-60 °C	27 °C	150 °C	
Усиление, дБ	90.3	89	74	88.1	80.8	74.7	>74
Запас по фазе, град	58	54	49	58	52	49	109
Граничная частота, МГц	16.9	14	11.1	17.1	13.6	11.5	15.1
Напряжение смещения, мВ	5.61	7.32	13.9	3.31	6.02	13.02	6.5
Ослабление синфазного сигнала, дБ	-	-	-	-	-	-	75

Таблица 4.7 – Основные электрические параметры блоков ОУ в технологии BCD025

Параметр	Значение	
	ОУ 5 В	ОУ 12 В
$U_{OUT(HL)}, I = 0 \text{ mA}, V$	4.963	12.043
$U_{OUT(HL)}, I = 1.11 \text{ mA}, V$	4.876	11.892
$U_{OUT(HL)}, I = 9 \text{ mA}, V$	4.468	11.050
$U_{OUT(LL)}, I = 0 \text{ mA}, mV$	5.5	5
$U_{OUT(LL)}, I = 1.11 \text{ mA}, mV$	72.5	53
$U_{OUT(LL)}, I = 9 \text{ mA}, mV$	470	384
Площадь блока ИМС, мм ²	0.017	0.113

Выводы по главе 4

Результаты анализа экспериментальных образцов ИМС управления ИВЭП, разработанных по технологиям КМОП 180 нм и BCD 250 нм, показали следующее:

1) Перспективность режима МКСК ZVS для создания мощных малогабаритных ИВЭП и возможность его реализации в интегральном исполнении ИМС D-ZVS на частоте до 1 МГц. ИВЭП мощностью 2000 Вт, КПД более 95%, с малыми потерями энергии (менее 20 Вт на силовой ключ) на частоте коммутации более 200 кГц может быть построен только при применении МКСК. Соответственно, МКСК – единственный способ дальнейшего развития и миниатюризации ИВЭП, а субмикронные управляющие ИМС в режиме МКСК – единственный способ повышения частоты коммутации.

2) Разработанный в составе ИМС D-ZVS блок ТБУ имеет возможность функционирования в качестве самостоятельного устройства для режима управления с ШИМ-коммутацией, его стабильное функционирование подтверждено экспериментально. Предельные значения при напряжении питания 15 В и выходном токе ТБУ 7.5 А составляют: частота 1.2 МГц, ток потребления 700 мА.

3) Разработанные в составе ИМС многофункционального контроля и управления ИВЭП блоки ИОН и LDO могут использоваться как в качестве самостоятельных устройств, так и в составе различных ИМС. Функционирование в расширенном температурном диапазоне -75...+160 °С в случае ИОН и -75...+150 °С для LDO подтверждено экспериментально. Параметры ИОН определены значением 20 ppm/°С во всём температурном диапазоне, параметры LDO составляют: 5 В и 12 В, два канала выходных напряжений, нагрузка до 150 мА, стабильность напряжений составляет не более 30 ppm/°С.

4) На примере ИМС ТБУ, выполненного по различным технологиям, показано, что быстродействие ИМС может быть повышено при одновременном уменьшении потребления с использованием субмикронных технологий с топологическими нормами 250 нм. Более того, реализация быстродействующих малопотребляющих схем в структуре ИМС позволяет реализовать интеллектуальные алгоритмы управления, которые позволяют добиться поставленных целей более эффективно. В частности, потребление схемы управления ТБУ уменьшено с 30% до 2% от выходного тока, граничная частота увеличена в 2 раза, потребление при равной нагрузке уменьшено в 3 раза.

ЗАКЛЮЧЕНИЕ

Представленные в работе результаты исследования и разработки субмикронных интегральных микросхем управления для мощных малогабаритных ИВЭП в режиме МКСК охватывают совокупность вопросов, требующих своего решения на уровне собственно ИВЭП, систем управления ИВЭП и их реализации в виде субмикронных ИМС. В результате работы показано, что мощные ИВЭП (2000 Вт) с КПД более 95%, с малыми потерями энергии (менее 20 Вт на силовой ключ) на частоте коммутации выше 200 кГц могут быть реализованы только при применении алгоритмов управления МКСК. Разработанный и исследованный драйвер силового ключа D-ZVS не ограничивается в области применения только полумостовой схемой ИВЭП. Особенностью рассмотренной идеологии преобразования электрической энергии является возможность управления уровнем передаваемой мощности без нарушения режима ZVS, что гарантирует сохранение показателей эффективности и электромагнитной совместимости в широком диапазоне выходных мощностей.

Реализация алгоритмов МКСК в виде интегральных микросхем, выполненных по субмикронным технологиям с проектно-технологическими нормами 180 и 250 нм, позволяют создавать схемы управления ИВЭП с МКСК, работающие при частотах коммутации до 1 МГц и более. При этом возможна и перспективна реализация на едином кристалле ИМС схемы управления, высоковольтных и устройств с высокой токовой нагрузкой. В этом случае существенным фактором являются технологические возможности реализации ИМС.

Так, конструкция разработанной ИМС драйвера D-ZVS сочетает в своём составе быстродействующие устройства с высокой токовой нагрузкой и быстродействующие высокоточные аналоговые цепи. Замена биполярных структур на схемотехнические решения в рамках КМОП, имеющие в своём составе усилители, привела к изменению условий функционирования модулей на кристалле ИМС. Расположение высоковольтных устройств с высокой токовой нагрузкой (импульсные токи более 10 А), инжектирующих токи в подложку, а также вызывающими локальный перегрев, рядом с чувствительными элементами дестабилизирует работу быстродействующих высокоточных аналоговых цепей ИМС. Полученные результаты работы указывают на существование проблем при реализации высоковольтных аналогово-цифровых ИМС с высокой токовой нагрузкой по технологии «чистого» КМОП на единой для всех элементов подложке. Мировая практика по созданию ИМС данного типа показала, что разработка специализированных субмикронных технологий, а именно дополнение технологии КМОП полноценными биполярными структурами (БИКМОП) и дальнейшее расширение латеральными структурами (BCD) с увеличением количества разделительных слоёв на подложке ИМС, позволяет решить проблемы, возникающие при

разработке высоковольтных аналогово-цифровых ИМС с высокой токовой нагрузкой. Проведенные в работе исследования и разработки блоков ИМС управления ИВЭП с использованием варианта такой технологии BCD 250 нм позволили подтвердить существенно лучшие возможности реализации ИМС, а именно: расширенный температурный диапазон (-75...+160 °С), повышенное быстродействие, уменьшенное потребление. Данные возможности обеспечены и более точными математическими моделями (BSIM4), что определяет точность математического предсказания параметров ИМС на уровне 5...30 % (в сравнении с BSIM3 – 15...75 %). Усложнение технологии (и удорожание изготовления ИМС) в данном случае компенсируется возможностью уменьшения площади кристалла ИМС.

Научная новизна полученных в работе результатов состоит в экспериментальном подтверждении реализации эффективности алгоритма МКСК в автоколебательном режиме ZVS с учётом ёмкости Миллера для интегральных управляющих устройств в составе ИВЭП, в том числе изготовленных в виде ИМС по высоковольтным субмикронным технологиям. Реализация алгоритма МКСК в режиме ZCS для внутренних блоков ИМС позволила уменьшить потребление схемы управления и площадь кристалла ИМС. Полученные результаты указывают на возможность существенного уменьшения габаритов и КПД ИВЭП при одновременном увеличении частоты коммутации с сохранением предельно низкого уровня электромагнитных помех, что недоступно для классических методов управления силовыми ключами ИВЭП.

Практическая ценность исследования состоит в том, что показанные в работе совокупности методик исследования и измерения характеристик ИВЭП, алгоритмов, схемотехнических и топологических решений субмикронных ИМС, реализованы в виде экспериментальных образцов. Разработан макет высокоэффективного ИВЭП с управлением в режиме МКСК ZVS с учётом ёмкости Миллера, определены конструктивно-технологические требования для создания ИВЭП следующих поколений; разработаны по высоковольтным технологиям КМОП 180 нм и BCD 250 нм и верифицированы субмикронные ИМС драйвера D-ZVS, блоки высокостабильных источника опорного напряжения, стабилизатора напряжения, тристабильного буферного усилителя.

Экспериментальное подтверждение реализации эффективности алгоритма МКСК для построения систем управления ИВЭП дает возможность разработки мощных малогабаритных ИВЭП с КПД более 95%, частотой коммутации более 300 кГц, уровнем электромагнитной совместимости класса «В» и лучше. Разработанные блоки субмикронных ИМС и драйвер D-ZVS после проведения опытно-конструкторских работ могут быть использованы как в качестве составляющих блоков иных ИМС, так и в качестве самостоятельных законченных интегральных устройств.

Принимая во внимание современные тенденции развития силовой электроники, дальнейшие направления исследований и разработок в области построения систем управления для ИВЭП и ИВЭП в целом на основании проведенной работы могут быть сформулированы как разработка и реализация высокочастотных адаптивных алгоритмов мягкой коммутации силовых ключей, использование высокочастотных компонентов для построения ИВЭП (магнитные материалы, многослойные керамические конденсаторы), разработка малогабаритных многослойных керамических печатных плат для ИВЭП, реализация планарных индуктивных элементов. Это даст возможность миниатюризировать мощные ИВЭП в виде малогабаритных интегральных модулей.

СПИСОК СОКРАЩЕНИЙ И УСЛОВНЫХ ОБОЗНАЧЕНИЙ

ИВЭП	– источник вторичного электропитания
AC/DC тока	– преобразование напряжения из переменного в постоянное в цепи переменного тока
DC/DC тока	– преобразование напряжения из постоянного в постоянное в цепи постоянного тока
СК	– силовые ключи
МОП	– структура металл-оксид-полупроводник
MOSFET	– metal-oxide-semiconductor field effect transistor (МОП-транзистор)
БТИЗ	– биполярный транзистор с изолированным затвором
IGBT	– insulated gate bipolar transistor (БТИЗ)
ИМС	– интегральная микросхема
КПД	– коэффициент полезного действия
ШИМ	– широтно-импульсная модуляция
МКСК	– мягкая коммутация силовых ключей
ZVS	– Zero Voltage Switching (переключение при нулевом напряжении)
ZCS	– Zero Current Switching (переключение при нулевом токе)
ЧКСК	– частота коммутации силовых ключей
ИРП	– промышленные радиопомехи
АККМ	– активный корректор коэффициента мощности
КМОП	– технология изготовления ИМС – комплементарных МОП структур
BSD	– технология изготовления ИМС, включающая биполярные, КМОП, и транзисторы с вертикальной структурой, или Bipolar-CMOS-DMOS
SOI	– Silicon on Insulator
ЭСР	– электростатический разряд
ИОН	– источник опорного напряжения
PTAT	– Proportional to absolute temperature
ППНП	– преобразователь постоянного напряжения понижающего типа
ОБР	– область безопасной работы
ЛГР	– линия граничного режима
САПР	– система автоматизированного проектирования
D-ZVS	– драйвер МКСК в режиме ZVS
SPICE	– Simulation Program with Integrated Circuit Emphasis
ТБУ	– тристабильный буферный усилитель

ОПЗ	– область пространственного заряда
ВАХ	– вольтамперная характеристика
КЭФ	– кремний электронной проводимости, легированный фосфором
ДМОП	– МОП транзистор с двойной диффузией
SMD	– surface-mount device
КИС	– контрольно-измерительные средства
ЛАТР	– лабораторный автотрансформатор регулируемый
ИСК	– интеллектуальный силовой ключ
BSIM	– Berkeley Short-channel IGFET Model
МЧТ	– модель человеческого тела
LDO	– low drop output
ТКС	– температурный коэффициент сопротивления
ТКН	– температурный коэффициент напряжения
ОУ	– операционный усилитель
RRIO	– rail to rail input-output

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

- 1) Ecosa Plug Load Solutions [Электронный ресурс]. – Режим доступа: <http://www.plugloadsolutions.com/80PlusPowerSupplies.aspx>. – (Дата обращения: 01.10.2012).
- 2) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 2. Анализ схемотехнических решений источников питания модульного типа / В.Ю. Васильев, А.А. Антонов, И.В. Пичугин, С.М. Гордиенко // Вестник СибГУТИ. – 2013. – №1. – С.75–84.
- 3) Mohan N. Power electronics. Converters, applications and design / N. Mohan, T.M. Undeland, W.P. Robbins. - John Wiley and Sons, Inc. – 2003. – 824 p.
- 4) Wintrich A. Application Manual Power Semiconductors / A. Wintrich, U. Nicolai, W. Tursky, T. Reimann. – ISLE Verlag. – 2011. – 465 p.
- 5) Boehmer J. Effect of the miller-capacitance during switching transients of IGBT and MOSFET / J. Boehmer, J. Schumann, H.-G. Eckel // 15th International Power Electronics and Motion Control Conference (EPE/PEMC). – 2012. – 5 p.
- 6) Funaki T. A study on self turn-on phenomenon in fast switching operation of high voltage power MOSFET / T. Funaki // IEEE 3rd CPMT Symposium Japan (ICSJ). – 2013. – P. 1–4.
- 7) Wang J. Characterization and experimental assessment of the effects of parasitic elements on the MOSFET switching performance / J. Wang, H.-H. Chung, R.-H. Li // IEEE Trans. Power Electron. – 2013. – Vol. 28. – P. 573–590.
- 8) Grant D.A. Magnetic compensation for effect of Miller capacitance in power MOSFETs / D.A. Grant // Electronics Letters. – 4 Jul 2002. – Vol. 38, Iss. 14. – P. 753–755.
- 9) MEAN WELL Enterprises Co., Ltd. [Электронный ресурс]. – Режим доступа: <http://www.meanwell.com/webnet/search/seriessearch.html> – (Дата обращения: 01.01.2012).
- 10) TDK-Lambda Americas Inc. [Электронный ресурс]. – Режим доступа: http://us.tdk-lambda.com/lp/products/product_index.htm#acdc – (Дата обращения: 17.02.2009).
- 11) Traco Electronic AG. [Электронный ресурс]. – Режим доступа: <http://www.tracopower.com/products/ac-dc-power-supplies/enclosed-metal-case/> – (Дата обращения: 01.05.2012).
- 12) Eltek Corporation [Электронный ресурс]. – Режим доступа: <http://www.eltek.com/> – (Дата обращения: 14.09.2012).
- 13) Lineage Power [Электронный ресурс]. – Режим доступа: <http://www.lineagepower.com/oem/> – (Дата обращения: 14.09.2012).
- 14) Powernet PSU [Электронный ресурс]: Powernet Corp. – Режим доступа: <http://www.powernet.fi/standard-products/acdc-dcdc/> – (Дата обращения: 06.03.2012).

- 15) Vicor HV-BCM overview [Электронный ресурс]: VICOR Corp. – Режим доступа: <http://www.vicorpower.com/dc-dc/isolated-fixed-ratio/hv-bus-converter-module> – (Дата обращения: 26.05.2016).
- 16) LEPA G1600 specifications [Электронный ресурс]: LEPATEC. – Режим доступа: <http://www.lepatek.eu/g1600/> – (Дата обращения: 05.07.2012).
- 17) Texas Instruments UCC3895 datasheet [Электронный ресурс]: Texas Instruments Corp. – Режим доступа: <http://www.ti.com/lit/ds/symlink/ucc3895.pdf> – (Дата обращения: 01.08.2012).
- 18) Texas Instruments UCC28950 datasheet [Электронный ресурс]: Texas Instruments Corp. – Режим доступа: <http://www.ti.com/lit/ds/symlink/ucc28950.pdf> – (дата обращения: 01.08.2012).
- 19) Ferreira C.A.F. Sine-wave amplitude-modulation concept for linear behavior of phase-modulated resonant converters / C.A.F. Ferreira, B.V. Borges // IEEE Trans. Ind. Electron. – May 2013. – Vol. 60, no. 5. – P. 2074–2083.
- 20) Russell A.T. Sine Amplitude Converters for efficient datacenter power distribution / A.T. Russell, E.M.A. Oliveira // International Conference on Renewable Energy Research and Applications (ICRERA). – 2012. – P. 1–6.
- 21) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 1. Анализ информационных материалов и образцов источников питания / В.Ю. Васильев, Ю.Д. Козляев, И.В. Пичугин, Ю.Е. Семенов, С.М. Гордиенко, А.А. Антонов // Вестник СибГУТИ. – 2012. – №3. – С. 86–97.
- 22) Vicor BCM series overview [Электронный ресурс]: VICOR Corp. – Режим доступа: <http://www.vicorpower.com/dc-dc-converters-board-mount/bus-converter-module> – (Дата обращения: 31.07.2014).
- 23) Vicor PFC series overview [Электронный ресурс]: VICOR Corp. – Режим доступа: <http://www.vicorpower.com/mil-cots-ac-dc/mil-cots-pfc-front-end> – (Дата обращения: 31.07.2014).
- 24) Jovanović M.M. State-of-the-art, single-phase, active power-factor-correction techniques for high-power applications - An overview / M.M. Jovanović, Y. Jang // IEEE transactions on industrial electronics. -June 2005. – №3, vol. 52. – P. 701–708.
- 25) Фролов А. Однокаскадный корректор коэффициента мощности / А. Фролов, С. Лузанов, А. Рыбак, Н. Снетков // Схемотехника. – 2001. – №10. – С. 12–14.
- 26) Braga H. A 3-kW unity-power-factor rectifier based on a two-cell boost converter using a new parallel-connection technique / H. Braga, I. Barbi // IEEE transactions on industrial electronics. – June 1999. – №1, vol.14. – P. 209–217.
- 27) Jovanović M.M. High performance power-factor-correction topologies for server applications / M.M. Jovanović, Y. Jang, P. Liao, J.S. Huang, V. Tsai, H. Pen, C. Chang, B. Sharifipour // Delta

- Electronics Inc. - Sixth Annual Hewlett-Packard Power Systems Technology Symposium. – Sept. 15, 1999.
- 28) Jang Y. A new three-phase two-switch ZVS PFC DCM boost rectifier / Y. Jang, M.M. Jovanović, Juan M. Ruiz // IEEE APEC. – 2012. – P. 807–814.
- 29) Biela J. Optimal design of a 5kW/dm³ 98.3% efficient TCM resonant transition single phase PFC rectifier / J. Biela, D. Hassler, J. Miniböck, J.W. Kolar // IEEE IPEC. – 2010. – P. 1709–1716.
- 30) Designing High-Efficiency ATX Solutions. Practical design considerations & results from a 255 W reference design [Электронный ресурс]: ON Semiconductor reference document. – Электрон. текстовые дан. – Режим доступа: <http://www.onsemi.ru.com/pub/Collateral/TND356-D.PDF> – (Дата обращения 15.09.2012).
- 31) Jandhyala S. Meeting emerging power conversion efficiency needs / Sri Jandhyala, D. Solley // Electronic products. – 2007. – №12, vol.49. – P.95-96.
- 32) DC-DC Converters: a primer [Электронный ресурс]: Jaycar Electronics database. – Режим доступа: http://www.jaycar.com.au/images_uploaded/dcdcconv.pdf. – (Дата обращения 15.09.2012).
- 33) Wuidart L. Topologies for switched mode power supplies [Электронный ресурс] / L. Wuidart – ST Microelectronics Application note AN513/0393. – Электрон. текстовые дан. – Режим доступа: URL:www.st.com/internet/com/TECHNICAL_RESOURCES/TECHNICAL_LITERATURE/APPLICATION_NOTE/CD00003910.pdf – (Дата обращения 15.09.2012).
- 34) Liu K.H. Resonant switches topologies and characteristics / K.H. Liu // Proc. of IEEE PESC'85. – 1985. – P. 106–116.
- 35) Yang J.J. Computer aided design and analysis of series resonant converters / J.J. Yang, F.C. Lee // Proc. Of IEEE IAS'87. – 1987.
- 36) Oruganti R. State plane analysis of parallel resonant converters / R. Oruganti, J. Yang, F.C. Lee // Proc. Of IEEE PESC'85. – 1985.
- 37) Liu R. Comparison of capacitively and inductively coupled parallel resonant converters / R. Liu, I. Batarseh, C.Q. Lee // IEEE transactions on power electronics. – 1993. – Vol. 8. – P. 445–454.
- 38) Yang B. LLC resonant converter for front end DC-DC conversion / B. Yang, F.C. Lee, A.J. Zhang, G. Huang // IEEE APEC. – 2002. – Vol. 2. – P. 1108–1112.
- 39) Zhong Y. Dual half-bridge DC/DC converter with wide-range ZVS and zero circulating current / Y. Zhong // IEEE ECCE. – 2009. – P. 1353–1361.
- 40) Huang H. FHA-based voltage gain function with harmonic compensation for LLC resonant converter / H. Huang // IEEE APEC. – 2010. – P. 1770–1777.
- 41) Hyeon B.C. Multiple output of dual half bridge LLC resonant converter using PFM-PD control / B.C. Hyeon, B.H. Cho // IEEE ECCE. – 2009. – P1133–1140.

- 42) Green Phase-Shifted Full-Bridge Controller with Synchronous Rectification. UCC28950 Data Sheet [Электронный ресурс]: TI Literature № SLUSA16B. – Режим доступа: www.ti.com/lit/ds/symlink/ucc28950.pdf. – (Дата обращения 15.09.2012).
- 43) Коледов Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок: учебник для вузов / Л.А. Коледов. – М.: Издательство «Радио и связь», 1989. – 400 с.
- 44) Burenkov A. Thermal Properties of Interconnects in Power MOSFETs / A. Burenkov, E. Baer, C. Boianceanu // 2014 20th International Workshop on IEEE Thermal Investigations of ICs and Systems (THERMINIC). – 2014. – P. 1–6.
- 45) Pfof M. Measurement and investigation of thermal properties of the on-chip metallization for integrated power technologies / M. Pfof, C. Boianceanu, I. Lascau, D.-I. Simon, S. Sosin // IEEE ICMTS. – 2013. – P. 121–126.
- 46) Marchesi G. High Voltage P-Channel MOS Breakdown Voltage Instability During High Temperature Gate Stress Induced by Pre-Metal Nitride Layers / G. Marchesi, J. Cambieri, A. Dundulachi, G. Pizzo, F. Pozzobon, M. Annese, A. Andreini, G. Croce // IEEE ISPSD '08. – 2008. – P. 275–278.
- 47) Filanovsky I.M. A CMOS voltage reference using compensation of mobility and threshold voltage temperature effects / I.M. Filanovsky, B. Bai, B. Moore // 52nd IEEE International Midwest Symposium on Circuits and Systems (MWSCAS) '09. – 2009. – P. 29–32.
- 48) Li W. A CMOS low-dropout regulator with high power supply rejection / W. Li, R. Yao, L. Guo // 2009 IEEE International Conference of Electron Devices and Solid-State Circuits EDSSC. – 2009. – P. 384–387.
- 49) Borejko T. A Resistorless Voltage Reference Source for 90 nm CMOS Technology with Low Sensitivity to Process and Temperature Variations / T. Borejko, W.A. Pleskacz // 11th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems (DDECS). – 2008. – P. 1–6.
- 50) Park Y. Compact 0.7-V CMOS voltage/current reference with 54/29-ppm/°C temperature coefficient / Y. Park, H. Kim, J. Oh, Y. Choi, B. Kong // 2009 International SoC Design Conference (ISOCC). – 2009. – P. 496–499.
- 51) Becker-Gomez A. A Low-Supply-Voltage CMOS Sub-Bandgap Reference / A. Becker-Gomez, T.L. Viswanathan, T.R. Viswanathan // IEEE Transaction on Circuits and Systems II: Express Briefs. – 2008. – Vol. 55, № 7. – P. 609–613.
- 52) Ma H. A sub-1V 115nA 0.35µm CMOS voltage reference for ultra low-power applications / H. Ma, F. Zhou // IEEE 8th International Conference on ASIC (ASICON) '09. – 2009. – P. 1074–1077.
- 53) Li W. A low power CMOS bandgap voltage reference with enhanced power supply rejection / W. Li, R. Yao, L. Guo // IEEE 8th International Conference on ASIC (ASICON) '09. – 2009. – P. 300–304.

- 54) Leung W.Y. A high precision, output-capacitor-free low-dropout regulator for system-on-chip design/ W.Y. Leung, T.Y. Man, W.T. Chan, M. Chan // 2008 IEEE International Symposium on Circuits and Systems (ISCAS). – 2008. – P. 2242–2245.
- 55) Liu X. Design of off-chip capacitor-free CMOS low-dropout voltage regulator / X. Liu, S. Wang, S. Guo, Y. Chang // 2008 IEEE Asia Pacific Conference on Circuits and Systems (APCCAS). – 2008. – P. 1316–1319.
- 56) Milliken R.J. Full On-Chip CMOS Low-Dropout Voltage Regulator / R.J. Milliken, J. Silva-Martinez, E. Sanchez-Sinencio // IEEE Transactions on Circuits and Systems I: Regular Papers. – 2007. – Volume: 54, Issue: 9. – P. 1879–1890.
- 57) Guo J. A sub-1 μ A improved-transient CMOS low-dropout regulator without minimal ESR requirement / J. Guo, K.N. Leung // 2009 IEEE Region 10 Conference TENCON. – 2009. – P. 1–6.
- 58) Chen C. A capacitor-free CMOS low-dropout voltage regulator / C. Chen, C. Hung // 2009 IEEE International Symposium on Circuits and Systems (ISCAS). – 2009. – P. 2525–2528.
- 59) Chen D. A Low-dropout Regulator with Unconditional Stability and Low Quiescent Current / D. Chen, L. He, X. Yan // Proceedings of 2006 International Conference on Communications, Circuits and Systems. – 2006. – P. 2215–2218.
- 60) Huang W. A Capacitor-free CMOS Low Dropout Regulator with Slew Rate Enhancement / W. Huang, S. Lu, S. Liu // 2006 International Symposium on VLSI Design, Automation and Test. – 2006. – P. 1–4.
- 61) Udrea F. SOI-based devices and technologies for High Voltage ICs / F. Udrea // IEEE BCTM '07. – 2007. – P. 74–81.
- 62) Sambu M. 190V N-channel lateral IGBT integration in SOI 0.35 μ m BCD technology / M. Sambu, M. Gallo, P. Galbiati // IEEE IEDM. – 2008. – P. 1–4.
- 63) Palumbo V. High doped drain double-Resurf 100V P-channel MOS on SOI 0.35 μ m BCD technology / V. Palumbo, M. Venturato, M. Gallo, F. Pozzobon, M.P. Galbiati, C. Contiero // IEEE ISPSD '08. – 2008. – P. 283–286.
- 64) Dissegna M. CDM circuit simulation of a HV operational amplifier realized in 0.35 μ m smart power technology / M. Dissegna, L. Cerati, L. Cecchetto, E. Gevinti, A. Andreini, A. Tazzoli, G. Meneghesso / 29th Electrical Overstress/Electrostatic Discharge Symposium (EOS/ESD). – 2007. – P. 1B.3-1 – 1B.3-10.
- 65) Riccardi D. BCD8 from 7V to 70V: a new 0.18 μ m Technology Platform to Address the Evolution of Applications towards Smart Power ICs with High Logic Contents / D. Riccardi, A. Causio, I. Filippi, A. Paleari, L.V.A. Pregolato, P. Galbiati, C. Contiero // 19th International Symposium on Power Semiconductor Devices and IC's (ISPSD) '07. – 2007. – P. 73–76.
- 66) Contiero C. Roadmap Differentiation and Emerging Trends in BCD Technology / C. Contiero, A.

Andreini, P. Galbiati // Proceeding of the 32nd European Solid-State Device Research Conference. – 2002. – P. 275–282.

67) ГОСТ Р 50652-94. Совместимость технических средств электромагнитная. Устойчивость к затухающему колебательному магнитному полю. Технические требования и методы испытаний. – Введ. 1995-01-01. – М.: Стандартинформ, 2010. – 16 с.

68) Laumeister B. Damage from a Lightning Bolt or a Spark – It Depends on How Tall [Электронный ресурс] / B. Laumeister // Power Electronics Technology magazine. – July 27, 2012. – Режим доступа: <http://powerelectronics.com/power-electronics-systems/damage-lightning-bolt-or-spark-it-depends-how-tall> – (Дата обращения 13.10.2014).

69) ESD Prevention [Электронный ресурс]: Technomicon tech tips. – Режим доступа: <http://www.technomicon.com/TechTips/TechTips-4-8-10.html> – (Дата обращения 13.10.2014).

70) RClamp 0521Z - 1-Line ESD protection datasheet [Электронный ресурс]: Semtech corp. – Режим доступа: <http://www.semtech.com/images/datasheet/rcclamp0521z.pdf> – (Дата обращения 13.10.2014).

71) TPD4S014 datasheet [Электронный ресурс]: Texas Instruments corp. – Режим доступа: <http://www.ti.com/lit/ds/symlink/tpd4s014.pdf> – (Дата обращения 13.10.2014).

72) Common Mode Choke Coil datasheet [Электронный ресурс]: Murata Manufacturing Co. Режим доступа: <http://www.murata.com/~media/webrenewal/products/emiconfun/mail/2011/09/28/en-20110928/10114s0129d1p11.ashx> – (Дата обращения 13.10.2014).

73) Уайт Д.Р.Ж. Электромагнитная совместимость радиоэлектронных средств и непреднамеренные помехи / Д.Р.Ж. Уайт. – М.: Советское радио, 1977. – 347 с.

74) Ott H.W. Electromagnetic Compatibility Engineering / Henry W. Ott. – John Wiley & Sons. – 2009. – 872 p. – ISBN: 978-0-470-18930-6.

75) Волович Г. И. Схемотехника аналоговых и аналого-цифровых электронных устройств / Г. И. Волович. – М.: Издательский дом «Додэка-XXI», 2005. – 528 с.

76) Титце У. Полупроводниковая схемотехника / У. Титце, К. Шенк. - 12е изд, Том I: Пер. с нем. – М.: ДМК Пресс, 2008. – 832 с.

77) Ракитин В.В. Интегральные микросхемы на КМОП-транзисторах: Учебное пособие / В.В. Ракитин. – М.:2007. – 307 с.

78) Источники вторичного электропитания с «мягкой» коммутацией силовых ключей: монография / под ред. Ю.Д. Козляева. – Изд-во СО РАН, г. Новосибирск, 2014. – 114 с. – ISBN: 978-5-7692-1347-2.

79) Antonov A.A. Integrated Circuit Test Chip for Power Transistor Operation in AC/DC Power Supply Units in Zero Voltage Switching Mode / A.A. Antonov, M.S. Karpovich, Yu.D. Kozlyayev,

Yu.E. Semenov, V.Yu. Vasilyev // Proceedings of 2014 15th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – 2014. – P. 419–423.

80) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 4. Преобразователь постоянного напряжения с формированием тока в звене инвертора / В.Ю. Васильев, Ю.Д. Козляев, Ю.Е. Семенов, А.А. Антонов, И.В. Пичугин // Вестник СибГУТИ. – 2013. – №4. – с. 35–46.

81) IKW25N120H3 datasheet [Электронный ресурс]: Infineon Corporation. – Режим доступа: http://www.infineon.com/dgdl/Infineon-IKW25N120H3-DS-v02_01-EN.pdf?fileId=db3a304340e762c80140ed6d64cf2df4 – (Дата обращения: 05.08.2013).

82) Северенс Р. Импульсные преобразователи постоянного напряжения для систем вторичного электропитания / Р. Северенс, Б.Г. Блум. – М: Энергоатомиздат, 1988. –294 с.

83) Мелешин В.И. Транзисторная преобразовательная техника / В.И. Мелешин. – М: Техносфера, 2005. – 632 с.

84) IKW50N60H3 datasheet [Электронный ресурс]: Infineon Corporation – Режим доступа: http://www.infineon.com/dgdl/Infineon-IKW50N60T-DS-v02_06-en.pdf?fileId=db3a304412b407950112b4288ce93e21 – (Дата обращения: 05.08.2013).

85) IGBT in Trench and Field stop Technology with soft, fast recovery anti-parallel diode [Электронный ресурс]: Infineon Technologies AG81726. – Munchen. – 2010. – Режим доступа: <http://www.infineon.com> – (Дата обращения: 05.08.2013).

86) Basso C.P. Switch-Mode Power Supplies -Spice Simulations and Practical Designs / C.P. Basso. – McGraw-Hill Professional. – 1 edition. – 2008. – 889 p. – ISBN: 978-0071508582.

87) Liu W. MOSFET Models for SPICE Simulation: Including BSIM3v3 and BSIM4 / W. Liu. – Wiley-IEEE Press. – 2001. – 600 p. – ISBN: 978-0-471-39697-0.

88) IRFP23N50L MOSFET datasheet [Электронный ресурс]: Vishay Siliconix. – Режим доступа: <http://www.vishay.ru/docs/91209/91209.pdf> – (Дата обращения: 01.11.2012).

89) IXDD614 datasheet [Электронный ресурс]: IXYS Corp. – Режим доступа: http://ixapps.ixys.com/DataSheet/IXD_614_R00N.pdf – (Дата обращения: 01.11.2012).

90) IRFP27N60K MOSFET datasheet [Электронный ресурс]: Vishay Siliconix. – Режим доступа: <http://www.vishay.ru/docs/91219/91219.pdf> – (Дата обращения: 01.11.2012).

91) IRFU9024N MOSFET datasheet [Электронный ресурс]: International Rectifier. – Режим доступа: <http://www.irf.ru/pdf/IRFU9024N.pdf> – (Дата обращения: 01.11.2012).

92) Sentaurus TCAD overview [Электронный ресурс]: Synopsys Inc. – Режим доступа: <https://www.synopsys.com/Tools/silicon/tcad/device-simulation/Pages/sentaurus-device.aspx> – (Дата обращения: 01.04.2013).

- 93) Chander S. Impact of channel length & oxide thickness variation in an asymmetric SGOI-TFET / S. Chander, S. Baishya // 2013 IEEE Asia Pacific Conference on Postgraduate Research in Microelectronics and Electronics (PrimeAsia). – 2013. – P: 103–106.
- 94) González B. An advanced drain current model for DGMOSFETs including self-heating effects / B. González, B. Íñiguez, A. Lázaro, J.B. Roldán, A.M. Roldán, A. Cerdeira // 8th International Caribbean Conference on Devices, Circuits and Systems (ICCDACS). – 2012. – P: 1–4.
- 95) Немудров В.Г. Состояние и предлагаемое развитие системы отечественных дизайн-центров. Перспективные направления радиоаппаратустроения – «локомотивы» развития проектирования и производства отечественной ЭКБ / В.Г Немудров, И.Л. Корнеев, Ю.В. Завалин, В.А. Шиллер // Материалы XI отраслевой научно-практической конференции «Состояние и перспективы развития отечественной микроэлектроники». – Томск: Аграф-пресс, 2012. – С. 172–181.
- 96) Трудновская Е. Интеллектуальные силовые ключи. Технологические и схемотехнические проблемы монолитной интеграции / Е. Трудновская, А. Лагун, П. Машевич, А. Воробьев, М. Сладков, А. Лукьянов, А. Таболкин // Силовая Электроника. – 2011. – Вып. 4. – С.60–64.
- 97) IRFY440 MOSFET datasheet [Электронный ресурс]: International Rectifier. - Режим доступа: <http://www.irf.com/product-info/datasheets/data/irfy440cm.pdf> – (Дата обращения: 01.10.2012).
- 98) Антонов А.А. Интегральная микросхема драйвера «мягкой» коммутации силовых ключей для мощных источников электропитания / А.А. Антонов, М.С. Карпович, И.В Пичугин, А.А. Курленко, В.Ю. Васильев // Нано- и микросистемная техника. – 2014. – № 6. – С. 37–42.
- 99) Семенов Ю.Е. Опыт разработки источников электропитания для промышленных приложений / Ю.Е. Семенов, Ю.Д. Козляев // Силовая электроника. – 2006. – №2 (4). – С. 15–17.
- 100) KiCAD EDA [Электронный ресурс]: KiCAD. – Режим доступа: <http://kicad-pcb.org/> – (Дата обращения: 01.10.2012).
- 101) Chang K.F. Analysis of signal and power/ground pin assignment in multi-layer PCB and its impact on signal integrity and crosstalk / K.F. Chang, J.R. Cubillo, R. Weerasekera, C. Jin, B. Zheng, S.S. Bhattacharya // IEEE 15th Electronics Packaging Technology Conference (EPTC). – 2013. – P. 789–792.
- 102) Chen H.-C. Improvement of High-Current Density PCB Design With PSU Load Balance and Redundancy on a High End Server System / H.-C. Chen, Y.-W. Bai // Canadian Journal of Electrical and Computer Engineering. – 2014. – Vol. 37, Iss. 4. – P. 203–211.
- 103) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 4. Преобразователь постоянного напряжения с формированием тока в звене инвертора / В.Ю. Васильев, Ю.Д.

Козляев, Ю.Е. Семенов, А.А. Антонов, И.В. Пичугин // Вестник СибГУТИ. – 2013 – №4. – С. 35–46.

104) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 3. Разработка макета силового модуля источника питания / В.Ю. Васильев, А.А. Антонов, И.В. Пичугин, С.М. Гордиенко // Вестник СибГУТИ. – 2013. – №2. – С. 75-85.

105) Васильев В.Ю. Разработка источников вторичного электропитания, реализованных с использованием технологии «мягкой» коммутации ключей. Часть 5. Расчет и экспериментальное исследование макета драйвера «мягкой» коммутации ключей / В.Ю. Васильев, А.А. Антонов, И.В. Пичугин, Ю.Д. Козляев, Ю.Е. Семенов // Вестник СибГУТИ. – 2014. – №1. – С. 64-74.

106) Silterra technology overview [Электронный ресурс]: Silterra Malaysia Sdn. Bhd. – Режим доступа: <http://www.silterra.com/cl180h5.html> – (дата обращения: 11.02.2014).

107) TSMC technology overview [Электронный ресурс]: TSMC Corp. – Режим доступа: http://www.tsmc.com/english/dedicatedFoundry/technology/power_ic.htm – (Дата обращения: 01.08.2013).

108) IConn family overview [Электронный ресурс]: Kulicke & Soffa Corp. – Режим доступа: <http://www.kns.com/en-us/Pages/IConn.aspx> – (Дата обращения: 9.02.2015).

109) Адамов Ю.Ф. Аналоговые блоки в системах на кристалле / Ю.Ф. Адамов, Я.С. Губин, А.Г. Сибагатуллин, О.А. Сомов // Электроника: НТБ. – 2004. – №8. – С. 48–51.

110) Адамов Ю.Ф. Аналоговые блоки в системах на кристалле (продолжение) / Ю.Ф. Адамов, Я.С. Губин, А.Г. Сибагатуллин, О.А. Сомов // Электроника: НТБ. – 2005. - №1. –С. 70–73.

111) Немудров В. Системы-на-кристалле. Проектирование и развитие / В. Немудров, Г. Мартин. – М.: Техносфера. – 2004. – 216 с.

112) Курейчик В.В. Редактор размещения VIRTUOSO для проектирования заказных СБИС / В.В. Курейчик, Е.В. Нужнов, А.А. Полупанов // Перспективные информационные технологии и интеллектуальные системы (электронный журнал). – 2006. – № 1 (25).

113) Hastings A. The ART of ANALOG LAYOUT / Alan Hastings. – Prentice-Hall. – 2001. – 735 p.

114) Clein D. CMOS IC LAYOUT. Concepts, Methodologies, and Tools / Dan Clein. – Newnes. – 2000. – 281 p.

115) Amerasekera A. ESD in Silicon Integrated Circuits / Ajith Amerasekera, Charvaka Duvvury. – John Wiley & Sons. – 2nd Edition. – 2002. – 421 p.

116) LM185 datasheet [Электронный ресурс]: Texas Instruments Corporation. – Режим доступа: <http://www.ti.com/lit/gpn/lm185-adj> – (Дата обращения: 11.08.2014).

117) NCP4623 datasheet [Электронный ресурс]: ON Semiconductor Corporation. – Режим доступа: <https://www.onsemi.com/pub/Collateral/NCP4623-D.PDF> – (Дата обращения: 11.08.2014).

118) Лысь В. Российский операционный усилитель КМОП с архитектурой rail-to-rail / В. Лысь, Ю. Попов, Т. Сергеева, Д. Шлёмин // Компоненты и технологии. – 2003. – №8. – 4 с.

119) TSV911 datasheet [Электронный ресурс]: ST Microelectronics Corporation. – Режим доступа: <http://www.st.com/resource/en/datasheet/tsv911.pdf> – (Дата обращения: 11.08.2014).